



Marta Sofia Ferreira Rolho

Licenciada em Engenharia Física

Otimização de filmes de Parileno como Dielétrico para TFTs

Dissertação para obtenção do Grau de
Mestre em Engenharia Física

Orientadoras: Elvira Fortunato, Prof. Doutora,
Universidade Nova de Lisboa
Joana Vaz Pinto, Prof^a. Auxiliar,
Universidade Nova de Lisboa

Júri:

Presidente: Maria Isabel Catarino, Prof^a. Auxiliar, FCT-UNL

Arguente: Rui Alberto Igreja, Prof. Auxiliar, FCT-UNL

Vogal: Joana Vaz Pinto, Prof^a. Auxiliar, FCT-UNL



FACULDADE DE
CIÊNCIAS E TECNOLOGIA
UNIVERSIDADE NOVA DE LISBOA

Setembro, 2015

Otimização de filmes de Parileno como Dielétrico para TFTs

Copyright © Marta Sofia Ferreira Rolho, Faculdade de Ciências e Tecnologia, Universidade Nova de Lisboa

A Faculdade de Ciências e Tecnologia e a Universidade Nova de Lisboa têm o direito, perpétuo e sem limites geográficos, de arquivar e publicar esta dissertação através de exemplares impressos reproduzidos em papel ou de forma digital, ou por qualquer outro meio conhecido ou que venha a ser inventado, e de a divulgar através de repositórios científicos e de admitir a sua cópia e distribuição com objectivos educacionais ou de investigação, não comerciais, desde que seja dado crédito ao autor e editor.

Aos meus pais. Em especial para o meu herói e eterno amor, Pai.

"A vida é uma peça de teatro que não permite ensaios. Por isso, cante, chore, dance, ria e viva intensamente, antes que a cortina se feche e a peça termine sem aplausos."

Charles Chaplin

AGRADECIMENTOS

É com uma grande alegria que termino mais uma etapa da minha vida permitindo abrir portas a muitos outros desafios. Nunca teria conseguido percorrer este longo caminho sozinha. É com muito orgulho que gostaria de agradecer a todos os que contribuíram com um pouco de si para que isto fosse possível.

À Professora Elvira Fortunato, gostaria de agradecer a oportunidade que me proporcionou em trabalhar neste tema, que despertou o meu interesse desde o início permitindo-me, trabalhar e desenvolver os meus conhecimentos num local tão privilegiado como o CENIMAT e CEMOP.

À Doutora Joana Pinto por toda a dedicação, orientação, paciência, compreensão e boa disposição partilhada nestes meses. Obrigado por todas as partilhas de conhecimento, pela sua energia positiva, pela autonomia e confiança que me deu desde sempre ao longo do trabalho, transmitindo o verdadeiro "bichinho" da investigação. Foi sem dúvida, um grande prazer ter oportunidade de trabalhar consigo.

Ao grupo de trabalho no CENIMAT dos Óxidos, nomeadamente ao Professor Pedro Barquinha, Doutora Rita Branquinho e à Doutora Asal Kiazadeh por todas as críticas e partilhas de conhecimentos que contribuíram muito para o desenvolvimento deste trabalho.

À Professora Doutora Susana Sérgio e ao Doutor Juscelino Ferreira, do departamento de Física, pela sua disponibilidade e atenção permitindo a utilização do *Sebastian Five-A* para os testes de adesão.

A toda a equipa do CENIMAT que me ajudou sempre que necessário e permitiu trabalhar num local com um ambiente espetacular. Um especial obrigado aos colegas com quem partilhei o open space em que boa disposição nunca faltou. Gostaria de agradecer em especial à Cristina Fernandes, Ana Santa, Daniela Salgueiro, Ana Rovisco e Jorge Martins, por toda a disponibilidade, ajuda e motivação que me deram ao longo deste trabalho e claro a todos os momentos de descontração e "parvoíce" partilhada. A todos o muito obrigado!

Aos amigos do secundário, Iolanda, Dianinha, Carlitos e Mirão por estarem presentes desde sempre na minha vida. Foram sem dúvida um verdadeiro pilar num dos momentos mais difíceis da minha vida. Obrigada por todos os momentos partilhados de maluquices e amizade.

A todos os colegas de curso, que fizeram com que os dias de faculdade fossem muito mais que um percurso académico, pelo convívio e ajuda prestada. Um obrigado especial,

aos colegas de trabalho de grupo Flávia e Brasil pelo apoio incondicional, pela boa disposição, pelas risadas às tantas da noite mesmo com cansaço e com todas as dificuldades que foram aparecendo pelo caminho. Para vocês: "Pump up the jam, pump it up".

À Lurdes, Victor, Catarina, Eduardo e Maria por todo o carinho e força que me deram e pela preocupação que tem por mim. Obrigado.

À minha família, em especial aos meus avós, Beatriz, Nuno, Lurdes e estrelhinha Zé, por tudo o que podiam fazer e não podiam, para me ajudarem a chegar ao fim deste projeto e por fazerem de mim uma pessoa muito melhor.

À minha mana não de sangue mas, de vida por todo o apoio, força e amizade partilhada ao longo dos anos.

À minha madrinha, tio Zé e à minha princezinha Inês, que me ajudam incondicionalmente, pelos conselhos e pelas pessoas maravilhosas que são. Sou uma sortuda.

Aos melhores pais do mundo, não há palavras suficientes para descrever a minha gratidão e amor. Obrigado por todo o esforço, por todos os princípios transmitidos e por toda a paciência ao longo destes anos, permitindo-me alcançar este projeto. Obrigada mãe por seres uma mulher de armas bem fortes e doce, por seres o meu pilar e a melhor amiga de sempre. Obrigado Pai, por tudo o que fizeste por mim desde sempre e foi graças a ti que sou uma pessoa muito mais responsável, dedicada e que dá sempre o seu melhor em todos os seus projetos. Apesar de não estares a meu lado nesta reta final, acompanhaste-me todo o meu percurso até aqui e sei que onde estiveres estás muito orgulhoso de mim. Obrigado, são os meus heróis!

Ao meu companheiro, amigo e doce namorado, David Semedo, por todos os momentos partilhados, bons e maus ao longo destes 6 anos. Obrigado por todo o carinho e, por me fazeres levantar nas situações mais difíceis. És o primeiro a colocar-me um sorriso no rosto. Obrigado por teres-me dado força no último ano quando tudo parecia desmoronar-se. A vida é muito melhor quando partilhada contigo e com amor nada é impossível.

RESUMO

Na eletrônica flexível tem surgido novas aplicações como ecrãs e células solares flexíveis, têxteis eletrônicos e sensores tipo pele eletrônica que têm suscitado interesse na comunidade científica. A implementação de dispositivos eletrônicos flexíveis utiliza maioritariamente materiais orgânicos mas, estes materiais são ambientalmente instáveis. A possibilidade de desenvolver dispositivos híbridos com camadas ativas inorgânicas e orgânicas permite conciliar as vantagens de ambos os materiais.

Neste trabalho otimizou-se o filme de parileno C, um material orgânico, com excelentes propriedades como isolante. É apresentado neste trabalho, a otimização deste material como isolante em condensadores com estrutura metal-isolante-metal (MIM) e metal-isolante-semicondutor (MIS). A qualidade da interface do parileno C com o substrato é avaliado, para diferentes métodos de aplicação do promotor de adesão, silano A-174. Com as condições otimizadas obtiveram-se condensadores MIM e MIS com uma capacidade de 18,25 nF/cm² e 14,4 nF/cm², respetivamente.

As condições de otimização do filme de parileno C foram aplicadas em transístores de filme fino, TFTs, híbridos. Estes TFTs foram produzidos em substratos poliméricos flexíveis, de *polyethylene naphthalate* (PEN), de poliimida (kapton) e em parileno C. O semicondutor utilizado nestes dispositivos é um óxido amorfo, o óxido de gálio-índio-zinco (GIZO). Os TFTs na condição mais otimizada apresentaram uma corrente de fuga $\approx 10^{-12}$ A. Além disso, apresentaram uma razão *on/off* de cerca de 10^8 e com um tensão de abertura (V_{ON}) de 0,5 V. Também são apresentados os resultados da caracterização ótica, estrutural e morfológica de filmes de parileno.

Adicionalmente, é apresentado um estudo inicial com parileno N como dielétrico, com uma constante dielétrica 2,96 invariante com a frequência nos condensadores. Os TFTs de parileno N em substratos de PEN, também apresentaram um bom desempenho com razões *on/off* na ordem dos 10^7 , com correntes de fuga na ordem dos 10^{-11} A e uma tensão de abertura (V_{ON}) de -0,5 V.

Palavras-chave: Dielétrico Orgânico, Parileno, GIZO, MIM, MIS, TFTs híbridos, Flexíveis

ABSTRACT

In flexible electronics new applications have emerged, such as flexible displays and solar cells, electronic textiles and sensor type electronic skin that have aroused considerable interest in the scientific community. The implementation of flexible electronic devices uses mainly organic materials. However these materials are environmentally unstable. The possibility of developing hybrid devices with organic and inorganic active layers, allows one to combine the advantages of both materials.

In this work we optimized the parylene C film, an organic material, that has excellent properties as an insulator. We presented the optimization of this material as an insulator in capacitor MIM, metal-insulator-metal and MIS, metal-insulator-semiconductor. We evaluated the quality of parylene C interface with the substrate by different methods of application of the adhesion promoter, A-174 silane. We obtained MIM and MIS capacitor on optimized conditions with capacity of 18,25 nF/cm² and 14,4 nF/cm², respectively.

The optimized conditions of parylene C film were apply on hybrid thin-film transistors, TFTs. These TFTs were produced on flexible polymeric substrates: PEN (polyethylene naphthalate), kapton (polyimide) and parylene C. The semiconductor used in these devices is an amorphous oxide, gallium-indium-zinc oxide (GIZO). TFTs in the most optical condition presented leakage current $\approx 10^{-12}$ A. They feature a *on/off* ratio of about 10^8 and *on* voltage (V_{ON}) of 0,5 V. We also show the results of the optical, structural and morphological characterization of parylene film.

In addition, we presented an initial study with parylene N as dielectric with a dielectric constant of 2,96 invariant with frequency in the capacitors. TFTs of parylene N on PEN substrates also performed well with *on/off* ratio of about 10^7 with leakage currents in the order of 10^{-11} A and *on* voltage (V_{ON}) of $-0,5$ V.

Keywords: Organic Dielectric, Parylene, GIZO, MIM, MIS, TFT, Hybrid TFTs, Flexible Materials

CONTEÚDO

Conteúdo	xiii
Lista de Figuras	xv
Lista de Tabelas	xxi
1 Introdução	1
1.1 Contexto, Motivação e Objetivos	1
1.2 Organização do documento	2
2 Conceitos Teóricos e revisão bibliográfica	5
2.1 Parileno	5
2.1.1 Características e Aplicações do Parileno	6
2.1.2 Tipos de Parileno	6
2.1.3 Adesão do parileno a outras superfícies	8
2.2 Condensador de placas paralelas	9
2.2.1 Princípios de funcionamento de um condensador MIS	11
2.2.2 Implementação de filmes de parileno em estruturas capacitivas MIM e MIS	15
2.3 Semicondutor Óxido Amorfo	17
2.4 Transístor de filme fino-TFT	18
2.4.1 Estrutura e modo de funcionamento de TFTs	20
2.4.2 Curvas e parâmetros característicos de um TFT	22
2.4.3 Implementação de filmes de parileno como dielétrico em TFTs	24
2.4.4 TFTs Híbridos	25
2.4.5 Eletrônica flexível	26
3 Técnicas de Produção de filmes finos	29
3.1 Evaporação térmica assistida por canhão de elétrons	29
3.2 Sistema de deposição de Parileno	31
3.3 Pulverização catódica de radiofrequência (RF) assistida por magnetron	34
3.4 Técnicas de padronização	37
3.4.1 Máscaras mecânicas	37
3.4.2 Litografia	38

4	Técnicas Caracterização de filmes finos	41
4.1	Caracterização estrutural e morfológica	41
4.1.1	Perfilometria	41
4.1.2	Microscopia eletrônica de varrimento (SEM)	42
4.1.3	Difração de raios-X	43
4.2	Caracterização elétrica	44
4.2.1	Caracterização elétrica de condensadores: MIS e MIM	44
4.2.2	Caracterização elétrica de transístores de filmes finos	45
4.3	Caracterização ótica	47
4.3.1	Espectroscopia de Infravermelho com Transformada de Fourier (FT-IR)	47
4.4	Teste de caracterização mecânica	49
4.4.1	Teste de Adesão	49
5	Materiais e Métodos	51
5.1	Limpeza e tratamento de superfície	51
5.1.1	Limpeza das superfícies	51
5.1.2	Tratamento de superfície do silício	52
5.2	Procedimentos para aplicação do promotor de adesão	52
5.3	Conceção das máscaras mecânicas	53
5.4	Produção dos dispositivos	55
5.4.1	Produção de condensadores MIM e MIS	55
5.4.2	Produção de TFTs	56
6	Análise e Discussão dos Resultados	59
6.1	Parileno C como dielétrico em condensadores e TFTs	60
6.1.1	Otimização do parileno C como dielétrico em condensadores	60
6.1.2	Teste de adesão	71
6.1.3	Parileno C como dielétrico em TFTs	72
6.2	Parileno N como dielétrico em condensadores e TFTs	88
6.3	TFTs flexíveis em substrato de Parileno C	91
6.4	Caracterização ótica e estrutural de filmes finos de Parileno	94
6.4.1	Espectroscopia de infravermelho com transformada de Fourier	94
6.4.2	Difração de raios-X	95
7	Conclusão e perspectivas futuras	99
	Bibliografia	103
A	Apêndice 1	111

LISTA DE FIGURAS

2.1	Comparação de uma deposição conformal e não conformal. Adaptado de [19].	6
2.2	Estruturas químicas: parileno-C, parileno-N, parileno-D e parileno HT Adaptado de [20]	7
2.3	Esquema de cargas livres produzidas por indução de dipolo elétrico quando um condensador de placas paralelas fica sujeito a um campo elétrico. Adaptado de [25]	10
2.4	Condensador de placas paralelas, com $A = a \times b$ e d a distância entre as placas condutoras (espessura do dielétrico). Estrutura capacitiva do tipo metal-isolante-metal (MIM).	11
2.5	Condensador MIS. a) Secção de um condensador MI; b) Esquema de um circuito de um condensador MIS	11
2.6	Diagrama de banda de energia para um condensador MIS ideal baseado num semiconductor tipo-p na ausência de um campo externo. Onde E_c e E_v corresponde ao limite superior da energia da banda de condução e da banda de valência, respetivamente. Com E_{Fs} , E_{Fm} e E_{Fi} as energias de Fermi do semiconductor, metal e intrínseco, respetivamente. Adaptado de [27]	12
2.7	Diagrama de banda de energia para um condensador MIS baseado num semiconductor do tipo-p. a) Tensão negativa aplicada no metal, originando acumulação de buracos na interface semiconductor-isolante, modo de acumulação; b) Tensão positiva aplicada no metal, forma uma camada de depleção na superfície do semiconductor, modo de depleção; c) Alta tensão positiva aplicada ao metal, inversão do tipo-p para tipo-n, modo inversão. Com E_{Fs} , E_{Fm} e E_{Fi} as energias de Fermi do semiconductor, metal e intrínseco, respetivamente. Adaptado de [27]	14
2.8	Curva capacidade-tensão, C-V, para um condensador MIS do tipo-p. Adaptado de [27]	14
2.9	Fotografia de TFT flexível apresentado por Nomura et al. em 2004. Adaptado de [40]	19
2.10	Esquema de um transístor de filme fino com W largura canal e L o comprimento deste.	20
2.11	Estruturas convencionais de um TFT. Adaptado de [37]	20

2.12	Curvas características de um TFT óxido semiconductor tipo-n de saída (a) e de transferência (b). [51, 52].	23
2.13	Ecrã <i>PHOLED</i> revestido com PET. Retirado de [56]	26
3.1	Esquema da câmara de alto vácuo do sistema de evaporação térmica assistida por canhão de eletrões	30
3.2	Sistema de evaporação térmica assistida por canhão de eletrões existente na câmara limpa do CEMOP	32
3.3	Esquema do processo de deposição do parileno N. Adaptado de [10]	32
3.4	Sistema de deposição de parileno <i>Specialty Coating Systems Model PDS 2010 Labcoter 2</i> , existente na câmara limpa do CEMOP	33
3.5	Processo de pulverização catódica. Adaptado de [59]	34
3.6	Esquema de um sistema de pulverização catódica de RF assistida por magnetron. Adaptado de [66]	36
3.7	Sistema de pulverização catódica de radiofrequência assistida por magnetron, AJA International, existente na câmara limpa do CEMOP	36
3.8	Esquema do processo de padronização por máscaras mecânicas	38
3.9	Esquema do processo de fotolitografia: a)litografia convencional; b) <i>lift-off</i>	39
3.10	Equipamentos existentes na zona amarela da câmara limpa para o processo de fotolitografia: a) <i>spinner</i> ; b) Alinhador de máscaras.	40
4.1	Perfilometria. a)perfilómetro <i>Ambios XP-Plus 200</i> . b)Exemplo de um gráfico obtido pela análise do <i>software</i> com um cursor numa zona com filme, representado por M e outro cursor numa zona sem filme representado por R. Adaptado de [67]	41
4.2	Esquema resumido da origem dos sinais resultantes da interação do feixe de electrões com a amostra. Adaptado de [68].	42
4.3	Esquema representativo da difração de raios-X por diferentes planos atômicos. Adaptado de [73].	44
4.4	Sistema de caracterização de semiconductor <i>Keithley Model 4200-SCS</i> que encontra-se ligado a um microprovador <i>Janis ST 500</i> existente no CENIMAT.	45
4.5	Esquema do circuito de aquisição C-V e I-V para estruturas MIM e MIS. a) Estrutura MIM com substrato de vidro e com uma camada de ITO. b) Estrutura MIM com substrato de vidro. c) Estrutura MIS.	46
4.6	Caracterização elétrica de transístores de filmes finos. a) Microprovador <i>Cascade M150</i> . b) Analisador <i>Agilent 4155C</i>	47
4.7	Esquema de interferómetro de Michelson	48
4.8	Sistema de teste de adesão: Sebastian Five-A.	49
4.9	Teste de tração: a) Esquema da montagem para colagem; b)Esquema do teste de tração.	50
5.1	Suporte para secagem dos substratos.	53

5.2	Esquema das máscaras mecânicas para todas as camadas constituintes dos TFTs e condensadores MIM e MIS.	54
5.3	Suporte em acrílico	55
5.4	Montagem das máscaras mecânicas sobre suporte de acrílico para padronização do eletrodo porta. a) Montagem do substrato de PEN no suporte com base de alumínio. b) Montagem final para padronização do eletrodo porta.	55
5.5	Condensador MIS: Al/p-Si/Parileno/Al	56
5.6	Condensadores MIM: a) Vidro/Al/Parileno/Al; b) Vidro/ITO/Parileno/Al; c) Vidro/Al/Parileno/Al	56
5.7	Etapas de produção dos TFTs.	57
5.8	TFTs produzidos em substrato de PEN e substrato de kapton.	57
6.1	Espessura do filme de parileno C em função da massa do dímero. As barras de erro correspondem ao desvio padrão associado às diferentes medidas de espessura para a mesma massa.	60
6.2	Curvas C-V de condensadores MIM e MIS sem promotor de adesão.	62
6.3	Condensadores MIS. a) Sem tratamento de superfície; b) Com tratamento de superfície no silício numa solução básica apresentada na seção 5.1.2.	64
6.4	Caracterização elétrica de condensador MIS, MIM com aplicação do promotor de adesão, segundo o método D. a) Curvas C-V para um condensador MIM; b) Curvas C-V para um condensador MIS;	64
6.5	Curvas C-V de condensadores MIS (Al/p-Si/parileno C/Al) para o método A com diferentes tempos de secagem do substrato de silício ao ar: t=0, t=5 e t=15 minutos.	66
6.6	Curvas C-V de condensadores MIM e MIS produzidos pelo método A para t=0 e t=15. a) Curvas C-V de condensador MIM (vidro/ITO/parileno C/Al); b) Curvas C-V de condensador MIM(vidro/Al/parileno C/Al); c) Curvas C-V de condensador MIS.	67
6.7	Caracterização elétrica de condensadores MIS e MIM (vidro/ITO/parileno C/Al) produzidos pelo método A sem recozimento e com recozimento. a) Curvas C-V condensador MIS sem recozimento; b) Curvas C-V condensador MIS com recozimento a 150 °C; c) Curvas C-V para condensadores MIM (vidro/ITO/parileno C/Al) sem recozimento e com recozimento a 150 °C.	68
6.8	Caracterização elétrica de condensadores MIS para uma massa de dímero de parileno C de 0,1 g. a) Curvas C-V para um condensador MIS; b) Curvas C-V para um condensador MIS sujeito a recozimento de 150 °C	70

6.9	Caracterização elétrica de condensador MIS e TFTs para o método A, B e C. a) Curvas C-V para um condensador MIS segundo método A (t=15); b) Curva de transferência de um TFT em substrato de silício segundo o método A (t=15); c) Curvas C-V para um condensador MIS com promotor de adesão aplicado segundo o método B; d) Curvas de transferência de um TFT em substrato de silício com promotor de adesão pelo método B; e) Curvas C-V para um condensador MIS em promotor de adesão aplicado segundo o método C; f) Curvas de transferência de um TFT em substrato de silício com promotor de adesão pelo método C.	74
6.10	Condensador MIM (PEN/Al/Parileno C/Al) com todas as camadas padronizadas	76
6.11	Curvas C-V para condensadores MIM (PEN/Al/parileno C/Al) para frequências de 10kHz, 100 kHz, 500 kHz e 1 MHz.	77
6.12	Caracterização elétrica de TFTs segundo o método A. a) Curvas de transferência de um TFT com substrato de PEN com promotor de adesão pelo método A (t=0); b) Curvas de transferência de um TFT com substrato de PEN com promotor de adesão pelo método A(t=15).	77
6.13	Curva de transferência de um TFT em substrato de PEN com aplicação do promotor de adesão pelo método D.	79
6.14	Caracterização elétrica de TFTs em substratos de PEN, com influência do tempo (primeira medição, 15 dias e 1 mês) com aplicação do promotor de adesão segundo o método A, com t=0 e t=15, e do método D. a) Curvas de transferência com influência do tempo para o TFT produzido segundo método A com t=0; b) Curvas de transferência com influência do tempo para o TFT produzido segundo método A com t=15; c) Curvas de transferência com influência do tempo para o TFT produzido segundo método D.	81
6.15	Caracterização elétrica de TFTs em substratos de kapton com evolução temporal sujeitos às condições atmosféricas. a) Curvas de transferência com influência do tempo; b) Curvas de saída dos TFTs após produção; c) Curvas de saída dos TFTs com influência do tempo	84
6.16	Caracterização morfológica das camadas constituintes de um TFT em substrato de kapton com uma camada dielétrica usando uma de massa de dímero de 0,3g.	85
6.17	Caracterização elétrica de TFTs em substratos de kapton para uma massa de dímero de parileno C de 0,1 g com recozimento a 150 °C. a) Curvas de transferência; b) Curvas de saída	86
6.18	Caracterização morfológica das camadas constituintes dos condensadores MIM em substrato de kapton.	87
6.19	Espessura do filme de parileno N em função da massa de dímero.	88

6.20	Curvas C-V para condensadores com parileno N como isolante para diferentes massa de dímero. a) Condensador MIM com massa de dímero de parileno de 1g; b) Condensador MIM com massa de dímero de parileno de 0,5g; c) Condensador MIM com massa de dímero de parileno de 0,3g; d) Condensador MIS com massa de dímero de parileno de 1g	89
6.21	Propriedades elétricas de TFTs com dielétrico de parileno N com massa de dímero de 0,3 g e com recozimento a 150 °C: a) Curva de transferência; b) Curvas de saída.	91
6.22	Caracterização morfológica das camadas constituintes dos condensadores MIM em substrato de kapton.	92
6.23	TFT com nova estrutura: PEN/parileno C/Al (elétrodo de porta)/parileno C (dielétrico)/Al (fonte e dreno).	92
6.24	Imagem retirada de microscópio ótico dos TFTs com uma camada de parileno C como base sobre o substrato: a) TFT com W/L=9; b) TFT com W/L=4	93
6.25	TFT flexível em substrato de parileno C. Composto por vidro <i>corning</i> e parileno C como substrato, molibdénio como elétrodo de porta, fonte e dreno e parileno C como dielétrico.	93
6.26	Caracterização elétrica de TFTs com substrato de parileno C. a) Curva de transferência; b) Curvas de saída.	94
6.27	Espectros de FT-IR para filmes finos de parileno C depositados sobre silício sem recozimento e com recozimento a 150 °C.	95
6.28	Difratograma de raios-X para filmes de parileno C depositados com massa de dímero de 0,3 g sobre silício com recozimento <i>in situ</i> de 30 °C a 150 °C <i>in situ</i> e com arrefecimento até 30 °C.	96
6.29	Difratograma de raios-X para filmes de parileno N depositados com massa de dímero de 0,3 g sobre silício com recozimento <i>in situ</i> de 30 °C a 150 °C <i>in situ</i> e com arrefecimento até 30 °C.	98
A.1	Desenho de máscara mecânica para contactos com geometrias circulares com 3 diâmetros diferentes: 0,5 mm, 1 mm e 2 mm	111
A.2	Desenho de máscara mecânica para contactos com linhas.	112

LISTA DE TABELAS

2.1	Propriedades do parileno C e parileno N. Adaptado de [10].	7
2.2	Resultados obtidos para adesão de diferentes camadas metálicas sobre parileno C. Adaptado de [4].	16
3.1	Condições de deposição dos contactos metálicos de Alumínio.	31
3.2	Condições de deposição da camada ativa e contactos, fonte e dreno para TFTs	37
5.1	Parâmetros utilizados para a deposição do parileno C e parileno N no respetivo sistema de deposição.	57
6.1	Valores da capacidade por unidade de área de condensadores MIM (Vidro/ITO/Parileno C/Al) para diferentes massas de dímero de parileno C, assim como, a respetiva constante dielétrica para uma frequência de 1 MHz. Onde C_i é a capacidade do isolante por unidade de área, k , a constante do isolante, DPR o desvio padrão relativo e $ E_r $ o módulo do erro relativo.	61
6.2	Valores da constante dielétrica, k , do parileno C para condensadores MIS e MIM ((vidro/ITO/parileno/Al) sem promotor de adesão para frequências de 100 kHz, 500 kHz e 1 MHz.	62
6.3	Constante dielétrica, k , do parileno C, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIM e MIS com aplicação do promotor de adesão pelo método D.	65
6.4	Constante dielétrica, k , do parileno C para condensadores MIS segundo o método A para diferentes frequências	65
6.5	Constante dielétrica, k , do parileno C, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIM e MIS com promotor de adesão aplicado segundo o método A sem tempo de secagem ($t=0$) e com 15 minutos de secagem ($t=15$)	67
6.6	Constante dielétrica, k , do parileno C, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIM (vidro/ITO/parileno C/Al) e MIS produzidos pelo método A sem recozimento e com recozimento a 150 °C . . .	69
6.7	Constante dielétrica, k , do parileno C para uma massa de dímero de 0,1 g, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIS sem recozimento e com recozimento a 150 °C.	70

6.8	Valores obtidos da tensão normal para diferentes substratos com filmes de parileno C.	71
6.9	Características elétricas de TFTs em substrato de silício para os métodos A, B e C.	73
6.10	Características elétricas de condensadores MIM, PEN/Al/Parileno C/Al.	76
6.11	Características elétricas de TFTs com substrato de PEN para o método A sem recozimento e com recozimento a 150 °C, usando uma capacidade de 14,42 nF/cm ²	78
6.12	Características elétricas de TFTs com substrato de PEN com utilização de promotor de adesão silano A-174 puro, método D, sem recozimento e com recozimento a 150 °C, para uma capacidade por unidade de área de 9,94 nF/cm ²	79
6.13	Parâmetros elétricos para os TFTs segundo o método A e método D, com influência do tempo.	82
6.14	Características elétricas de TFTs com substrato de kapton utilizando o método A para uma massa de dímero de parileno C de 0,3g usando uma capacidade por unidade de área de 18,27 nF/cm ² . a) Evolução temporal das curvas de transferência; b) Curvas de saída do TFT após produção; c) Curvas de saída do TFT após 15 dias da produção	85
6.15	Características elétricas de TFTs com deposição de parileno C com 0,1g de dímero, e substrato de Kapton com recozimento a 150 °C, usando uma capacidade por unidade de área de 24,80 nF/cm ²	86
6.16	Espessura correspondente à massa de dímero de parileno N depositado.	88
6.17	Constante dielétrica, <i>k</i> , do parileno N para diferentes massas de dímero, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores sem recozimento e com recozimento a 150 °C.	90
6.18	Parâmetros elétricos de TFTs com dielétrico de parileno N com massa de dímero de 0,3 g com recozimento a 150 °C.	91
6.19	Características elétricas de TFTs com substrato de Parileno C.	94
6.20	Resultados de raios-X para amostras de filmes de parileno C em substrato de silício com recozimento <i>in situ</i> de 30 °C a 150 °C <i>in situ</i> e com arrefecimento até 30 °C.	97
6.21	Difratograma de raios-X para filmes de parileno N depositados com massa de dímero de 0,3 g sobre silício com recozimento <i>in situ</i> de 30 °C a 150 °C <i>in situ</i> e com arrefecimento até 30 °C.	97

ACRÓNIMOS

AC Corrente alterna.

AMLCD Mostrador de cristal líquido de matriz activa, do inglês, *Active Matrix Liquid Crystal Display*.

AOS Óxidos Amorfos Semicondutores.

ATR Reflexão total atenuada.

CEMOP Centro de Excelência de Microelectrónica e Optoelectónica de Processos.

CRT Tubo de raios catódicos.

CVD Deposição química na fase de vapor.

DC Corrente contínua.

FDA *Food and Drug Administration*.

FET Transístor de efeito de campo.

FIB Feixe de iões focalizados.

FT-IR Espectroscopia de Infravermelho com Transformada de Fourier.

GIZO Semicondutor de óxido de gálio-índio-zinco.

IPA Álcool isopropílico.

ITO Óxido de índio dopado com estanho, do inglês, *Intium Tin Oxide*.

MEMS Sistemas microelectromecânicos, do inglês, *Microelectromechanical Systems*.

MIM Metal-isolante-metal.

MIS Metal-isolante-semicondutor.

MOS Metal-óxido-semicondutor.

OFET Transístor de efeito de campo orgânico.

PEN Substrato polimérico Polyethylene naphthalate.

PVD Deposição física na fase de vapor.

RF Rádiofrequência.

SEM Microscopia eletrônica de varrimento.

SILC Stresse induzido por corrente de fuga.

SMU Unidades de fonte-medida, do inglês, *Source-Measure Units*.

TDDB Rutura do dielétrico dependente do tempo, do inglês, *time-dependent dielectric breakdown*.

TFT Transístor de filme fino, do inglês, *Thin Film Transistor*.

LISTA DE SÍMBOLOS

- λ Comprimento de onda .
- ϵ_0 Constante de permissividade do vácuo .
- μ_{FE} Mobilidade de efeito de campo .
- μ_{SAT} Mobilidade de saturação .
- μ_{eff} Mobilidade efetiva .
- ϕ_m Função de trabalho no metal .
- λ_m Livre percurso médio .
- ϕ_s Função de trabalho no semicondutor .
- A Área .
- C_{SC} Capacidade do semicondutor .
- C_d Capacidade do dielétrico .
- C_i Capacidade do isolante por unidade de área .
- C_{max} Capacidade máxima .
- DPR Desvio padrão relativo .
- E_{Fi} Energia de Fermi intrínseco .
- E_{Fm} Energia de Fermi do metal .
- E_{Fs} Energia de Fermi do semicondutor .
- E_c Limite superior da energia da banda de condução .
- E_v Limite superior da energia da banda de valência .
- I_D Fluxo de corrente entre a fonte e o dreno .
- I_{OFF} Fluxo de corrente entre a fonte e o dreno, correspondente ao estado *OFF* do TFT .
- I_{ON} Fluxo de corrente entre a fonte e o dreno, correspondente ao estado *ON* do TFT .

P Pressão .

Q_m Densidade de carga no metal .

S *Subthreshold swing* .

T Temperatura .

V Diferença de potencial elétrico .

V_D Tensão aplicada no dreno .

V_G Tensão aplicada no eletrodo porta .

V_T Tensão limiar, tensão *threshold* .

d Distância interplanar .

d_i Distância entre duas placas condutoras em condensadores de placas paralelas, espessura do isolante .

g_d Condutância .

g_m Transcondutância .

k Constante dielétrica .

k_B Constante de Boltzmann .

n Múltiplos inteiros de comprimento de onda .

q carga .

$|E_r|$ Módulo do erro relativo .

INTRODUÇÃO

1.1 Contexto, Motivação e Objetivos

Os circuitos eletrônicos implementados em substratos flexíveis têm suscitado um grande interesse nas últimas décadas devido às vastas aplicações possíveis. As aplicações da eletrônica flexível incluem ecrãs e células solares flexíveis, têxteis eletrônicos, sensores tipo pele eletrônica e antenas activas [1].

Na eletrónica surgiu a necessidade de desenvolver novos materiais e técnicas de padronização que permitam aumentar o desempenho e a estabilidade dos componentes eletrônicos [1]. Simultaneamente pretende-se que sejam opticamente transparentes (eletrónica transparente), que tenham estabilidade ambiental e que a fabricação seja realizada a temperatura ambiente de forma a reduzir os custos [2, 3]. Os transístores de filmes finos ou TFTs, que apresentam as características acima mencionadas, requerem materiais não convencionais e técnicas especializadas.

O material inorgânico mais utilizado em TFTs é o silício uma vez que se trata de um material facilmente disponível, apresenta uma grande capacidade de oxidação o que o torna um isolante elétrico e também tem uma grande mobilidade elétrica [3, 4]. Todavia, o silício também tem desvantagens como a baixa resistência mecânica e a necessidade de processamento a altas temperaturas, o que leva a um custo de fabricação elevado e é incompatível com substratos flexíveis [3]. Os TFTs orgânicos têm então recebido uma especial atenção na comunidade científica devido aos processos de fabricação a temperaturas próximas da temperatura ambiente e aos baixos custos. No entanto, estes são ambientalmente instáveis, porque dependem das características dos semicondutores orgânicos que são altamente sensíveis ao oxigénio presente no meio ambiente e também apresentam baixa mobilidade de carga [5].

Com base nas características dos TFTs inorgânicos e orgânicos, surge a necessidade de utilizar dispositivos híbridos que conjuguem as características favoráveis de ambos. Estes

dispositivos híbridos são constituídos por camadas ativas inorgânicas e orgânicas [3].

TFTs e condensadores com semicondutores baseados em filmes finos de óxidos amorfos são muito promissores para a fabricação de dispositivos transparentes e flexíveis com grande desempenho elétrico, estabilidade ambiental e baixo custo [5]. A estabilidade dos TFTs é afetada pela segregação ou difusão de impurezas assim como pela reação com átomos da atmosfera. Estes efeitos podem ser atenuados através da utilização de óxidos amorfos, devido à sua estrutura amorfa. Devido a estas características pretende-se usar como material condutor o GIZO (óxido de gálio-índio-zinco), pois permite um bom desempenho de TFTs flexíveis apesar do processamento e pós-processamento a baixas temperaturas, ou seja, próximas da temperatura ambiente [6, 7].

No caso do dielétrico, pretende-se avaliar o comportamento desta camada com um material orgânico, para tal será utilizado um polímero denominado por parileno. A escolha do parileno deve-se ao facto de ser bio-compatível, tem uma elevada resistência mecânica, uma grande estabilidade térmica e apresenta boas características como isolante. [8]. Além disso, permite uma deposição conformal a temperatura ambiente e com muitos poucos defeitos [8, 9].

Nesta dissertação pretende-se otimizar o processo de deposição e as propriedades de filmes de parileno de forma a ser utilizado como dielétrico em transístores de filmes finos. Esta otimização centra-se essencialmente no estudo das interfaces isolante/semicondutor e isolante/metal através da caracterização elétrica, estrutural, morfológica e ótica em estruturas capacitivas metal-isolante-metal (MIM) e estruturas capacitivas metal-isolante-semicondutor (MIS). Pretende-se otimizar as técnicas de tratamento de superfície e deposição de filmes finos, com intuito de melhorar a adesão do polímero aos substratos. Na otimização do processo de deposição do parileno, pretende-se encontrar a espessura ideal de filme de parileno para utilizar nesses dispositivos. As técnicas de deposição a utilizar são: evaporação térmica assistida por canhão de eletrões, pulverização catódica de radiofrequência assistida por magnetron e deposição química na fase de vapor (CVD). Após a otimização pretende-se aplicar o parileno como camada dielétrica em TFTs híbridos flexíveis.

1.2 Organização do documento

Esta dissertação encontra-se dividida em sete capítulos com os seguintes conteúdos:

- **Capítulo 2:** Engloba um secção dirigida somente ao material em estudo, o parileno, seguido das suas características e aplicações, assim como as suas variantes e uma breve abordagem do comportamento do parileno na adesão a outras superfícies.

Numa nova secção apresenta-se os fundamentos de um condensador de placas paralelas. É focado o estudo dos condensadores desenvolvidos neste trabalho, MIM e MIS, apresentando a sua constituição e os seus fundamentos teóricos e por fim, a revisão bibliográfica destas estruturas com parileno como isolante.

Este capítulo engloba uma secção focada nos TFTs, com uma breve contextualização histórica e aplicações, seguida dos aspetos fundamentais destes, como sua constituição, modo de operação e parâmetros característicos. Também nesta secção apresenta-se uma revisão bibliográfica, dos estudos realizados com parileno como dielétrico em TFTs. Além disso, como os TFTs produzidos tratam-se de TFTs híbridos e flexíveis, esta secção aborda os TFTs híbridos e trabalhos realizados com estes e ainda, uma breve apresentação da eletrónica flexível.

- **Capítulo 3:** Descrição das técnicas de produção de filmes finos, utilizadas nesta dissertação: evaporação térmica assistida por canhão de electrões, sistema de deposição de parileno, pulverização catódica de radiofrequência (RF) assistida por magnetron e técnicas de padronização.

- **Capítulo 4:** Descrição das técnicas de caracterização estrutural, morfológica, elétrica e ótica utilizadas nesta dissertação.

A secção das técnicas de caracterização estrutural e morfológica subdivide-se em: perfilometria, microscopia eletrónica de varrimento (SEM), e difração de raio-X.

A secção de caracterização elétrica subdivide-se na caracterização elétrica de condensadores e de TFTs.

E a secção das técnicas óticas refere-se à espectroscopia de infravermelho com transformada de Fourier (FT-IR).

- **Capítulo 5:** Este capítulo apresenta os diferentes processos de limpeza e tratamento de superfície assim como os diferentes procedimentos para aplicação do promotor de adesão. Numa outra secção, apresenta as diferentes máscaras mecânicas utilizadas para produção dos dispositivos. Por fim, é apresentado as diferentes etapas de produção dos dispositivos assim como os materiais constituintes destes.
- **Capítulo 6:** Contém os dados obtidos assim como a respetiva discussão. A análise inicia-se pelo estudo dos condensadores MIM e MIM com parileno C como isolante. Segue-se a apresentação dos resultados obtidos para TFTs com as condições otimizadas obtidas a partir dos condensadores, inicialmente para substratos de silício e por fim com substratos flexíveis.

Os resultados seguintes são referentes à análise do parileno N como isolante em condensadores MIM e MIS e posterior aplicação como dielétrico em TFTs com substratos flexíveis.

Por fim, apresenta-se a caracterização ótica e estrutural de filmes de parileno.

- **Capítulo 7:** Neste capítulo é apresentado um pequeno resumo dos principais resultados obtidos e respetivas conclusões. Também são apresentadas as perspectivas futuras que surgiram com o desenvolvimento deste trabalho.

CONCEITOS TEÓRICOS E REVISÃO BIBLIOGRÁFICA

Este capítulo apresenta os conceitos teóricos abordados ao longo do trabalho e a revisão bibliográfica. Na primeira secção, 2.1, é abordado o as características, aplicações e variantes do material em estudo, o parileno.

Numa segunda secção, 2.2, é apresentado os fundamentos teóricos dos condensadores de placas paralelas com especial abordagem dos condensadores produzidos neste trabalhos, MIS e MIM. É apresentado ainda nesta secção a revisão bibliográfica dos parileno como isolante nestes condensadores.

Na secção 2.3 é apresentado o semiconductor utilizado neste trabalho e a respetiva revisão bibliográfica da aplicação destes em TFTs.

Numa última secção, 2.4, é apresentado uma breve contextualização dos TFTs e é apresentado a sua constituição, modo de operação e parâmetros característicos. Além disso, é apresentada a revisão bibliográfica de TFTs com dielétrico de parileno, assim como de TFTs híbridos. Adicionalmente uma breve apresentação sobre eletrónica flexível.

2.1 Parileno

Parileno é um nome genérico para uma classe de polímeros Poly-Para-Xylylene. Este material difere dos restantes polímeros por apresentar um cadeia de anéis de benzeno, onde ocorre uma substituição de dois átomos de hidrogénio por dois grupos metilenos em lados oposto do anel de benzeno servindo como ligação para o polímero [10].

Em 1947 Michael Szwarc [11], após a pirólise do para-xylene verificou que o produto resultante desse processo tratava-se do parileno. Este também verificou que para temperaturas entre 700 °C e 900 °C o rendimento do filme de parileno era baixo, só para temperaturas superiores a 1000 °C na pirólise é que o rendimento aumentava na deposição desses filmes [12]. Devido à sua característica como excelente barreira e o facto de permitir uma deposição conformal foi utilizado para revestimentos e isolamento elétrico para

aplicações em ambientes mais adversos [13]. Posteriormente nos anos de 1960, William F. Gorham [11] na Union Carbide desenvolveu um processo mais eficaz e fácil por deposição química em fase de vapor (CVD) [12]. O método de William F. Gorham encontra-se representado na figura 3.3 na secção 3.2. Em 1965, a Union Carbide iniciou a comercialização tanto do material como do processo e "parileno" era o termo usado para descrever tanto a família dos polímeros como o método único de vácuo para aplica-los [4, 14].

2.1.1 Características e Aplicações do Parileno

Os filmes de parileno têm vindo a ser extensivamente estudados para diversas aplicações devido à sua resistência química e propriedades mecânicas e elétricas [15].

Este polímero desempenha uma função essencial na proteção dos componentes eletrónicos como sensores, condensadores, MEMS (*Micro-Electro-Mechanical Systems*) e ecrãs digitais [16]. Também é muito utilizado em equipamentos aeroespaciais e de aviação assim como equipamentos médicos [4].

O parileno é um material ópticamente transparente e é uma excelente barreira de permeação tanto para espécies líquidas como gasosas [12]. Como o parileno é quimicamente inerte, biocompatível, lubrificante de filme seco, flexível [10] a FDA (*Food and Drug Administration*) aprovou a utilização do parileno em dispositivos para implantes [17].

O monómero de parileno tem uma forma granular branca [4], este é o único polímero em que é depositado a temperatura ambiente por CVD [18] e o processo de revestimento não envolve qualquer solvente ou aditivo. Com estas duas características há uma diminuição das preocupações associadas ao *stress* térmico e às contaminações nos filmes [15]. Além disto, a deposição do parileno por CVD também permite um revestimento conformal e livre de defeitos [15]. O parileno é conformal com qualquer tipo de forma, incluindo arestas vivas, fendas ou superfícies internas, permitindo uma espessura uniforme em todas as superfícies [10], figura 2.1.

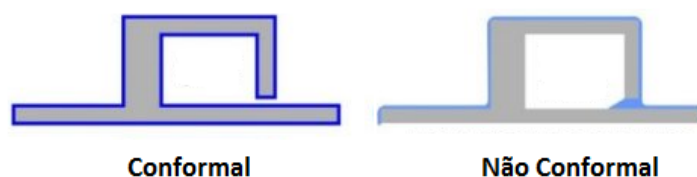


Figura 2.1: Comparação de uma deposição conformal e não conformal. Adaptado de [19].

2.1.2 Tipos de Parileno

Existem diversas variantes de parileno no entanto os quatro mais comercializados são: parileno C, parileno N, parileno D e parileno Nova HT ou AF-4 [4]. As estruturas químicas estão representadas na figura 2.2.

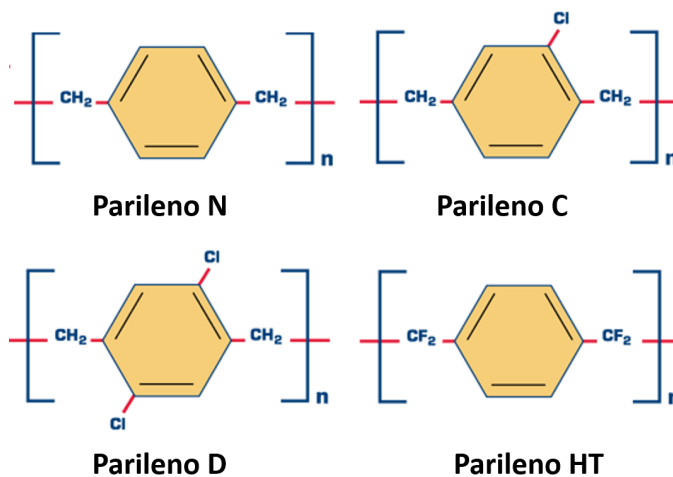


Figura 2.2: Estruturas químicas: parileno-C, parileno-N, parileno-D e parileno HT Adaptado de [20]

Os diversos tipos de parilenos são baseados em monómeros que têm todos a mesma estrutura base, o p-xileno, correspondente ao parileno N [21]. As outras variantes de parilenos deve-se à substituição do átomo de hidrogénio aromático por um átomo de cloro (parileno C) ou dois (parileno D). Além destes casos, existe uma variante mais recente de parileno que substitui o átomo de hidrogénio alfa do parileno N por flúor. A figura 2.2 apresenta essas mesmas substituições. Cada um destes polímeros têm propriedades únicas e estão associados a aplicações distintas. Este trabalho irá focar-se essencialmente no parileno N e parileno C.

Tabela 2.1: Propriedades do parileno C e parileno N. Adaptado de [10]

Propriedade	Parileno N	Parileno C
Densidade (g/cm^3)	1,110	1,289
Coeficiente de fricção: estático	0,25	0,29
Índice de refração	1,661	1,639
Rigidez dielétrica (MV/m)	0,28	0,27
Constante dielétrica: 60 Hz	2,65	3,15
Constante dielétrica: 1 kHz	2,65	3,10
Constante dielétrica: 1 MHz	2,65	2,95
Temperatura de Fusão ($^{\circ}C$)	410	290

- **Parileno-N:** É classificado como um polímero linear e altamente cristalino [20]. Em comparação com as outras variantes este é a molécula mais ativa e pequena, tem o menor coeficiente de fricção, baixo alongamento e maior força dielétrica [4]. Este material é frequentemente utilizado em aplicações de alta frequência, por apresentar um fator baixo de dissipação e uma constante dielétrica baixa e constante

com a frequência. Além disso, é utilizado em aplicações que requerem penetrações profundas e coberturas completas livres de defeitos [4].

- **Parileno-C:** É a variante de parileno mais predominante e com maior aplicabilidade na indústria [20]. Este é produzido a partir do mesmo dímero do parileno N, mas contém um átomo de cloro no anel de benzeno, ou seja há substituição de um átomo de hidrogénio aromático por um de cloro. Em comparação com o parileno N tem uma maior taxa de deposição, tem uma constante dielétrica mais alta e não é tão suscetível a aplicações de grandes penetrações. Este tipo de parileno também difere dos restantes pela baixa permeabilidade à humidade e gases corrosivos [4].

2.1.3 Adesão do parileno a outras superfícies

Estabelecer boas ligações nas interfaces, especialmente entre um metal e um polímero, não é muito simples porque estes apresentam grandes diferenças nas propriedades estruturais, eletrónicas e térmicas. Além disso, as características conhecidas do parileno podem sofrer algumas alterações, devido aos processos após a sua deposição principalmente relacionados com a estabilidade térmica [15].

Segundo o estudo de Hsu et al. [15], quando as amostras de parileno num substrato de silício foram submetidas a tratamentos térmicos severos houve uma redução da força de adesão nesta interface devido a possível *stress* térmico. Amostras de parileno também foram sujeitas a um teste com 85% de humidade relativa e 85 °C por 20 dias e o filme não mostrou qualquer alteração na sua aparência, mas uma análise por difração de raios-X (XRD) mostrou que há um aumento da cristalinidade durante este processo.

Devido às características inerentes do parileno e devido às alterações destas após as diversas etapas do processo de fabrico de dispositivos eletrónicos, quando é necessário garantir uma forte adesão do parileno com outros materiais, é muito frequente a utilização de um promotor de adesão sobre o substrato antes da deposição do parileno. A forma de promover a promoção do parileno mais utilizada é através do promotor silano A-174. O seu nome químico é Methacryloxypropyltrimethoxysilano ($C_{10}H_{20}O_5Si$) e trata-se de um líquido. Este promotor é frequentemente misturado com IPA e água ultrapura num rácio específico e posteriormente, o substrato é imerso nesta solução de forma a criar uma monocamada [10] antes da deposição do parileno.

Além deste promotor de adesão, técnicas com tratamentos de plasma também são utilizados com intuito de tornar uma superfície hidrofóbica de parileno em hidrofílica porque, superfícies hidrofílicas só aderem bem a outras hidrofílicas. Segundo, Selvarasah [4], o tratamento com plasma alterou a superfície hidrofóbica do parileno para hidrofílica sem sofrer alteração ao longo do tempo. Também utilizaram um processo de erosão seca utilizando O_2 e Ar, que aumentou a rugosidade da superfície do parileno permitindo uma melhor aderência aos metais.

2.2 Condensador de placas paralelas

Um condensador é um dos elementos fundamentais em circuitos integrados que permite armazenar energia num campo eletrostático [22]. Um condensador é composto por dois condutores, que são designados por placas independentemente do formato, que possuem cargas iguais e opostas. Os condensadores são utilizados em diversas aplicações tais como: filtros analógicos, conversores de dados, no funcionamento de osciladores eletromagnéticos, em circuitos ressonantes e divisores de tensão dependentes e independentes da frequência quando combinado com resistências [22, 23, 24].

Um condensador de placas paralelas é constituído por duas placas condutoras, com um área A separadas por uma distância d_i . Quando se aplica uma diferença de potencial, V , uma corrente elétrica flui entre elas e estas ficam com cargas iguais, mas com sinais opostos. Como as superfícies das placas são equipotenciais, a carga num condensador, q , é proporcional à diferença de potencial e relacionam-se pela seguinte expressão [22]:

$$q = CV \quad (2.1)$$

onde C é a capacidade do condensador em armazenar carga entre as placas, ou seja, quanto maior a capacidade maior a carga necessária para produzir um determinado potencial. No sistema internacional, SI, a capacidade é medida em farads, F [22]. A capacidade depende de fatores geométricos, ou seja, da área das placas e da distância entre elas, quando o meio entre as placas é apenas ar esta é definida pela seguinte expressão:

$$C = \epsilon_0 \frac{A}{d_i} \quad (2.2)$$

onde $\epsilon_0 = 8,85 \times 10^{-12}$ F/m é a constante de permissividade do vácuo.

No entanto Michael Faraday, em 1837, quando introduziu um dielétrico entre dois condutores verificou que a capacidade aumentou em comparação com o condensador que continha apenas ar entre os condutores [22]. O fator pelo qual o material dielétrico, isolante, aumenta a capacidade do condensador comparada com o ar é denominado de constante dielétrica, k . A constante dielétrica é assim dada pela razão entre a capacidade do condensador com dielétrico e a capacidade apenas com ar [22].

A constante dielétrica é uma propriedade do material, que é diretamente proporcional à densidade de fluxo elétrico. Quanto mais alta a constante dielétrica, melhor a qualidade do dielétrico [22]. Esta propriedade é inerente ao material e independente da geometria do condutor. Apesar de aumentar a capacidade do condensador o dielétrico também limita a diferença de potencial que pode ser mantida entre as placas, essa tensão limite é a tensão de rutura.

Uma das características do dielétrico é a rigidez dielétrica, que corresponde ao máximo do valor de campo elétrico que o material suporta sem perder as suas propriedades como isolante [22]. A função de um material isolante é não permitir a passagem de eletrões

e iões pelo material, e quando a tensão de rutura é atingida estes comportam-se como condutores permitindo o deslocamento das cargas pelo material.

Quando um dielétrico está sobre a ação de um campo elétrico podem ocorrer duas possibilidades de acordo com o tipo dielétrico.

- **Dielétrico polar:** As moléculas deste material possuem um momento de dipolo elétrico que tende a alinhar-se com o campo externo. Esse alinhamento varia com intensidade do campo e com a temperatura. Na ausência de um campo os dipolos ficam orientados aleatoriamente.
- **Dielétrico apolar:** As moléculas deste material não possuem um momento de dipolo elétrico, quando colocados num campo elétrico, o campo elétrico tende a separar as cargas negativas das positivas, induzindo um momento de dipolo orientado com esse campo.

Em ambos os casos, o intuito é criar uma ligeira separação dos centros das cargas positivas e negativas, que apesar de manterem-se eletricamente neutras as placas ficam polarizadas, como é possível observar no esquema da figura 2.3. Neste processo ocorre deslocamentos dos eletrões no dielétrico. Como foi mencionado anteriormente, há uma diminuição da diferença de potencial entre as placas, devido a estas cargas induzidas superficiais que tendem a enfraquecer o campo no seu interior.

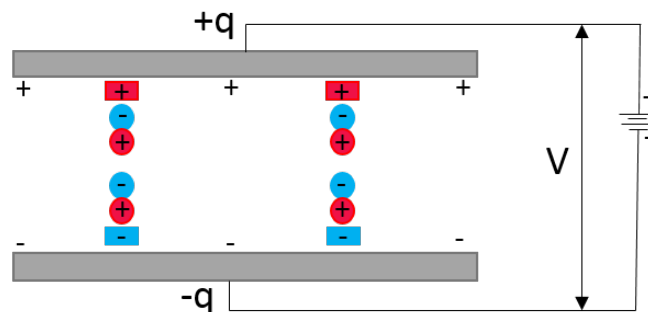


Figura 2.3: Esquema de cargas livres produzidas por indução de dipolo elétrico quando um condensador de placas paralelas fica sujeito a um campo elétrico. Adaptado de [25]

Na figura 2.4, está representado um condensador de placas paralelas, sendo que a sua capacidade é dada por [22]:

$$C = \frac{k\epsilon_0 A}{d_i} \quad (2.3)$$

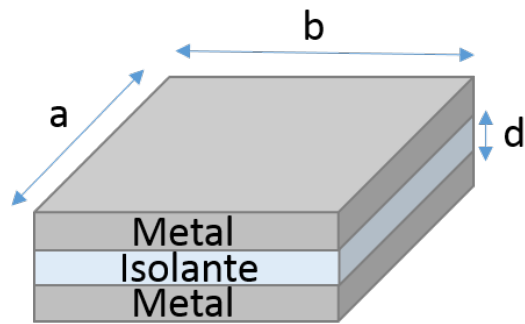


Figura 2.4: Condensador de placas paralelas, com $A = a \times b$ e d a distância entre as placas condutoras (espessura do dielétrico). Estrutura capacitiva do tipo metal-isolante-metal (MIM).

2.2.1 Princípios de funcionamento de um condensador MIS

Um condensador MIS (metal-isolante-metal) é um dos componentes mais utilizado para estudo das superfícies do semicondutor [26]. A estrutura deste condensador difere da anterior, uma vez que uma das placas do condensador é substituída por um semicondutor, um esquema desta estrutura encontra-se na figura 2.5a [27]. Além disso, uma camada metálica é depositada por baixo do semicondutor para garantir um bom contacto óhmico, ou seja, que não existe restrições da corrente [27].

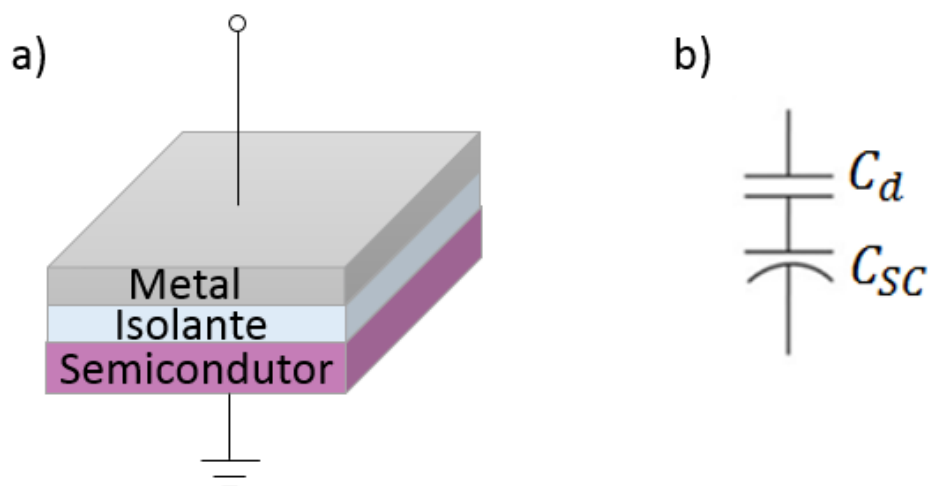


Figura 2.5: Condensador MIS. a) Seção de um condensador MI; b) Esquema de um circuito de um condensador MIS

A capacidade destes condensadores difere dos condensadores MIM, uma vez que neste caso além da capacidade da camada dielétrica, C_d , há outro capacidade referente ao condensador C_{sc} , como representado na figura 2.5b. Assim, a capacidade total de uma

estrutura MIS é equivalente à associação em série dessas duas capacidades [28], e é dada por:

$$\frac{1}{C_t} = \frac{1}{C_d} + \frac{1}{C_{SC}} \quad (2.4)$$

A capacidade no semicondutor é atribuída à carga perto da superfície do semicondutor quando um campo elétrico externo penetra neste. Esta capacidade é normalmente caracterizada por duas tensões, uma DC que é aplicada no metal (contacto superior) e outra tensão AC aproximadamente de 10mV, para medir a capacidade efetiva sobre uma tensão DC. Assim, a capacidade nesta estrutura é dada pela variação de carga em função do sinal AC para cada valor do sinal DC, de acordo com [28]

$$C_i = \frac{dQ_m}{dV} \quad (2.5)$$

onde C_i é a capacidade expressa em F/cm², Q_m é a densidade de carga no metal expressa em C/cm², e V a tensão aplicada expressa em V.

Considerando um condensador MIS com um substrato de Si de tipo-p, com um comportamento ideal, ou seja, que a carga no dielétrico e na interface dielétrico-semicondutor é nula. A figura 2.6, representa um caso ideal na ausência de uma polarização externa onde se assume que a função de trabalho do metal é igual à do semicondutor ($\phi_m = \phi_s$). Nesta situação os níveis de Fermi do metal e do semicondutor alinham e as várias faixas estão planas em toda a estrutura MIS (condição da banda plana) [28].

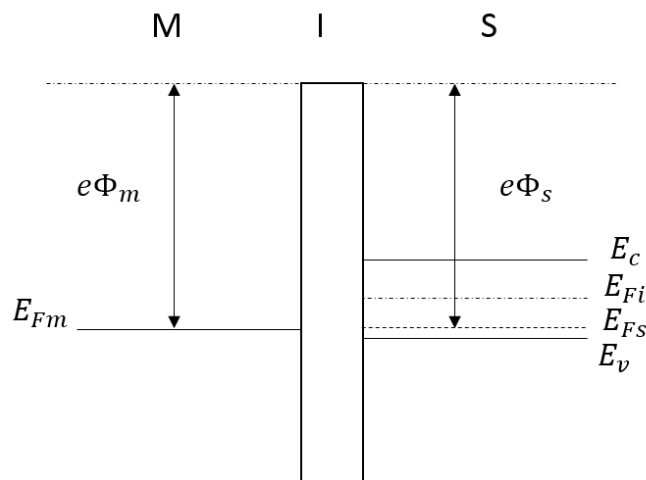


Figura 2.6: Diagrama de banda de energia para um condensador MIS ideal baseado num semicondutor tipo-p na ausência de um campo externo. Onde E_c e E_v corresponde ao limite superior da energia da banda de condução e da banda de valência, respetivamente. Com E_{Fs} , E_{Fm} e E_{Fi} as energias de Fermi do semicondutor, metal e intrínseco, respetivamente. Adaptado de [27]

Mudando a polarização DC irá forçar o condensador MIS a operar em três modos diferentes: acumulação, depleção e inversão [28], tal como representado na figura 2.7.

- **Acumulação:** Quando uma tensão negativa é aplicada ao metal (contacto superior), este fica carregado negativamente. Fazendo a analogia com o condensador de placas paralelas, uma carga igual e de sinal oposto surge na superfície do semicondutor. No caso do semicondutor do tipo-p, há um aumento de buracos (portadores majoritários) na banda de valência provocando uma acumulação na interface semicondutor-isolante. Como resultado o nível de Fermi do metal aumenta um quantidade eV , onde V é a tensão aplicada. No entanto, o nível de Fermi no semicondutor não sofre alterações uma vez que não passa corrente por este. A banda de valência e de condução no semicondutor sobe em relação à energia de Fermi no semicondutor. Em suma, neste modo há uma acumulação de portadores majoritários perto da superfície do semicondutor [27, 28]. Este modo encontra-se representado na figura 2.7a.

Quando uma baixa tensão AC é aplicada, os portadores majoritários respondem de uma forma imediata à mudança de tensão e por isso, a capacidade medida é constante e corresponde à capacidade máxima, C_{max} , como apresentado na figura 2.8 sendo esta a capacidade do isolante [23].

- **Depleção:** Este modo encontra-se representado na figura 2.7b. Neste modo, é aplicada uma tensão positiva no contacto superior que provoca um afastamento dos portadores majoritários da interface da superfície do semicondutor. Esta depleção provoca uma flexão ascendente das bandas, deixando uma região de espaço-carga junto da superfície. O comprimento deste espaço-carga é determinado pelo campo que penetra o semicondutor.

Neste caso, a capacidade corresponde à soma em série das capacidades dada pela expressão 2.4. Como a tensão DC aumenta, a espessura da região espaço-carga aumenta, provocando a diminuição da capacidade total [27, 28], como é possível de observar na figura 2.8.

- **Inversão:** Quando a tensão DC é alta o suficiente, elétrons começam a acumular-se na superfície do silício, provocando uma diminuição dos portadores majoritários. Com o aumento contínuo desta tensão irá igualar-se o número de buracos com elétrons à superfície, e o nível de energia intrínseca do material irá cruzar o nível de Fermi e a concentração de elétrons vai exceder o número de buracos, como representado na figura 2.7c no diagrama de energia. Em suma, ocorre uma inversão de tipo-p para tipo n, sendo a concentração de elétrons suficientes para compensar o aumento do campo elétrico, atingindo o máximo da espessura da região espaço-carga e por isso, trata-se da região com a menor capacidade [27, 28].

A tensão positiva gera pares elétron-lacuna e atrai elétrons, provocando uma diminuição dos portadores majoritários. Quando a tensão aplicada é positiva e suficientemente elevada a superfície da região de depleção continua a expandir-se. A energia de Fermi do material intrínseco torna-se mais baixo do que a energia do semiconductor à superfície [27, 28].

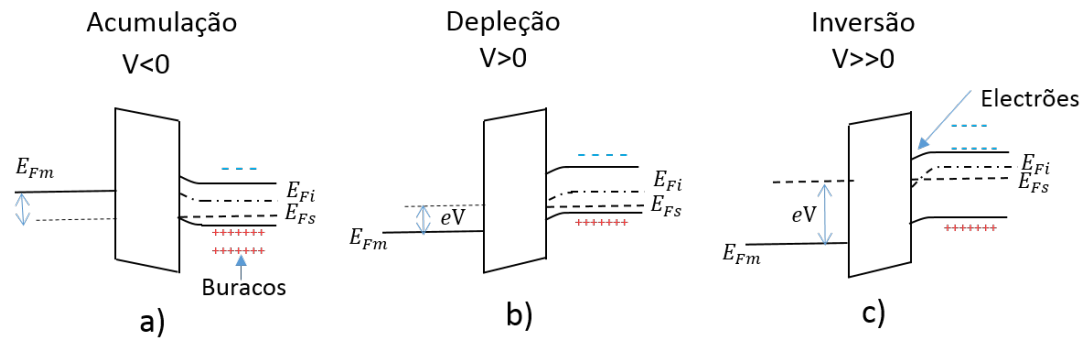


Figura 2.7: Diagrama de banda de energia para um condensador MIS baseado num semiconductor do tipo-p. a) Tensão negativa aplicada no metal, originando acumulação de buracos na interface semiconductor-isolante, modo de acumulação; b) Tensão positiva aplicada no metal, forma uma camada de depleção na superfície do semiconductor, modo de depleção; c) Alta tensão positiva aplicada ao metal, inversão do tipo-p para tipo-n, modo inversão. Com E_{Fs} , E_{Fm} e E_{Fi} as energias de Fermi do semiconductor, metal e intrínseco, respetivamente. Adaptado de [27]

A figura 2.8 mostra uma medida C-V (capacidade-tensão), de um condensador MIS de tipo-p onde é possível visualizar os três modos em cima descritos. As curvas C-V sofrem alterações com a variação da frequência. O aumento da frequência provoca uma diminuição de cargas armadilhas no isolante porque, as cargas armadilhas mais lentas não conseguem acompanhar o sinal AC [2].

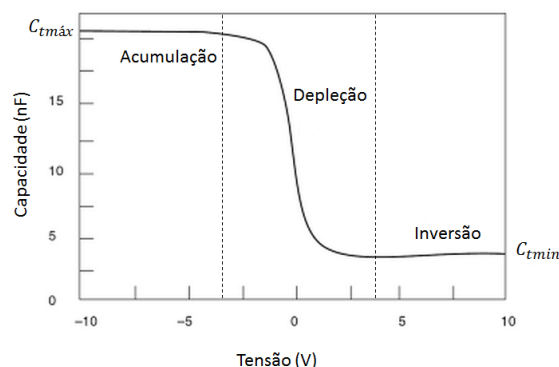


Figura 2.8: Curva capacidade-tensão, C-V, para um condensador MIS do tipo-p. Adaptado de [27]

Esta análise foi realizada com base no semiconductor tipo-p, uma vez que neste trabalho

as estruturas capacitivas foram produzidas com silício de tipo-p. Para um semicondutor de tipo-n, os portadores majoritários são elétrons, pelo que a polarização direta é feita para tensões positivas no eletrodo superior, seguindo o mesmo raciocínio nos três modos de funcionamento acima mencionado.

2.2.2 Implementação de filmes de parileno em estruturas capacitivas MIM e MIS

Uma condensador MIM, é uma estrutura capacitiva, como representado na figura 2.4 constituída por três camadas: metal, isolante e metal. Os princípios de funcionamento desta estrutura, são os de um condensador de placas paralelas acima mencionado. O estudo desta estrutura permite estudar a interface metal-isolante. Neste trabalho pretende-se utilizar o parileno como dielétrico, e com esta estrutura mais simples que um TFT é possível estudar o comportamento da interface isolante-metal.

Em 2009 Gowrisanker et al. [29] utilizou a estrutura capacitiva MIM para avaliar o *time dependent dielectric breakdown* (TDDB) em função da tensão de *stress*, área e espessura do isolante. Aplicaram diferentes tensões de *stress* sobre diferentes áreas até se observar a rutura dielétrica, a fração do número de falhas pelo área dá então o número de defeitos. Determinaram que para um filme de 164 nm a densidade de defeitos é de aproximadamente $1,2 \times 10^3$ defeitos/cm².

Uma vez que Gowrisanker et al. [29] já tinha realizado estudos de TFTs de pentaceno com parileno como dielétrico, verificou que o tempo de vida do TFT era de 945h e que este material não limitava o tempo de vida do TFT, porque outros fatores como tensão dreno-fonte induzem *stress* e degradação do pentaceno devido à humidade e oxigenação, o que pode também levar a uma redução do tempo de vida de operação do dispositivo.

Posteriormente, Selvarasah [4] também utilizou esta estrutura para avaliar a rutura dielétrica do filme de parileno C utilizando um promotor de adesão *Silane A-174* entre o silício e a camada de parileno. Com intuito de estudar a adesão de diferentes camadas metálicas sobre o parileno C, submeteu algumas amostras a um tratamento com plasma de oxigénio, pois permite tornar a superfície mais rugosa que segundo este é uma das formas mais comuns para melhorar a adesão aos metais, como mencionado na secção 2.1.3.

Selvarasah obteve os resultados apresentados na tabela 2.2, onde conclui que tanto o Au como Al e Cr/Au têm um maior desempenho com plasma de oxigénio enquanto o Ti pode ser usado numa superfície sem tratamento.

De seguida estudou a percentagem de estruturas MIM que falharam com diferentes tensões de *stress*. Observou que o número de falhas de estruturas MIM com tratamento aumentava com a tensão aplicada, sendo que mais do que 95% destes a rutura ocorreu a 760 V. Os que não sofreram tratamento tiveram um comportamento aleatório e que a 680 V todos os dispositivos falharam. Justificou este fenómeno aleatório pela formação de defeitos intrínsecos durante a polimerização do parileno na superfície do metal sem

Tabela 2.2: Resultados obtidos para adesão de diferentes camadas metálicas sobre parileno C. Adaptado de [4].

Metais	Superfície com Parileno C	
	sem tratamento	com tratamento de plasma de O_2
Cr/Au (5 nm/150 nm)	Pobre	Médio
Ti/Au (5 nm/150 nm)	Excelente	Bom
Au (150 nm)	Pobre	Bom
Al ((150 nm)	Pobre	Bom

tratamento. Assim, conclui que o promotor de adesão aumenta tanto a fricção do parileno com o eletrodo como a qualidade do filme.

Por fim, para avaliar a adesão e a viabilidade de finos dielétrico de parileno em função da espessura, verificou que os resultados da rutura dielétrica tanto para espessuras de 1100 nm como 130 nm são livres de defeitos e portanto podem ser utilizados para TFTs ultra-flexíveis, baixa tensão e grande desempenho [4].

Da revisão bibliográfica, verifica-se que o parileno C foi estudado por vários autores em estruturas capacitivas MIM, onde confirmou-se a viabilidade da aplicação em TFTs, no entanto para o parileno N apenas um estudo foi encontrado utilizando este como dielétrico em estruturas MIM. Neste estudo, Maeng et al., produziram estruturas capacitivas MIM com contactos de Ti/Au e como isolante o parileno N. Neste trabalho evidenciam que escolheram o parileno N em vez do parileno C porque, a temperatura de fusão é inferior do parileno C é inferior ao do parileno N o que limita a temperatura do processo. Além disso, a baixa taxa de deposição permite capacidades elevadas compensando a baixa constante dielétrica. Neste trabalho utilizaram uma espessura de parileno N de ≈ 47 nm e obtiveram condensadores com alta tensão de rutura e com capacidades altas na ordem dos 450 pF, indicando assim uma boa qualidade do filme de parileno N.

Além da estrutura MIM, também a estrutura capacitiva metal-isolante-semicondutor (MIS) tem sido o alvo para estudo das propriedades das interfaces dos TFTs [31].

Através do estudo destas estruturas obtém-se a relação entre a tensão na porta do metal, a carga induzida na superfície do semicondutor e o potencial resultante na superfície que são essenciais para compreender os conceitos associados à análise do comportamento do TFT [32]. Além disto, introduz conceitos como tensão de banda plana e tensão limiar na camada inversão de superfície. A interface semicondutor/isolante mais estudada trata-se da interface c-Si/ SiO_2 , por isso as análises numéricas são baseadas nesta interfaces, embora as equações utilizadas sejam bastante gerais [32].

Park et al. [33] utilizou esta estrutura para estudar um condensador embutido em nanopartículas de ouro com o parileno como dielétrico para estudo experimental e analítico. Estes relatam que através das curvas de densidade de corrente (J) em função da tensão (V)

verificaram que o dielétrico de parileno-C apresenta melhor desempenho do que outros materiais. No caso das curvas de capacidade (C) em função da Tensão (V), observaram uma mudança de tensão na banda plana que deve-se possivelmente ao armazenamento de carga nas nanopartículas de ouro.

Wondmagegn et al. [31], também estudou estruturas MIS com dielétrico de parileno C e pentaceno. Neste trabalho concluíram que a capacidade na região de acumulação depende principalmente da espessura e permitividade do parileno, ao contrário da região de depleção que depende das propriedades do semiconductor e da densidade de carga na interface do parileno. Também concluíram que existe uma densidade de cargas na interface isolante/semiconductor na ordem de grandeza $3 \times 10^{11} \text{q/cm}^2$.

Fortin e Lu [34], produziu condensadores MIS, utilizando o parileno N como isolante e como contactos o alumínio. Obtiveram uma constante dielétrica de $2,66 \pm 0,02$ e com uma corrente de fuga de $(9 \pm 4,0 \times 10^{-9}) \text{ A/cm}^2$ e com um campo elétrico aplicado de $2,0 \text{ MV/cm}$. Após aplicarem um campo elétrico máximo de $2,98 \text{ MV/cm}$, apenas registaram a rutura de 15 dispositivos. No nosso trabalho, pretende-se estudar a estrutura MIS exatamente nesta configuração Al/Si-p/Parileno N/Al e pelo trabalho de Fortin e Lu verificou-se que o parileno N é um bom material para ser utilizado como isolante.

Na revisão bibliográfica, verificou-se que tanto o parileno C como o parileno N apresentam resultados muito satisfatórios como isolantes em condensadores MIS, embora exista um maior estudo sobre o parileno C.

2.3 Semicondutor Óxido Amorfo

Óxidos amorfos semicondutores (AOSs) permitem a produção de dispositivos com grande desempenho e estão associados a transístores transparentes e flexíveis. Estes semicondutores apresentam uma estrutura amorfa permitindo uma melhor uniformidade e reprodutibilidade do que os materiais policristalinos. Entre os AOSs destacam-se o óxido de índio e zinco (IZO) e o óxido de gálio-índio-zinco (GIZO) [35]. Na et al. [36] foram os primeiros a sugerirem o uso de uma camada com semiconductor de GIZO com crescimento epitaxial num TFT. Ficou evidente neste trabalho o potencial deste material devido ao seu processamento a temperaturas próximas da temperatura ambiente e o seu bom desempenho quando aplicado nos TFTs [37]. Mais tarde surgiram muitas outras publicações baseadas em TFTs com semiconductor de GIZO tais como [35, 38, 39, 40]. Segundo Fortunato et al. cerca de 90% destes referem que a técnica de deposição utilizada era a pulverização catódica e evidenciavam a possibilidade de crescimento de TFTs com GIZO a temperaturas mais baixas que 150°C com um desempenho elétrico aceitável.

No entanto, o desempenho total do TFT, também depende fortemente da camada do dielétrico. O CINEMAT3N tem estudado materiais para dielétrico como, Ta_2O_5 , SiO_2 e $Ta_2O_5 - SiO_2$ *co-sputtered* para integração em TFTs de GIZO [37]. Nesta dissertação pretende-se substituir esses dielétricos por parileno. Na literatura alguns estudos de materiais óxidos com dielétricos orgânicos têm sido desenvolvidos[41, 42, 43] tal como

Wang et al. que foi abordado na secção 2.4.4. Estes estudos referem este tipo de TFTs como promissores, no entanto são associados a processos lentos e de alta temperatura. Além disso, fazem referência para a necessidade de novos estudos para otimizar o seu desempenho. Wang [44] apresentou FETs (*Field Effect Transistors*) produzidos a baixas temperaturas 100 °C e totalmente por litografia, composto por IZO amorfo usando parileno como porta dielétrica e depositado a temperatura ambiente. Neste trabalho relatam que é possível ter uma interface inorgânica/orgânica com resultados razoáveis permitindo um bom funcionamento do dispositivo porque, os átomos de parileno-C são electronegativos e ligam-se ao óxido. Todavia, experimentaram realizar esse FET com parileno N em vez de parileno C, e obtiveram um FET com baixas correntes de fuga mas, com uma interface semiconductor/dielétrico que apresenta correntes do dreno para a fonte que não conseguiram controlar pelo eléctrodo porta.

Fernandes [45], desenvolveu o seu trabalho utilizando a estrutura de TFT em estudo, ou seja, com GIZO como semiconductor, parileno C como dielétrico e eléctrodos porta, fonte e dreno de alumínio sobre substratos flexíveis, e obteve ótimos resultados do comportamento destes dispositivos. Fernandes obteve TFTs com razões *ON/OFF* de cerca de 10^7 e com correntes de fuga de aproximadamente 10^{-11} A. No entanto, como o seu trabalho não se focou somente nestes dispositivos, não foi estudado de uma forma mais individualizada e pormenorizada o comportamento do parileno C como dielétrico em condensadores e TFTs.

Fazendo a revisão bibliográfica verifica-se que os semicondutores de óxidos amorfos, especialmente o GIZO e o IZO, apresentam excelentes características e tem diversas aplicações. Pelo trabalho de Wang e especialmente de Fernandes, verifica-se que há grandes possibilidades de obter TFTs com bom desempenho com interfaces inorgânicas/orgânicas com dielétrico de parileno C. Do estudo de Wang também pode-se verificar que o parileno C é o que apresenta melhores propriedades na interface com óxidos amorfos, ao contrário do parileno N.

2.4 Transístor de filme fino-TFT

Um transístor de filme fino, TFT, é um tipo específico de transístor de efeito de campo (FET-*Field Effect Transistor*) [37]. Os TFTs têm suscitado grande interesse devido às suas diversas aplicações na indústria da electrónica. Nos últimos 20 anos tornaram-se a essência da indústria dos ecrãs planos e também têm uma vasta aplicação em mostradores de cristal líquido de matriz ativa, AMLCDs[32]

Foi em 1925 que surgiu o conceito, só em 1930 é que foi patenteado por Edgar[46] e em 1934 por Oskar Heil [37]. Nesta primeira patente, não houve evidência da produção de dispositivos e os conceitos eram os princípios básicos do que hoje é denominado por transístor de efeito de campo metal-semiconductor (MESFET). Após três anos, mostrou o conceito de um dispositivo onde um material isolante é introduzido entre o semiconductor, com efeito de campo antecipando o que é conhecido hoje como transístor de efeito de

campo metal-isolante-semicondutor (MISFET) [37]. Devido a limitações tecnológicas, o primeiro TFT só foi produzido 30 anos depois, em 1962, por Weimer nos laboratórios de RCA [47]. Este utilizou filmes finos policristalinos de sulfureto de cádmio (CDS), um semicondutor do tipo-n, sobre um substrato de vidro [47].

A partir dos anos 70, a necessidade de baixar os custos de produção para aplicações como os ecrãs, motivou os cientistas a procurarem alternativas utilizando silício cristalino [48]. Em 1979, Spear, Ghaitg and LeComber descreveram um TFT com base em silício amorfo hidrogenado (a-Si: H) como material semicondutor mas, foi na década de 80 que o TFTs baseados em silício ganharam prestígio na grande área de ecrãs de cristal líquido (LCD) [48]. Os TFTs tornaram-se os dispositivos mais utilizados em matrizes ativas de cristais líquidos assim como aplicações em díodos emissores de luz [48]. Os anos 90 foram marcados pela introdução de semicondutores orgânicos com características equiparadas com a de silício amorfo hidrogenado.

Mais recentemente, a partir de 2003, Nomura et al. provou nos seu trabalhos o alto desempenho de óxidos semicondutores e também, de multicomponentes óxidos para aplicações em TFTs transparentes utilizando substratos flexíveis com temperaturas de processo perto da temperatura ambiente [37, 49], a figura 2.9 mostra um dos seus TFTs. Tanto os TFTs orgânicos como os de óxidos têm sido estudados nos últimos anos com intuito de aumentar a mobilidade de portadores e reduzir os custos de produção, porque estes dois tipos de TFTs apresentam alternativas viáveis no futuro como substitutos na tecnologia baseada em Si [48]. Os TFTs de óxidos semicondutores é uma tecnologia muito atraente no presente e futuro, por permitir estruturas totalmente transparentes, grande flexibilidade no controlo das propriedades elétricas e óticas, temperaturas de processo à temperatura ambiente, baixos custo e dispositivos com alto desempenho [37, 48].

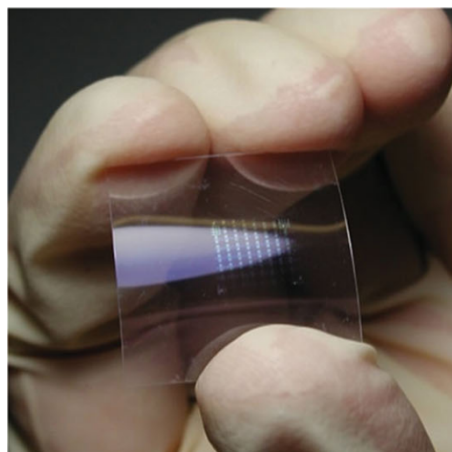


Figura 2.9: Fotografia de TFT fléxivel apresentado por Nomura et al. em 2004. Adaptado de [40]

2.4.1 Estrutura e modo de funcionamento de TFTs

Os TFTs são constituídos por quatro camadas: elétrodo de porta, dreno e fonte, dielétrico e um canal semiconductor [44]. Além destas quatro camadas, pode também incluir uma camada de passivação ou encapsulamento. Embora todos estes componentes sejam importantes no desempenho do TFT, o dielétrico e o semiconductor são as camadas que apresentam maior relevância neste dispositivo [37]. A figura 2.10 apresenta um esquema destes dispositivos.

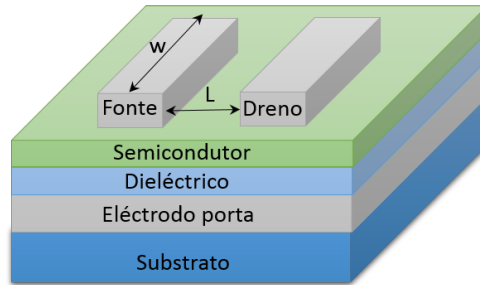


Figura 2.10: Esquema de um transistor de filme fino com W largura canal e L o comprimento deste.

As estruturas convencionais de um TFT são: *staggered bottom-gate*, *staggered top-gate*, *coplanar bottom-gate* e *coplanar top-gate*. Estas estruturas são classificadas de acordo com a distribuição dos eléctrodos porta, fonte/dreno em relação ao semiconductor. Caso os eléctrodos estejam do lado oposto do semiconductor, estas estruturas são designadas de *staggered*, caso estejam do mesmo lado do semiconductor são *coplanar*. Além disso, cada uma destas estruturas pode ser *top gate* se o eléctrodo porta estiver por cima do semiconductor ou *bottom gate* caso se encontre por baixo desta [37, 50], como representado na figura 2.11.

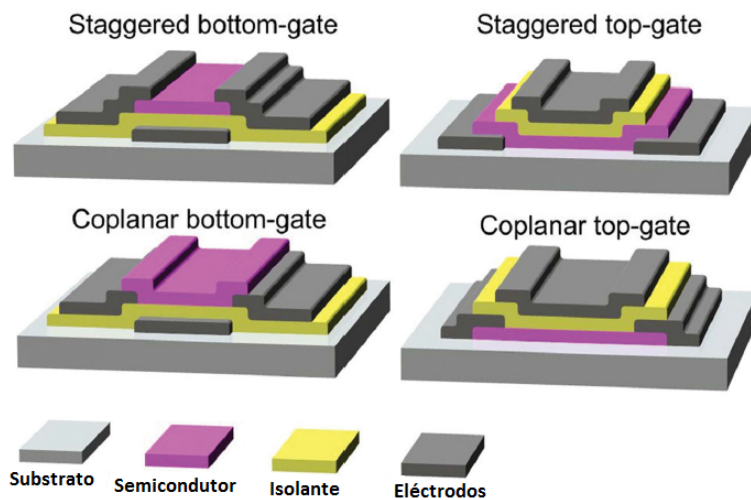


Figura 2.11: Estruturas convencionais de um TFT. Adaptado de [37]

O funcionamento de um TFT baseia-se na modulação de corrente segundo um semicondutor colocado entre os dois elétrodos, o dreno e a fonte. Entre o semicondutor e um eletrodo transversal é colocada uma camada dielétrica [37]. Este efeito de modulação, designa-se por efeito de campo, que baseia-se na injeção de portadores perto da interface dielétrico/semicondutor, que é possível devido à estrutura capacitiva de placas paralelas, condensador MIS, que é formado pelo eletrodo porta, dielétrico e semicondutor. Por isso, o estudo do funcionamento de um TFT ideal pode ser feito através do estudo do condensador MIS através da aplicação de diferentes tensões no eletrodo porta (V_G) [50].

A análise feita nesta secção, assume um semicondutor do tipo-n, uma vez que o semicondutor utilizado nos TFTs deste trabalho é um óxido de tipo-n. Assumindo, as condições ideais para um condensador MIS, apresentado na secção 2.2.1, os princípios de funcionamento de um TFT são [51]:

- Quando não há tensão no eletrodo porta, $V_G = 0$, não existe acumulação nem depleção perto da interface dielétrico/semicondutor.
- O funcionamento ideal de um TFT tipo-n depende da existência de uma camada de acumulação de eletrões na interface dielétrico/semicondutor, que sucede quando o eletrodo de porta é polarizado positivamente, $V_G > 0$, provocando uma flexão no sentido descendente da banda do semicondutor junto à interface com o dielétrico. Quando $V_G \gg 0$, ou seja, quando a tensão no eletrodo porta é superior à tensão limiar (V_T) de funcionamento que corresponde ao valor crítico de tensão a aplicar na porta para a formação do canal, do inglês *threshold*, e uma tensão positiva é aplicada no dreno (V_D), cria-se um fluxo de corrente entre a fonte e o dreno, I_{ON} , correspondendo ao estado *ON* do TFT.
- Quando a tensão no eletrodo porta é negativa, $V_G < 0$, ocorre depleção dos eletrões da interface dielétrico/semicondutor criando uma camada de depleção. Se $V_G \ll 0$, ou seja, $V_G < V_T$ independentemente do valor de V_D , a camada de depleção pode ser estendida por todo o semicondutor resultando numa corrente muito baixa entre a fonte e o dreno, I_{OFF} , correspondendo ao estado *off* do TFT.

Nestas considerações, assume-se que uma pequena variação de V_G leva à formação de um canal condutor, no entanto no caso real a tensão *threshold*, apresenta um desvio dos 0 V, devido a fatores como a diferença da função de trabalho eletrodo de porta-semicondutor, a densidade de carga no dielétrico e a densidade de armadilhas na interface.

Quando o transistor está no estado *ON*, dependendo do valor de V_D , vários regimes podem ser distinguidos [51]:

- **Regime linear:** Para $V_D < V_G - V_T$, I_D é descrito por:

$$I_D = C_i \mu_{FE} \frac{W}{L} \left[(V_G - V_T) V_D - \frac{1}{2} V_D^2 \right] \quad (2.6)$$

onde C_i é capacidade do isolante por unidade de área, μ_{FE} a mobilidade de efeito de campo, W a largura do canal e L o comprimento do canal. Quando $V_D \ll V_G$, a expressão 2.6, pode ser simplificada [52]:

$$I_D = C_i \mu_{FE} \frac{W}{L} (V_G - V_T) V_D \quad (2.7)$$

Nesta expressão, 2.7, verifica-se que para um valor fixo de V_G e I_D , esta função é linear de V_D e atinge um máximo para $V_D = V_G - V_T$. Por isso, através da condutância (g_d) e da transcondutância (g_m) é possível determinar V_T e μ_{FE} , através das seguintes expressões [23]:

$$g_d = \frac{\partial I_D}{\partial V_D} = \frac{W}{L} C_i \mu_{FE} (V_G - V_T) \quad (2.8)$$

com V_G constante.

$$g_m = \frac{\partial I_D}{\partial V_G} = \frac{W}{L} C_i \mu_{FE} V_D \quad (2.9)$$

A transcondutância, g_m , define-se como a razão entre a variação na corrente de saída e de entrada, para um corrente no dreno constante, ou seja $V_D = \text{constante}$ [23].

- **Regime de saturação:** Para $V_D > V_G - V_T$, com I_D dado pela seguinte expressão:

$$I_D = C_i \mu_{sat} \frac{W}{2L} (V_G - V_T)^2 \quad (2.10)$$

onde μ_{SAT} é a mobilidade de saturação. Neste regime o valor da condutância é nulo e a transcondutância é dada por [51]

$$g_m = \frac{\partial I_D}{\partial V_G} = \frac{W}{L} C_i \mu_{SAT} (V_G - V_T) \quad (2.11)$$

com V_D constante.

2.4.2 Curvas e parâmetros característicos de um TFT

As características estáticas dos TFTs são obtidas pelas características de saída e de transferência, representado na figura 2.12, respectivamente [51].

As curvas de saída, são obtidas através da medição de I_D em função de V_D para diferentes valores de V_G , permitindo observar o regime linear e de saturação. As curvas de saída fornecem informações qualitativas. No caso de existir decréscimo da separação

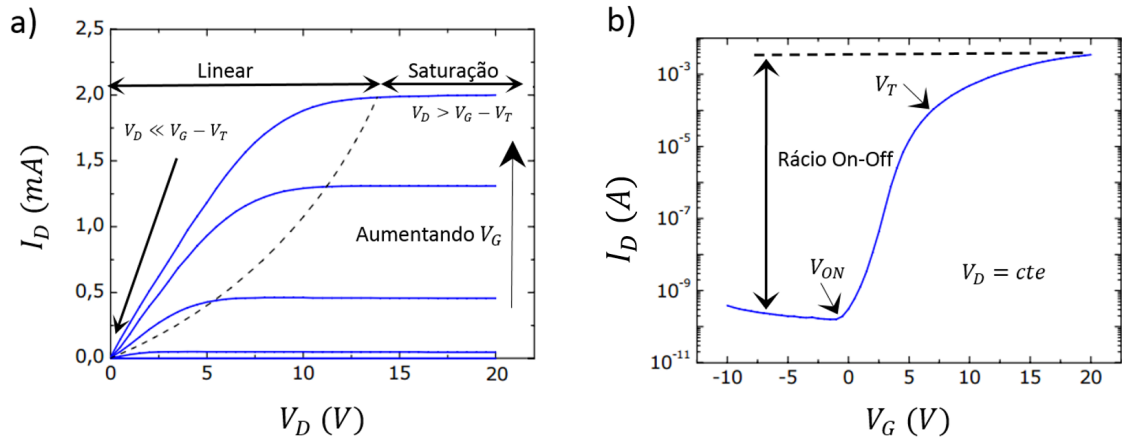


Figura 2.12: Curvas características de um TFT óxido semiconductor tipo-n de saída (a) e de transferência (b). [51, 52].

entre as curvas $I_D - V_D$ por aumento de V_G , indica uma degradação na mobilidade para esses valores de V_G . Além disto, no regime saturação também as retas com declive nulo permitem avaliar se a camada do canal pode ser completamente depletida perto do dreno para o intervalo de V_D e V_G usado. Uma boa saturação é um requisito importante nos circuitos eletrônicos quando os TFTs são utilizados como limitadores de corrente. A região linear, para baixos V_D , também fornece informações sobre a resistência de contacto.

As curvas de transferência, em que I_D é medido em função de V_G para um V_D constante, permite extrair uma grande número de parâmetros quantitativos, tais como:

- **Rácio On-Off:** Razão entre o máximo e mínimo de I_D .
- **Tensão limiar, V_T :** A tensão limiar corresponde ao valor de V_G para que uma camada de acumulação ou canal condutor é formado perto da interface dielétrico/semicondutor. Este parâmetro pode ser obtido por uma extrapolação linear do gráfico $I_D - V_G$, na zona linear ou do gráfico de $I_D^{1/2} - V_G$ para altos V_D .
- **Tensão on, V_{ON} :** Corresponde à tensão V_G para qual I_D aumenta para que o transistor apresente-se totalmente no estado on.
- **Subthreshold swing, S :** é o inverso do declive máximo da curva de transferência indicando o aumento necessário de V_G para aumentar I_D por uma década dado por:

$$S = \left(\frac{d \log(I_D)}{dV_G} \right)^{-1} \quad (2.12)$$

Sendo, tipicamente $S \ll 1$.

- **Mobilidade, μ :** É uma medida da eficiência do transporte de portadores no material dependendo de fatores como, vibrações da rede, impurezas ionizadas entre outros defeitos estruturais.

A partir da condutância no regime linear 2.8 obtém-se a mobilidade de efeito de campo:

$$\mu_{FE} = \frac{g_m}{\frac{W}{L}C_iV_D} \quad (2.13)$$

Esta é a estimacão de mobilidade mais utilizada para TFTs, uma vez que não requer a determinacão de V_t e é facilmente extraída pela derivada das características de transferência.

Também a partir da condutância, com baixo V_D é possível determinar a mobilidade efetiva, μ_{eff} dada pela expressão:

$$\mu_{eff} = \frac{g_m}{\frac{W}{L}C_i(V_G - V_T)} \quad (2.14)$$

A mobilidade de saturacão é obtida no regime de saturacão, altos V_D , através da transcondutância 2.9 e é dada pela seguinte expressão:

$$\mu_{SAT} = \frac{\left(\frac{d\sqrt{I_D}}{dV_G}\right)^2}{\frac{W}{2L}C_i} \quad (2.15)$$

2.4.3 Implementacão de filmes de parileno como dielétrico em TFTs

A qualidade do desempenho de um transístor depende fortemente do material utilizado no dielétrico. As propriedades que se deve ter em consideracão na escolha do material para dielétrico são: interface dielétrico/semicondutor que deve ser lisa, baixa corrente de fuga, baixa densidade de *pinhole*, alta tensão de rutura e um alto campo rutura dielétrica [32].

Yasuda et al. [53], estudou um OFET (*organic field-effect transistor*) com um semicondutor de pentaceno e com dielétrico de parileno. Relatou que o dielétrico parileno-C (*polychloro-p-xylylene*) tem um maior desempenho em comparacão com as outras variantes do material.

Muitos outros grupos têm utilizado o parileno como porta dielétrica para TFTs com diferentes materiais como semicondutores e têm demonstrado excelentes propriedades mecânicas e elétricas. Podzorov et al. [9], reportou bons resultados ao fabricarem um transístor utilizando o parileno como dielétrico sobre um cristal de rubreno com baixas concentrações de impurezas na interface rubreno/parileno.

Wang [2], também estudou o desempenho do parileno como dielétrico em transístores de efeito de campo em pentaceno. Relatou que o parileno foi uma boa escolha como dielétrico em transístores de efeito de campo, FETs, de pentaceno devido à compatibilidade do processo, baixa corrente de fuga, alta qualidade na interface para o crescimento de pentaceno e facilidade de alteracão das características da superfície. Quando procedeu

a um tratamento de superfície por plasma de oxigênio surgiram cargas armadilhas na interface semiconductor/dielétrico.

As características apresentadas na seção 2.1.1, assim como os estudos apresentados na bibliografia fazem com que o parileno seja um material adequado como dielétrico em TFT.

2.4.4 TFTs Híbridos

Os TFTs estão divididos em duas classes, os orgânicos e os inorgânicos. Contudo, surgiu a necessidade de conjugar os dois tipos de materiais de forma a englobar as vantagens de ambos, com intuito de aumentar o desempenho dos dispositivos. A junção de um dispositivo com materiais orgânicos e inorgânicos é denominado de TFT híbrido [3]. Este conceito de dispositivos híbridos foi introduzido em 1996 por Dodabalapur et al. [54].

Em 2006 Wang et al. [3] reportou TFTs transparentes inorgânico-orgânico do tipo-n. Estes são constituídos por filmes finos de In_2O_3 depositados com o método de deposição assistida por feixe de íons (IAD) com dielétricos orgânicos automontados por síntese de fase-solução. Para comparação com os TFTs inorgânicos, TFTs de In_2O_3 com uma camada dielétrica de SiO_2 foram também fabricados. Nesse trabalho reportam que a combinação de In_2O_3 e dielétrico orgânicos ambos depositados a temperatura ambiente, permite obter TFTs completamente transparentes e com alto desempenho sobre substratos de vidro. Verificaram que os TFTs inorgânicos apresentam uma resposta de efeito de campo razoável. Em comparação, os TFTs híbridos apresentam excelentes características corrente-tensão (I-V). Estes transístores combinam as vantagens do semiconductor inorgânico transparente de alta mobilidade com dielétrico orgânico ultra-fino de alta capacidade/baixa corrente de rutura [3]. Também nesse mesmo ano, Lee et al. [42], confirmou um excelente funcionamento de um TFT de Zn-O com um polímero dielétrico.

Posteriormente, Wang et al. [55] reportaram o primeiro TFT inorgânico/orgânico híbrido que são fabricados e otimizados em substratos de silício dopado e de seguida são incorporados em substratos de PET (*polyethylene terephthalate*). Tal como no estudo anterior, verificaram que os TFTs híbridos exigem excelentes características de efeito de campo em substratos de silício. Os que foram integrados em substratos de PET também apresentaram boas características de efeito de campo. Os autores, fizeram notar que estes resultados são obtidos em técnicas à temperatura ambiente em grande escala, produzindo todos os componentes com elevada percentagem de transparência e que são promissores para a eletrónica flexível.

Uma abordagem diferente surgiu mais recentemente por Yang et al. [5], fabricaram um transístor orgânico/óxido híbrido transparente estável num substrato de vidro usando fotolitografia. Ao contrário dos outros estudos utilizaram fotolitografia de forma a focar a resistividade química da camada orgânica e o uso de uma camada muito fina de proteção de óxido para fabricar transístores transparentes orgânico/óxido num substrato de vidro. O dispositivo foi composto por uma camada ativa de GIZO e um poliimida solúvel

(KSPI) como isolante orgânico. Os materiais orgânicos sem camada de passivação podem facilmente alterar as suas propriedades devido à presença de oxigénio ou moléculas de água e portanto foi utilizado uma camada de parileno-C para prevenir este efeito. Após exposição do dispositivo a um ambiente de humidade relativa de 30%-65% e temperatura ambiente por 90 dias, verificaram que tanto os materiais inorgânicos como os orgânicos foram pouco afetados após esses dias. Concluíram que o dispositivo apresenta um alto desempenho e grande estabilidade.

Dos estudos referidos, o que apresenta mais vantagens para futuras aplicações trata-se do estudo feito em [5]. Contudo, o que seria de maior interesse seria conjugar as vantagens obtidas nesse trabalho com os métodos de fabricação a temperatura ambiente dos estudos [3, 55].

2.4.5 Eletrónica flexível

A eletrónica flexível, refere-se a todos os dispositivos produzidos num substrato flexível com características específicas como: leve, forma conformal, dobráveis, elástico, inquebrável e produção *roll-to-roll*. A eletrónica tradicional baseada no silício tem sido substituída pela eletrónica flexível, permitindo o desenvolvimento de novas aplicações com processos de fabrico fáceis a baixas temperaturas, baixos custos por unidade de área, leves e mecanicamente flexíveis [4].

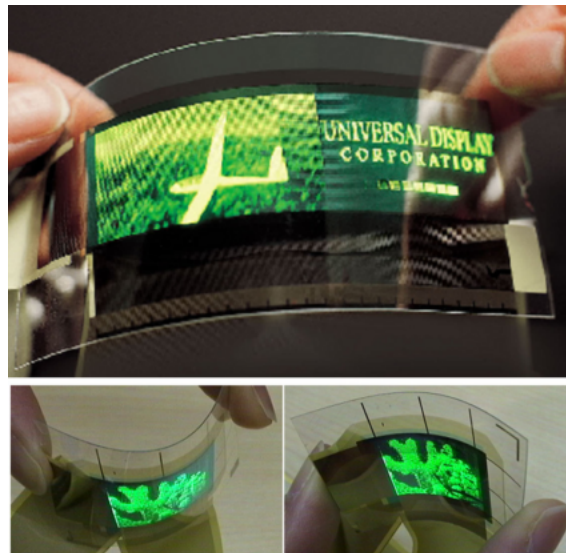


Figura 2.13: Ecrã PHOLED revestido com PET. Retirado de [56]

O primeiro dispositivo flexível, foi aplicado em células solares sobre um substrato de plástico nos anos de 60 [4]. Em 1968, Brody, fez o primeiro TFT flexível usando telúrio (Te) numa tira de papel [57]. Mais tarde, em 1983 surgiu o primeiro transístor de filme fino orgânico flexível (OTFT) num substrato de polímero [4]. Os substratos de polímeros, tais como o *polyethylene terephthalate* (PET), *polyethylene naphthalate* (PEN), poliimida (PI

ou kapton) entre outros, são muito atrativos para eletrônica flexível por serem baratos e apresentarem alta flexibilidade [4, 56, 58].

Os ecrãs flexíveis têm sido um campo de rápido desenvolvimento existindo já diversos ecrãs de cristais líquidos (LCD), e díodos emissores de luz orgânicos (OLED) e divergentes destes como OLEDs dopados com materiais fosforescentes (PHOLED) [50, 56, 58], representado na figura 2.13. A tecnologia de eletrônica flexível tem crescido rapidamente e muitos grupos de investigação e companhias como a Philips, Samsung, IBM e Nokia têm trabalhado ativamente neste campo [4].

TÉCNICAS DE PRODUÇÃO DE FILMES FINOS

Este capítulo apresenta as técnicas de produção de filmes finos utilizadas ao longo do trabalho: evaporação térmica assistida por canhão de elétrons, secção (3.1), sistema de deposição de parileno, secção (3.2), pulverização catódica de radiofrequência (RF) assistida por magnetron, secção (3.3) e as técnicas de padronização, secção (3.4).

3.1 Evaporação térmica assistida por canhão de elétrons

A evaporação térmica assistida por canhão de elétrons trata-se de uma técnica de deposição física na fase de vapor (PVD-Physical Vapor Deposition). A deposição física na fase de vapor funciona através da vaporização de materiais sólidos, por aquecimento ou por pulverização catódica que ao entrar em contacto com a superfície do substrato condensa e forma um filme fino [59].

Este tipo de técnica requer um sistema de vácuo, com objetivo de controlar a composição do material a depositar. No caso específico do alumínio, a reação do alumínio com oxigénio e outros compostos leva à formação de óxido de alumínio com alta resistividade provocando um aumento significativo da resistência de folha do filme [59]. O sistema de vácuo é constituído por uma bomba do tipo rotatória e uma bomba do tipo turbomolecular, medidores de pressão e um conjunto de válvulas [60]. O processo inicia-se por assegurar o vácuo primário através da bomba rotatória, onde compressores extraem os gases da câmara do sistema para a atmosfera. A zona de operação é de 1013 mbar a 10^{-2} mbar, uma vez que trata-se de uma bomba rotatória de um estágio [61]. Os sensores utilizados para controlo da pressão do vácuo primário é do tipo Pirani. Entre a bomba rotatória e a bomba turbomolecular existe uma válvula que permite isolar as bombas pois, quando fechada permite quebrar o vácuo sem haver necessidade de parar a bomba turbomolecular e desta forma diminui-se o tempo para recuperar a pressão de trabalho da câmara de vácuo. Quando a bomba rotatória atinge o seu limite de pressão abre-se essa válvula passando o

sistema para *backing* e assegura-se desse modo o alto vácuo com a bomba turbomolecular. O funcionamento da bomba turbomolecular baseia-se na transferência de momento de um rotor a grande velocidade para as moléculas de gás situadas entre o rotor e o extrator, de modo a que as moléculas saiam do sistema. O regime de funcionamento da bomba turbomolecar é de 10^{-2} mbar a 10^{-10} mbar [61]. O sensor de controlo de alto vácuo é do tipo *penning*.

O controlo da pressão e da temperatura na câmara de vácuo tem elevada relevância na deposição de filmes finos devido ao livre percurso médio, λ_m , que é dado por:

$$\lambda_m = \frac{k_B T}{\sqrt{2} \pi d^2 P} \quad (3.1)$$

onde P é a pressão em Pa, k_B é a constante de Boltzmann, T a temperatura e d o diâmetro da molécula de gás. Pela equação 3.1, verifica-se que quanto menor a pressão maior o livre caminho médio. Devido a essa relação, é importante garantir o alto vácuo para que as partículas do material a depositar não colidem com o gás residual da câmara de forma a que se desloquem verticalmente entre a fonte de deposição e o alvo [60].

A câmara de alto vácuo, representada na figura 3.1 é constituído pelo suporte para o substrato, pelo conjunto de cadinhos existente para cada material a evaporar, assim como pelo sistema de produção e focalização do feixe de eletrões e o sistema de refrigeração. Além disso, tem um cristal de quartzo que permite a monitorização da taxa de deposição. O cristal é coberto durante a deposição e a sua frequência de ressonância desloca-se de acordo com a espessura do filme depositado, com uma precisão melhor do que 1 \AA/s .

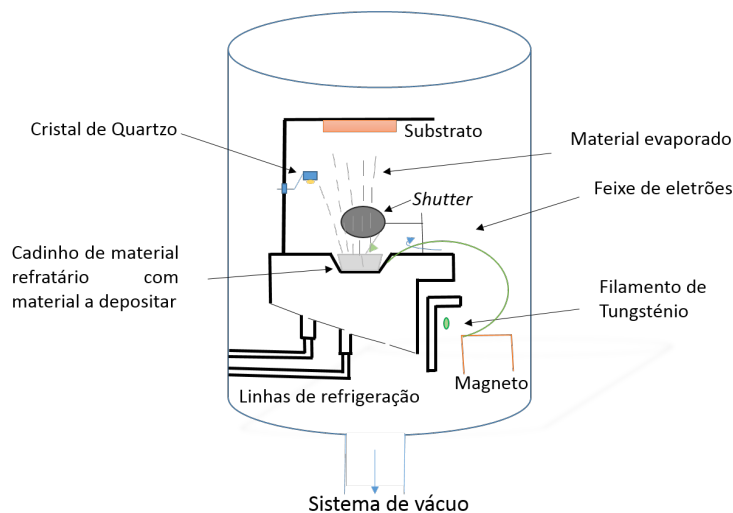


Figura 3.1: Esquema da câmara de alto vácuo do sistema de evaporação térmica assistida por canhão de eletrões

O material a depositar encontra-se na câmara de alto vácuo num cadinho de grafite, pois é um material refratário, ou seja com elevado ponto de fusão. Um feixe intenso de eletrões de energia superior a 15 keV gerado por efeito termiônico a partir de um filamento de tungsténio com uma corrente com poucos amperes é posteriormente, focalizado por

um conjunto de bobinas até ao cadinho com o material a depositar [60]. O material aquece por transferência de energia e os átomos ganham energia térmica suficiente para abandonar a superfície do material [62]. Um *shutter* colocado entre o cadinho e o substrato é mantido fechado no início do processo de deposição para assegurar a estabilização da temperatura e a libertação das impurezas voláteis. Após esta estabilização o *shutter* é aberto permitindo que o material evaporado se desloque até à superfície do substrato. A temperatura ligeiramente inferior do substrato provoca a condensação do material sobre o substrato formando um filme fino [59].

A vantagem desta técnica em relação às restantes técnicas de evaporação reside no facto de não haver contaminação de impurezas tanto do filamento como do cadinho [60]. A contaminação do filamento é evitada pela existência do campo magnético que permite que o cadinho se encontre por cima do filamento, ao contrário da evaporação térmica resistiva. No caso do cadinho, a refrigeração deste impede a fusão do material junto às paredes, mesmo que o material tenha um ponto de fusão muito elevado. Por outro lado, os eletrões energéticos geram radiação raios-X quando atingem o metal o que pode causar danos nos dispositivos [59].

Neste trabalho utilizou-se o sistema evaporação térmica assistida por canhão de eletrões, figura 3.2 existente na câmara limpa do CEMOP, para depositar alumínio como contactos dos condensadores e nos TFTs nos eléctodos de porta, fonte e dreno. As condições e características das deposições feitas de alumínio encontram-se na tabela 3.1.

Tabela 3.1: Condições de deposição dos contactos metálicos de Alumínio.

Característica	Alumínio (Al)
Densidade (g/cm ³)	2,7
Impedância acústica (Z)	8,2
Corrente aplicada (mA)	40-100
Pressão de deposição (mbar)	10 ⁻⁶ – 10 ⁻⁸
Razão de crescimento (nm/s)	0,4-0,7
Pressão final (mbar)	10 ⁻⁶

3.2 Sistema de deposição de Parileno

A técnica de deposição de filmes finos utilizada pelo sistema de deposição de parileno é a deposição química na fase de vapor (CVD- *Chemical Vapor Deposition*). O parileno sublima e é depositado no estado gasoso como filme fino sobre um substrato por um processo de polimerização. A figura 3.3, representa um esquema do processo de deposição do parileno N, que é baseado no processo Gorham como mencionado na secção 2.1 e encontra-se dividido em três estágios principais:

O sistema consiste numa série de câmaras conectadas em vácuo, o vaporizador, o forno de pirólise e câmara de deposição [10]. O vaporizador é um pequeno tubo colocado na



Figura 3.2: Sistema de evaporação térmica assistida por canhão de elétrons existente na câmara limpa do CEMOP

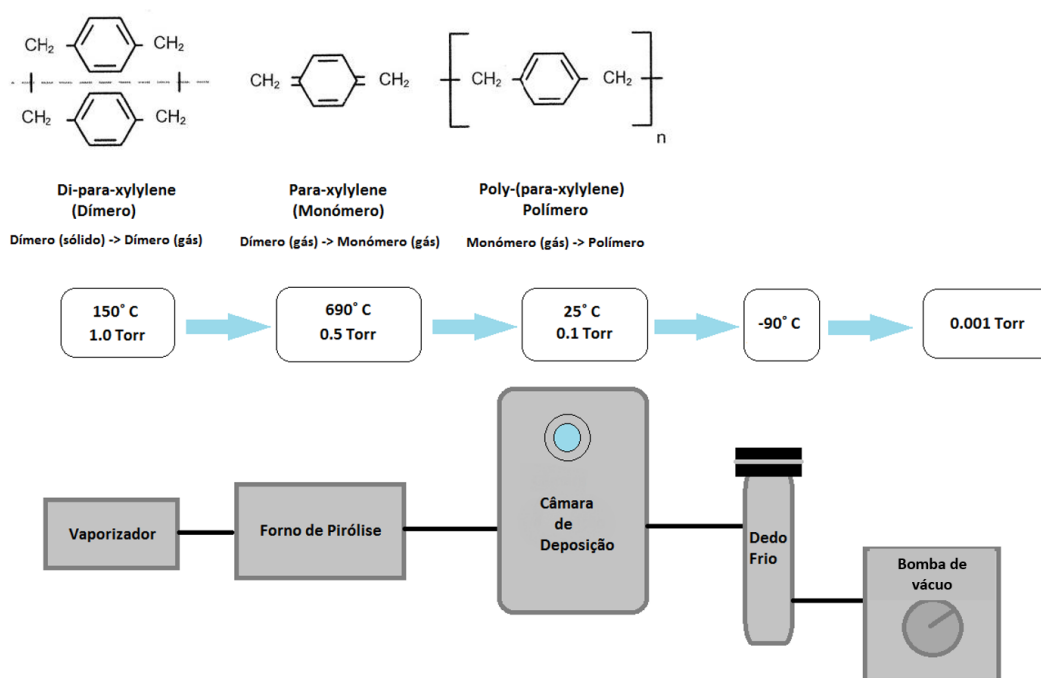


Figura 3.3: Esquema do processo de deposição do parileno N. Adaptado de [10]

zona inferior do sistema que está acessível ao utilizador onde o dímero de parileno, no estado sólido, é colocado numa barquinha de alumínio. O primeiro estágio consiste no aquecimento deste tubo sobre condições de vácuo. Quando a temperatura atinge os 90 °C ocorre a vaporização do dímero. O bombeamento produzido pela bomba de vácuo faz com que o dímero de parileno no estado gasoso flua para forno de pirólise onde, ocorre o segundo estágio. Este tubo encontra-se colocado por cima do vaporizador com uma temperatura de 690 °C, ocorrendo a decomposição do dímero de parileno num monómero. No estágio final, ocorre o processo de polimerização em que, o monómero ao chegar à câmara de deposição à temperatura ambiente, aproximadamente 25 °C, condensa e é adsorvido na superfície do substrato formando o polímero [4]. Esta polimerização ocorre em toda a zona da câmara de deposição inclusive, nas paredes e no suporte do substrato. É

devido a esta deposição a temperatura ambiente que o parileno é utilizado como cobertura em substratos sensíveis a altas temperaturas [12].

Além disto, um dedo frio a $-90\text{ }^{\circ}\text{C}$, é utilizado entre a câmara de vácuo e a câmara de deposição com intuito de condensar os subprodutos de parileno e evitar a contaminação da bomba de vácuo. As amostras são colocadas na câmara de deposição antes do sistema estar em vácuo.

A leitura da pressão da câmara de deposição é feita através de um controlador existente no painel frontal do sistema. As unidades deste controlador são designadas de unidades de vácuo e segundo os fabricantes do sistema, *Specialty Coating Systems*, essas unidades correspondem a mTorr na gama entre 10-100 unidades de vácuo. Esta gama de pressões corresponde à gama da pressão de deposição do parileno [63]. A pressão de deposição é definida a partir da pressão base, que trata-se da pressão mínima a partir da qual os ciclos de aquecimento iniciam e terminam. No caso do parileno C a pressão de deposição é 15-30 unidades de vácuo acima da pressão de base e, no caso do parileno N é de 50 unidades de vácuo acima da pressão base. A pressão de deposição aumenta enquanto ocorre a polimerização, sendo a taxa de deposição diretamente proporcional à pressão do monómero. Um sistema de controlo de *feedback* é usado para manter a pressão desejada no interior da câmara de deposição, através do controlo da taxa de dímero que é vaporizado. Quando a pressão de trabalho diminui e a temperatura do vaporizador continua a aumentar, o processo irá terminar porque, já não existe dímero na barquinha. O sistema termina o processo desligando todos os fornos automaticamente [63].



Figura 3.4: Sistema de deposição de parileno *Specialty Coating Systems Model PDS 2010 Labcoter 2*, existente na câmara limpa do CEMOP

Os parâmetros de uma deposição de parileno que são ajustáveis são: massa do dímero, pressão base, pressão de trabalho, temperatura do vaporizador e do forno de pirólise. Neste trabalho variou-se os parâmetros de acordo com a espessura e com o tipo de dímero. Estes parâmetros serão apresentados e discutidos no capítulos 5 e 6. Utilizou-se o sistema *Specialty coating Systems Model PDS 2010 Labcoter 2*, figura 3.4, para deposição do dielétrico nos condensadores MIS e MIM, e também nos TFTs.

3.3 Pulverização catódica de radiofrequência (RF) assistida por magnetron

A pulverização catódica, ou *sputtering*, é uma técnica de deposição física a partir da fase de vapor, tal como a evaporação térmica assistida por canhão de elétrons no entanto, não trata-se de um processo térmico. É muito utilizada para padronização de semicondutores, para limpeza de superfícies e para a erosão microscópica da superfície [64].

Nesta técnica ocorre bombardeamento de íons energéticos sobre uma superfície sólida. Quando a energia destes íons é superior à energia de ligação dos átomos ou moléculas da superfície, ocorre por transferência de momento a remoção desses átomos ou moléculas como representado na figura 3.5. Posteriormente, estes depositam-se na superfície do substrato formando um filme fino [59].

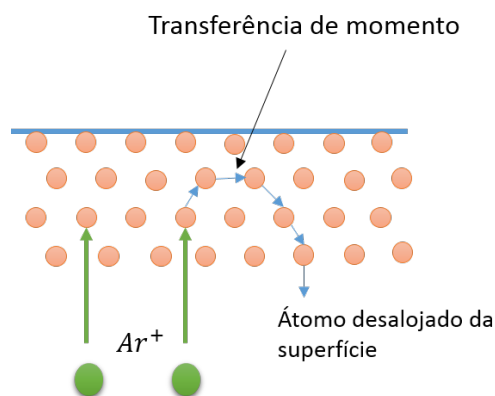


Figura 3.5: Processo de pulverização catódica. Adaptado de [59]

Nos sistemas de pulverização catódica um gás inerte é inserido dentro da câmara vácuo. Quando é aplicada uma diferença de potencial entre dois eletrodos, o cátodo (alvo) e o ânodo (porta-substrato), é gerado um elétron livre que é acelerado pelo campo elétrico continuamente até colidir com um átomo do gás. Esta colisão designa-se por colisão de ionização e dá origem a outro elétron livre e a um íon carregado positivamente, devido à perda de um elétron do átomo do gás. Este processo gera continuamente elétrons livres e íons, quer pela colisão dos elétrons com os íons como pela colisão com o alvo, onde ocorre libertação de elétrons secundários. Todavia, elétrons e íons também são perdidos por colisões com os eletrodos e paredes da câmara até ocorrer um equilíbrio entre a perda e produção destes. Quando ocorre este equilíbrio estabelece-se entre os eletrodos uma descarga elétrica luminosa (plasma) estável. Durante este processo os elétrons são acelerados para o eletrodo positivo (ânodo) e, os íons carregados positivamente são acelerados em direção ao cátodo (alvo). Quando os íons energéticos (20 a 40 eV) colidem com a superfície do alvo, os átomos deste são removidos da superfície por transferência de momento e atravessam a câmara de vácuo na forma de vapor [59]. Este processo causa o desgaste do alvo.

O gás mais utilizado neste tipo de processos é o Argon, Ar, porque além de inerte é

3.3. PULVERIZAÇÃO CATÓDICA DE RADIOFREQUÊNCIA (RF) ASSISTIDA POR MAGNETRÃO

pesado e abundante (1% da atmosfera). Outros iões de gases inertes como o Kr^+ ou iões moleculares mais pequenos tais como o N_2^+ e O_2^+ são também muito utilizados como iões de bombardeamento[59, 64].

As condições de pressão de trabalho utilizadas nestes sistemas são da gama de 10^{-1} e 10^{-2} Pa [65], de forma estabelecer-se plasma estável. A pressão deve-se manter baixa para minimizar a dispersão entre os iões e os constituintes do plasma mas, suficientemente alta para garantir uma descarga sustentada [66].

Este processo é caracterizado pela baixa taxa de deposição, baixa eficiência de ionização do plasma e pelo grande aquecimento. Uma forma de aumentar a eficiência desta técnica é introduzir um magnetrão sobre o alvo. Este tipo de pulverização catódica designa-se por pulverização assistida por magnetrão. O magnetrão cria um campo magnético estático e paralelo à superfície do cátodo quando, os electrões secundários são emitidos do cátodo devido ao bombardeamento iónico ficam confinados junto ao cátodo pela combinação do campo magnético com eléctrico. A confinção do plasma junto ao cátodo obriga os electrões a percorrerem trajetórias helicoidais, ou seja, aumenta a distância percorrida pelos electrões. Por conseguinte, aumenta a probabilidade de ionização, aumenta a taxa de deposição, decresce a pressão de trabalho e reduz o bombardeamento do alvo por electrões diminuindo assim o seu aquecimento [59, 64].

A presença do magnetrão leva ao desgaste do alvo nas zonas em que o plasma está mais confinado mas, pelo ajusto da posição do alvo em relação ao magnetrão é possível minimizar esse problema e além disso, a uniformidade do filme pode ser otimizado[59, 65].

No entanto, este processo descrito só é possível se o alvo for de um material condutor pois, caso seja um material isolante a superfície do alvo acumula um excesso de carga que irá provocar o aumento de potencial e subsequente extinção da carga. Este problema resolve-se através da utilização de um fonte RF com um frequência típica de 13,56 MHz. Na figura 3.6 encontra-se um esquema de um sistema de pulverização catódica de RF assistida por magnetrão, onde o alvo está ligado a uma fonte externa de excitação RF e o restante sistema inclusive o substrato encontra-se ligado à massa. A fonte RF gera uma polarização alternada no alvo, provocando na alternância negativa a atração dos iões pelo cátodo, ficando polarizado positivamente, e na alternância positiva os electrões são atraídos pelo alvo. Esta polarização alternada é responsável pelo descarregamento do alvo [65], não permitindo assim o excesso de cargas.

A pulverização catódica apresenta diversas vantagens em comparação com outras técnicas de deposição de filmes finos tais como [65]:

- Opera com baixas pressões de trabalho, permitindo a deposição de filmes com elevada pureza.
- Bombardeamento iónico melhora a adesão aos substratos assim como, permite temperaturas de deposição relativamente baixas. Outras técnicas só conseguem esta boa adesão com aquecimento dos substratos.

- Apresenta a possibilidade de rodar ou deslocar o substrato relativamente à fonte de vapor durante a deposição garantido uma maior uniformidade do filme fino.
- Não intervêm qualquer produto ou solução tóxica.

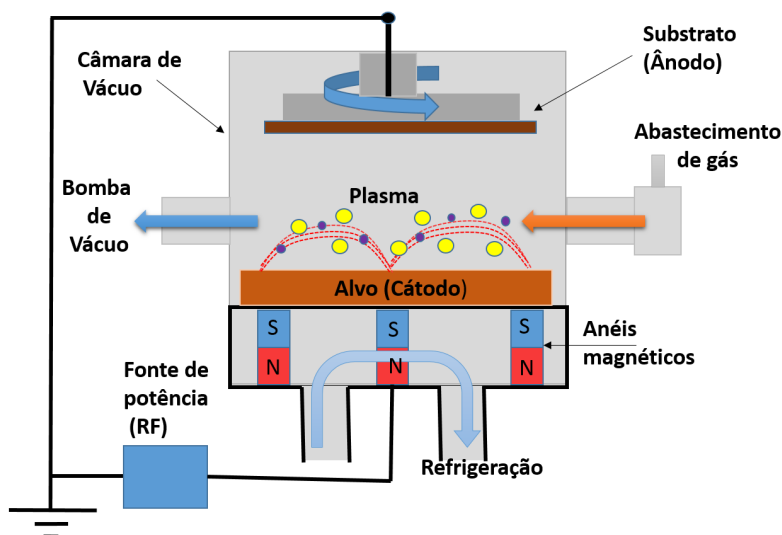


Figura 3.6: Esquema de um sistema de pulverização catódica de RF assistida por magnetrão. Adaptado de [66]

Pelos motivos acima mencionados, para este trabalho utilizou-se um sistema de pulverização catódica de rádio-frequência assistida por magnetrão. As deposições de filme fino de camada ativa, GIZO, foram feitas no equipamento de deposição PVD AJA ATC 1300F, figura 3.7, utilizando os alvos cerâmicos fabricados por AJA International enquanto que os contactos, fonte e dreno, de molibdénio foram depositados utilizando o PVD AJA ATC 1800F. Estes dois sistemas encontram-se na câmara limpa do CEMOP. A tabela 3.2 apresenta as condições e características das deposições feitas com recurso a esta técnica.

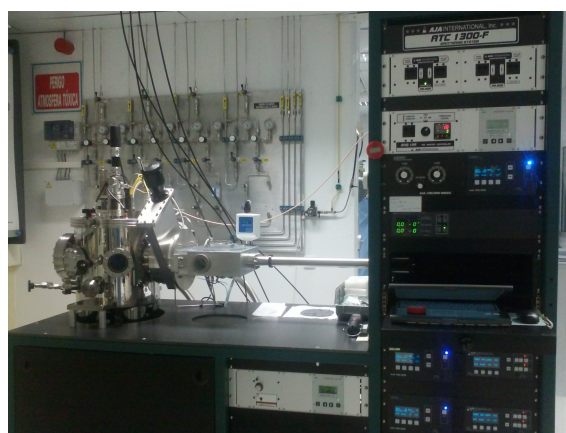


Figura 3.7: Sistema de pulverização catódica de radiofrequência assistida por magnetrão, AJA International, existente na câmara limpa do CEMOP

Tabela 3.2: Condições de deposição da camada ativa e contactos, fonte e dreno para TFTs

Características/Condições	GIZO			Mo
Composição	GaO_3, InO_3, ZnO			Mo
Proporção molar	1:2:1	1:1:1	1:2:2	1
Diâmetro do alvo	2"			3"
Equipamento	AJA ATC 1300F			AJA ATC 1800F
Rotação do substrato %	100			100
Temperatura (°C)	Temperatura Ambiente			Temperatura Ambiente
Pressão inicial da câmara (Torr)	10^{-8}			10^{-8}
Pressão de deposição (mTorr)	2,3			1,8
Distância alvo-substrato (cm)	18			35
Fluxo de Ar (sccm)	14			50
Fluxo de O_2 (sccm)	0,5			-
Potência RF (W)	100			175
Tempo de deposição	13'30"	15	13'30"	13'
Espessura de filme depositado (nm)	40			60

3.4 Técnicas de padronização

3.4.1 Máscaras mecânicas

A padronização por máscaras mecânicas é um dos métodos mais utilizados em microeletrônica e consiste em finas folhas de alumínio com um padrão definido. Este método é um processo muito mais rápido e de baixos custos em comparação com outras técnicas como a litografia. Esta técnica permite a exploração de vários materiais porque, não requer nem solventes nem agentes erosivos, e por isso, ao contrário de técnicas muito conhecidas de padronização como a litografia. A litografia requer muitos processos com esses materiais prejudiciais influenciando a qualidade dos substratos, filmes finos depositados e respetivas interfaces. O procedimento desta técnica é muito simples e consiste em colocar a máscara mecânica em contacto com o substrato e posteriormente colocar na câmara de deposição do filme fino. O filme fino é depositado através da máscara mecânica e diretamente no substrato com o respetivo padrão da máscara, figura 3.8. É essencial que a máscara esteja mesmo em contacto com o substrato, caso contrário o tamanho do padrão de filme fino depositado aumenta prejudicando o desempenho do dispositivo.

No entanto, existem algumas desvantagens especialmente para deposições de vácuo na ordem dos 10^{-1} Pa, uma vez que um curto livre percurso médio de átomos e moléculas

reduzem o desempenho das máscaras mecânicas. Esta técnica não é adequada a aplicações de alta resolução e em comparação com a litografia o alinhamento com padrões existentes é mais difícil e menos preciso.

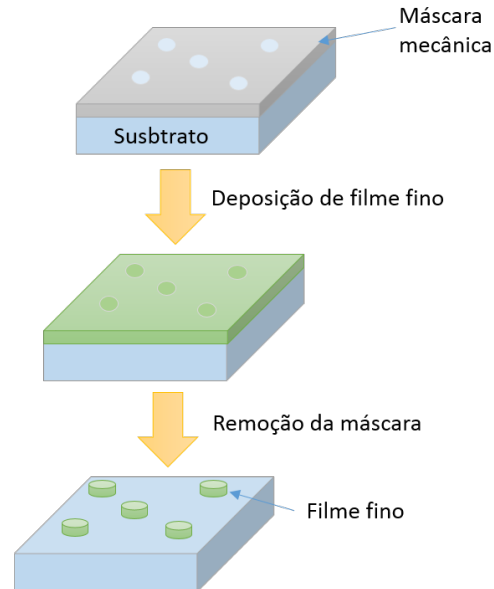


Figura 3.8: Esquema do processo de padronização por máscaras mecânicas

Esta técnica foi a escolhida como técnica de padronização tanto para a produção de condensadores, na delimitação de contactos superiores assim como, em todas as camadas constituintes dos TFTs.

3.4.2 Litografia

A fotolitografia, ou litografia ótica, é uma técnica muito usada em microeletrónica para definir padrões ou estruturas em diversos substratos. Esta técnica iniciou-se na indústria de impressão para fazer placas de circuitos impressos mas, desde a década de 50 que foi adaptada na indústria de semicondutores tornando-se rapidamente num dos processos cruciais na fabricação de circuitos integrados [59].

Esta técnica utiliza materiais fotossensíveis (fotoresiste) para temporariamente cobrir o substrato e transferir a imagem ótica de um padrão de uma máscara para a superfície do substrato, quando exposto a uma radiação ultravioleta [59]. Este processo necessita de um ambiente com luz amarela porque, a sensibilidade espectral do fotoresiste encontra-se no ultravioleta próximo e parte do espectro visível no azul (entre 320 nm e 460 nm) e por isso, a luz amarela permite bloquear todos os fotões com comprimentos de onda menores que 500 nm [50]. Além de um ambiente com luz amarela, deve-se utilizar câmaras limpas de forma a garantir um reduzido, número e tamanho de partículas para prevenir contaminações ao longo do processo de fabricação [59, 60].

O fotoresiste é composto por um polímero, por um sensibilizador, por um solvente e por aditivos que controlam e modificam a reação fotoquímica do polímero otimizando

a resolução da fotolitografia. A composição do fotoresiste varia de acordo com o tipo de fotoresiste, os dois tipos de fotoresistes existentes são, o positivo e o negativo. O fotoresiste negativo permite obter um padrão no substrato oposto ao máscara litográfica enquanto que o fotoresiste positivo permite obter um padrão no substrato igual ao da máscara litográfica.

Antes de iniciar o processo de fotolitografia é necessário realizar a limpeza dos substratos com acetona, álcool isopropílico (IPA) e água ultra-pura para evitar contaminações e aumentar a adesão do fotoresiste. O processo de fotolitografia convencional encontra-se representado na figura 3.9a. No processo de *spin-coating* o substrato é colocado no centro de um disco giratório (*spinner*) e mantém-se fixo por vácuo. O fotoresiste em líquido é colocado sobre o substrato e posteriormente coloca-se o *spinner* com alta velocidade de rotação de forma a que a força centrífuga espalhe o líquido sobre toda a área do substrato. Além disto, permite obter uma fina camada de fotoresiste porque a espessura é inversamente proporcional à raiz quadrada da velocidade rotacional do *spinner* [59]. A figura 3.10 apresenta o *spinner* e o alinhador de máscaras existente na câmara limpa do CEMOP.

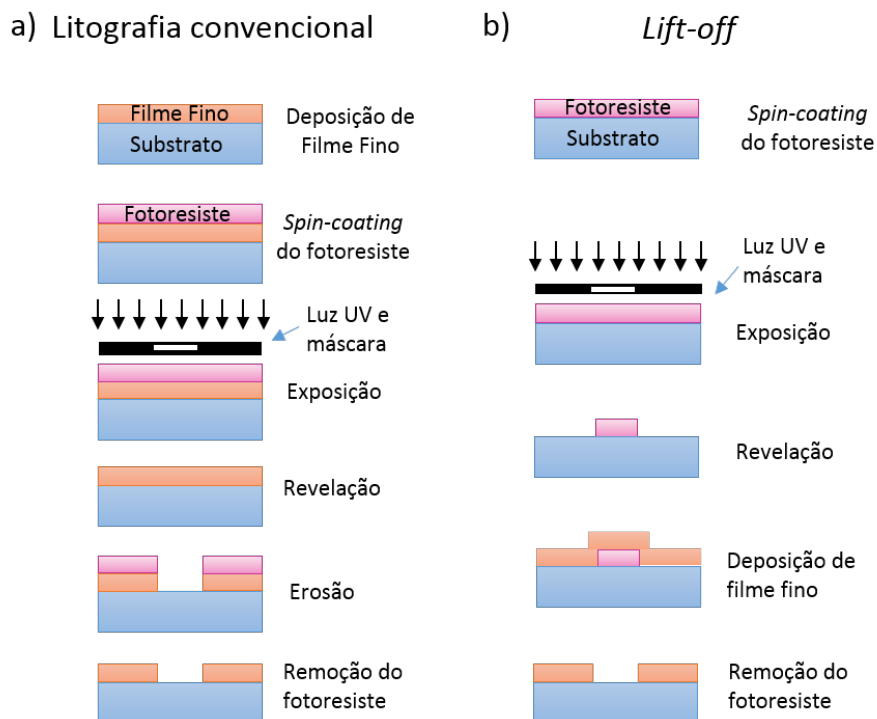


Figura 3.9: Esquema do processo de fotolitografia: a) litografia convencional; b) lift-off

De seguida, o substrato é colocado numa placa de aquecimento, com uma temperatura entre 100 °C e 115 °C durante 1m15s de forma a retirar a maioria do solvente do fotoresiste e também para passar o fotoresiste do estado líquido para estado sólido melhorando a adesão deste com o substrato. Este processo é designado de *softbake* e tem elevada relevância porque se o solvente não for removido pode causar instabilidade térmica nas etapas seguintes ou má definição das estruturas [50, 59].

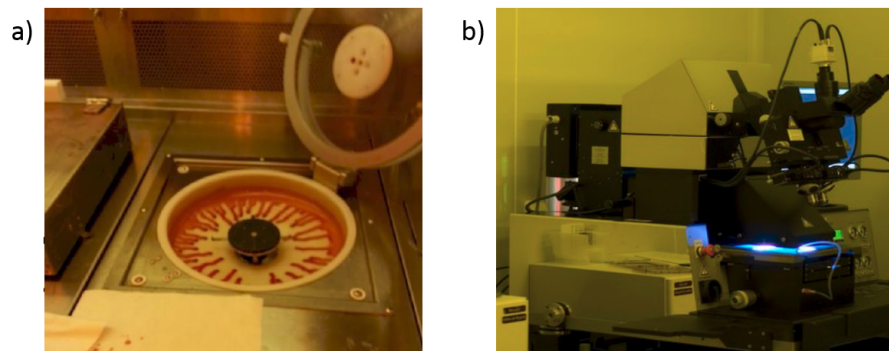


Figura 3.10: Equipamentos existentes na zona amarela da câmara limpa para o processo de fotolitografia: a) *spinner*; b) Alinhador de máscaras.

O processo mais crítico da fotolitografia trata-se do alinhamento da máscara com o padrão pretendido no substrato, neste trabalho utilizou-se o alinhador de máscaras Karl-süss MA6/BA6, representado na figura 3.10b. De seguida, expõe-se o substrato à radiação ultravioleta através de um lâmpada de mercúrio. Esta exposição pode ser feita em modo contacto ou em modo proximidade, neste trabalho utilizou-se o modo contacto porque, apesar de poder danificar a superfície do substrato permite uma melhor resolução.

Como neste trabalho utilizou-se um fotoresiste positivo, após a exposição o padrão do substrato é semelhante ao da máscara e as ligações poliméricas nas zonas expostas ficam mais solúveis. O processo de revelação neste caso, irá provocar a remoção das zonas que foram expostas à radiação.

Por fim, há a etapa de erosão do fotoresiste para completar a definição do padrão na superfície do substrato. A erosão é feita colocando o substrato em acetona, seguida da lavagem com água ultra-pura.

Existe outra vertente da fotolitografia que utiliza fotoresiste positivo e máscara com polaridade negativa com intuito de obter o oposto do padrão da máscara. Após o alinhamento, exposição e revelação é depositado um filme fino e posteriormente o substrato é colocado num banho de acetona, álcool isopropílico e água ultra pura removendo o fotoresiste e o filme que está depositado sobre ele. Esta processo é designado de *lift-off* e encontra-se representado na figura 3.9b. A grande vantagem deste processo é que permite definir um padrão de um filme sem afetar as camadas de outros filmes por baixo. No entanto, este processo tem uma menor resolução e aumenta as contaminações [50].

TÉCNICAS CARACTERIZAÇÃO DE FILMES FINOS

Esta capítulo encontra-se dividido em quatro secções onde apresenta as diferentes técnicas de caracterização: estrutural e morfológica (4.1), elétrica (4.2), ótica (4.3) e mecânica (4.4).

4.1 Caracterização estrutural e morfológica

4.1.1 Perfilometria

A espessura da camada dielétrica de parileno das estruturas capacitivas MIM, MIS e dos TFTs foi determinada pelo perfilómetro *Ambios XP-Plus 200*, figura 4.1a.

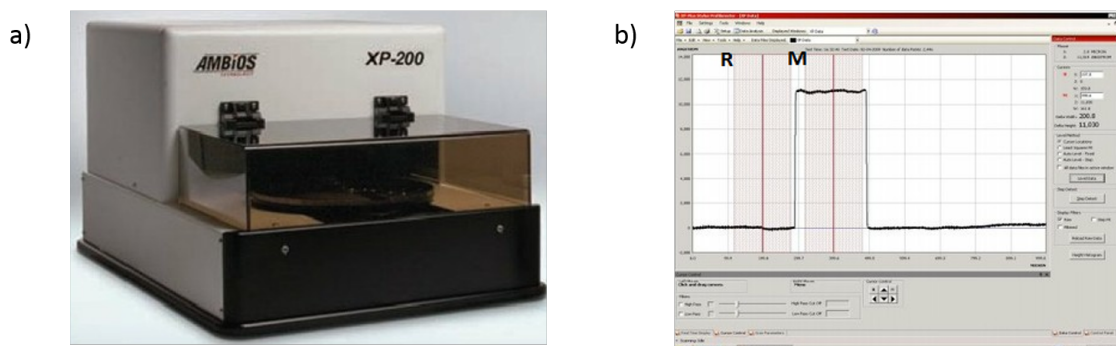


Figura 4.1: Perfilometria. a) perfilómetro *Ambios XP-Plus 200*. b) Exemplo de um gráfico obtido pela análise do *software* com um cursor numa zona com filme, representado por M e outro cursor numa zona sem filme representado por R. Adaptado de [67]

O perfilómetro possui uma ponta de diamante com diâmetro de $5 \mu\text{m}$ que move-se verticalmente até esta estar em contacto com a amostra. Após estarem em contacto, a ponta de diamante move-se lateralmente atravessando a amostra com a distância desejada, aplicando uma força de contacto. O parileno como trata-se de um polímero com fácil remoção do substrato é necessário utilizar um força de contacto baixa.

O diamante gera um sinal analógico que é convertido num sinal digital que depois pelo *software* é analisado. Numa zona em que exista um degrau, ou seja, uma zona com filme e outra sem filme coloca-se em cada uma dessas zonas um cursor e retira-se a diferença de alturas que corresponde à espessura do filme, tal como representado na figura 4.1b.

4.1.2 Microscopia eletrónica de varrimento (SEM)

Um microscópio eletrónico de varrimento produz imagens tridimensionais de alta resolução da superfície de uma determinada amostra permitindo uma avaliação estrutural. Este é constituído por um emissor de eletrões, um conjunto de lentes, bobinas de varrimento e um tubo de raios catódicos. Este último é conhecido por CRT derivado da expressão inglesa *cathode ray tube* [60, 68].

Nesta técnica, ocorre por efeito termiónico emissão de um feixe de eletrões de baixa energia ($0,5 - 40 \text{ KeV}$) gerado por aquecimento de um filamento de tungsténio (cátodo) ou nos equipamentos mais recentes são emitidos por efeito de emissão de campo. Esses eletrões são atraídos pelo ânodo com um elevado potencial elétrico. O conjunto de lentes eletromagnéticas são responsáveis pelo transporte e focagem do feixe. Quando o feixe de eletrões embate sobre a amostra, ocorre reflexão de eletrões primários (eletrões retrodispersos), emissão de eletrões secundários, raios-X característicos e contínuo, eletrões Auger, fótons e pares de eletrão-buraco. Todos os sinais provenientes da interação do feixe de eletrões com a amostra são analisados e amplificados por diferentes detetores [50, 60, 68]. A figura 4.2 representa de uma forma resumida a origem, em profundidade, dos diferentes sinais provenientes desta interação.

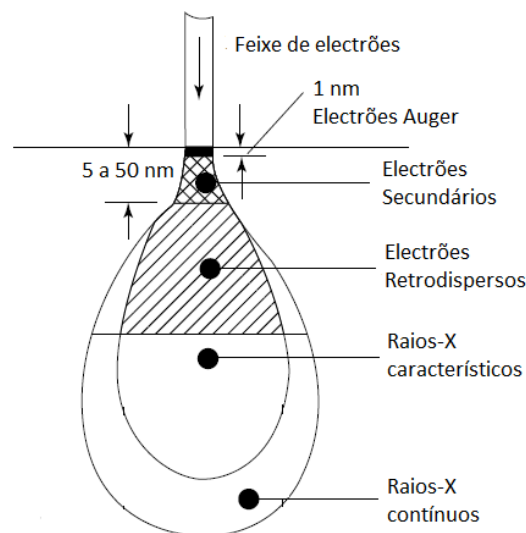


Figura 4.2: Esquema resumido da origem dos sinais resultantes da interação do feixe de eletrões com a amostra. Adaptado de [68].

A imagem de SEM convencional é essencialmente obtida pela deteção de eletrões secundários e pelos eletrões retrodispersos. Os eletrões secundários são emitidos pela

superfície da amostra até uma profundidade de cerca de 10 nm. Quando um feixe de elétrons embate sobre uma superfície que não é uniforme, o seu percurso ao longo da amostra vai aumentar, porque o percurso do feixe aumenta inversamente com o ângulo entre o feixe incidente e a superfície da amostra e por sua vez, a intensidade de corrente medida dos elétrons secundários também aumenta. Por este motivo os elétrons secundários permitem um estudo da topologia da superfície devido ao contraste obtido de diferentes profundidades da amostra [60, 68]. No entanto, o contraste da imagem é essencialmente obtido pelos elétrons retrodispersos, uma vez que a intensidade destes aumenta com o número atômico da amostra, ou seja quanto maior for o número atômico de um dado material mais brilho terá a imagem. Os elétrons retrodispersos permitem além da análise topográfica uma análise da composição química da amostra [68]. Em superfícies isolantes ocorre acumulação de cargas, provocando a deflexão do feixe de elétrons. Este problema resolve-se revestindo a superfície da amostra por uma camada fina de um material condutor como o ouro, grafite, platina ou prata.

O SEM permite obter mais detalhadamente informação sobre a amostra quando usada em conjunto com técnicas de microanálise de raios-X de energia dispersiva. Além disto, pode ser utilizado em paralelo com um sistema de FIB (*Focused Ion Beam*). Os princípios de funcionamento são muito semelhantes aos do SEM, exceto o facto de usar um feixe de iões de gálio em vez de um feixe de elétrons. O feixe de iões permite que esta técnica utilize baixas correntes para imagens ou altas correntes para pulverização numa determinada área da superfície. A imagem é obtida tanto por elétrons secundários como por iões pulverizados [69]. A pulverização permite a análise transversal das amostras.

Neste trabalho utilizou-se um sistema SEM-FIB, *Cross-Beam Auriga System* da Zeiss existente no CENIMAT para, avaliar a uniformidade dos filmes das diversas camadas dos TFTs, morfologia e respetivas espessuras.

4.1.3 Difração de raios-X

A difração de raios-X é uma técnica não destrutiva que permite determinar se a amostra é cristalina ou amorfa, caracterizar a estrutura cristalográfica, determinar o tamanho de cristalito, identificar materiais cristalinos, que fases estão presentes, determinar a orientação preferencial cristalográfica entre muitas outras características dos materiais [70].

Nesta técnica um tubo de raios catódicos é responsável pela produção raios-X e posteriormente, são filtrados para produzirem um feixe monocromático e colimados até atingirem a amostra. Assim que o feixe colide com os átomos da amostra ocorre um fenómeno de dispersão.

Considerando os pontos da rede como planos paralelos, quando um feixe de raios-X, com comprimento de onda λ , incide sobre os planos da amostra fazendo ângulo θ com a superfície da amostra, ocorre dispersão por reflexão nos planos que estão separados a uma distância d , como representado na figura 4.3, ocorrendo interferências destrutivas e

construtivas. No entanto, a difração só ocorre quando se trata de interferência construtiva, ou seja, quando as ondas refletidas estão completamente em fase. Nesta situação, o percurso percorrido ($2d \sin \theta$) iguala a múltiplos inteiros (n) de comprimento de onda, segundo a lei de Bragg [71, 72]:

$$2d \sin \theta = n\lambda \quad (4.1)$$

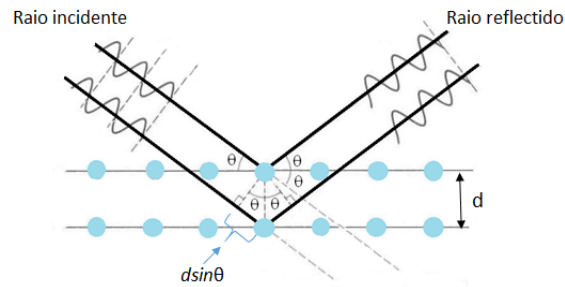


Figura 4.3: Esquema representativo da difração de raios-X por diferentes planos atômicos. Adaptado de [73].

Após um varrimento 2θ (ângulo sobre toda a amostra) os raios-X difratados são detetados, processados e contados por um difratograma. O difratograma apresenta picos com diferentes intensidades que podem ser comparados com o banco de dados, permitindo analisar as fases e os materiais cristalinos [50].

Neste trabalho utilizou-se o difratômetro PRO PANalytical X'Pert em geometria de Bragg-Brentano ($\theta/2\theta$ acoplado) a partir da radiação da linha K_{α} de uma ampola de cobre ou seja, $\lambda_{Cu} - \lambda_{K_{\alpha}} = 1,5406 \text{ \AA}$, para uma caracterização estrutural dos filmes finos de parileno C e parileno N recozimento *in situ*.

4.2 Caracterização elétrica

4.2.1 Caracterização elétrica de condensadores: MIS e MIM

Vários métodos de caracterização corrente-tensão (I-V) têm sido desenvolvidos para caracterizar a qualidade do dielétrico, tais como: rutura de dielétrico dependente do tempo, do inglês, *time-dependent dielectric breakdown* (TDDB), stresse induzido por corrente de fuga, do inglês, *Stress-Induced Leakage Current* (SILC) e corrente de tunelamento. No entanto, é através de um estudo de capacidade-tensão (C-V) que se obtém os parâmetros elétricos do dielétrico e da interface deste com o semicondutor. A importância desta técnica de medidas, deve-se à quantidade de parâmetros do dispositivo que pode ser extraído utilizando simples curvas, tais como tensão de *flatband* e tensão de *threshold* (limiar). Em estruturas MOS (metal-óxido-semicondutor) também muito importante para parâmetros como a densidade de carga armadilha de interface do óxido, espessura do óxido e iões móveis (contaminação) [74].

As medições de I-V e C-V tanto das estruturas MIS como MIM foram feitas utilizando um sistema de caracterização de semicondutor *Keithley Model 4200-SCS* que encontra-se ligado a um microprovador *Janis ST 500* equipado com quatro unidades de fonte-medida, do inglês, *source-measure units (SMU)*, figura 4.4. Este permite que seja utilizado como fonte de corrente ou de tensão e, simultaneamente medir correntes e tensões com alta precisão [75]. Este analisador executa a caracterização elétrica dos materiais e dispositivos semicondutores [75]. Permite medições I-V e C-V simples, assim como I-V ultra-rápido pulsado, captura de forma de onda e medições I-V transitórias [75].

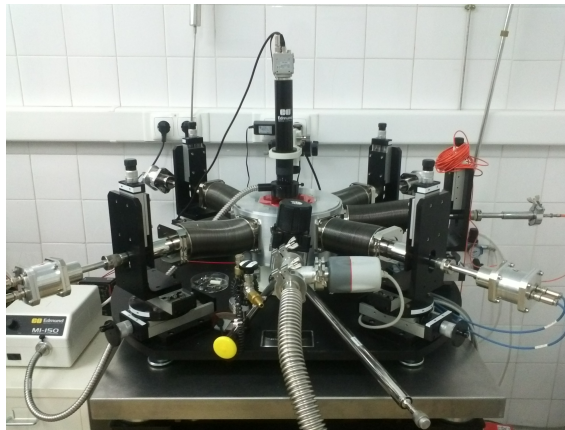


Figura 4.4: Sistema de caracterização de semicondutor *Keithley Model 4200-SCS* que encontra-se ligado a um microprovador *Janis ST 500* existente no CENIMAT.

Este sistema provém de três métodos de medida de curvas C-V: multi-frequência (1 kHz-10 MHz), frequência muito baixa (10 mHz-10 Hz) e medidas quase-estáticas [75]. As curvas C-V das estruturas MIM e MIS, são obtidas através da aplicação de uma tensão DC através do condensador num contacto metálico, como representado na figura 4.5, e simultaneamente faz-se medidas com um sinal AC com uma determinada frequência. Uma forte tensão DC causa uma acumulação dos portadores majoritários perto da interface do isolante, devido ao isolante estes não conseguem atravessá-lo, e desta forma obtém-se a capacidade dos condensadores [74].

As curvas I-V são um método de avaliação da fiabilidade do dispositivo. Para a medição das curvas I-V em estruturas MIM e MIS aplicou-se uma diferença de potencial entre o eletrodo superior e inferior medindo-se assim a corrente resultante, figura 4.5. Estas medições de I-V permitem obter diversas informações sobre os dispositivos tais como, a corrente de fuga, campo de rutura do filme dielétrico e medidas de resistência $\mu\Omega$ [75].

4.2.2 Caracterização elétrica de transístores de filmes finos

A caracterização elétrica dos TFTs é realizada através da medição das curvas de transferência e saída, tal como mencionada na secção 2.4.2. As principais características são obtidas das curvas de transferência, pois permitem obter diversos parâmetros tais como:

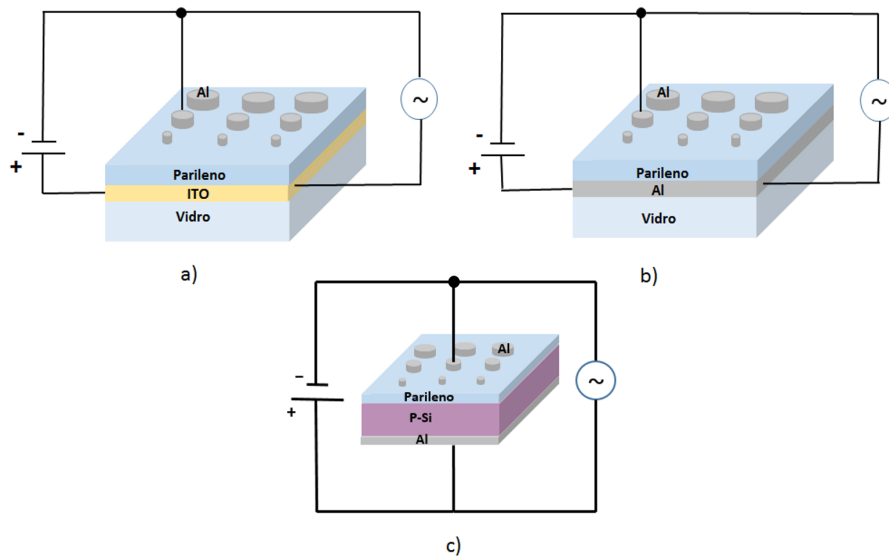


Figura 4.5: Esquema do circuito de aquisição C-V e I-V para estruturas MIM e MIS. a) Estrutura MIM com substrato de vidro e com uma camada de ITO. b) Estrutura MIM com substrato de vidro. c) Estrutura MIS.

μ_{FE} , μ_{SAT} , S , V_{ON} , V_T e rácio I_{ON}/I_{OFF} . Contudo, as de saída também têm relevância pois, fornecem uma avaliação qualitativa do dispositivo permitindo por exemplo verificar se ocorre saturação e a que valor de tensão fonte-dreno (V_D) sucede.

A medição destas curvas, características estáticas de corrente-tensão (I-V), é feita recorrendo a um analisador de parâmetros de semiconductor *Agilent 4155C* que se encontra ligado a um microprovador *Cascade M150*, figura 4.6. O microprovador encontra-se numa zona escura de forma a garantir que as medições não são afetadas pela luz ambiente evitando fenómenos como a fotocondutividade no semiconductor. Além disso, as medições são realizadas à temperatura ambiente com valores de humidade que variam entre os 35 – 50%.

As medições seguem um conjunto de procedimentos que são controlados pelo *software* ICS Lite, que permite garantir que todos os dispositivos mesmo que não sejam depositados nas mesmas condições sejam caracterizados de forma consistente e para que seja possível fazer comparações sobre os dispositivos [50]. Os procedimentos que se utilizou tendo em consideração as características do substrato, semiconductor e dielétrico foram:

- Para verificar a estabilidade do dispositivo fez-se três medidas consecutivas das curvas de transferência apenas com um varrimento, ou seja no modo *single sweep*, com $V_D = 10\text{ V}$ e com V_G que varia entre -15 V a 10 V para prevenir a rutura do dielétrico. Estas três curvas permitem determinar o ΔV_{ON} , que quanto menor for mais estável é o dispositivo.
- Uma curva de transferência com duplo varrimento, ou seja, no modo *double sweep*, com $V_D=1\text{ V}$ e com V_G que pode variar entre -15 V a 10 V. Esta curva de transferência

garante a parte linear e uma vez que trata-se de um baixo V_D permite a determinação de μ_{FE} .

- Para assegurar a saturação utiliza-se uma curva de transferência com duplo varrimento, em modo *doublesweep*, no mesmo regime de V_G acima mencionado mas, com um $V_D = 7,5$ V. Esta curva permite determinar a maioria dos parâmetros de caracterização: μ_{SAT} , S , V_{ON} , V_T e a razão I_{ON}/I_{OFF} .
- Todas as curvas de transferência e de saída são medidas com um tempo de *delay* de 100 ms.

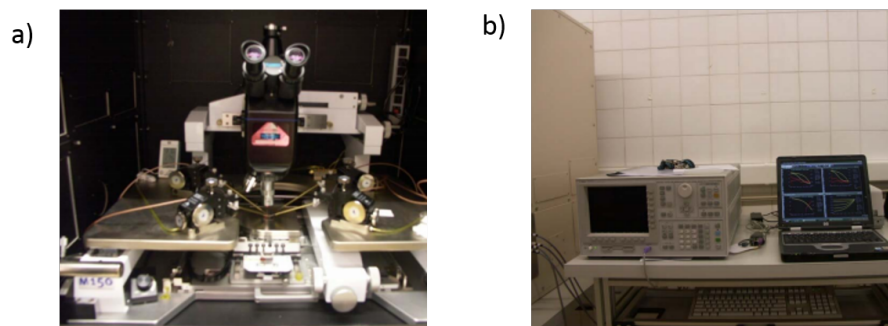


Figura 4.6: Caracterização elétrica de transístores de filmes finos. a) Microprovador *Cascade M150*. b) Analisador *Agilent 4155C*.

4.3 Caracterização ótica

4.3.1 Espectroscopia de Infravermelho com Transformada de Fourier (FT-IR)

A espectroscopia de infravermelho é a maneira mais direta de estudar os estados de vibração de uma molécula pois, as transições vibracionais requerem uma energia bem definida que corresponde à região do infravermelho ($400 - 5000 \text{ cm}^{-1}$) [76]. O espectro infravermelho representa uma impressão digital de uma amostra com picos de absorção, que correspondem às frequências de vibração entre ligações dos átomos que compõe o material em estudo. Os espectros são únicos para cada tipo de amostra uma vez que, cada material tem uma única combinação de átomos. Este tipo de espectroscopia resulta numa análise qualitativa e quantitativa de cada tipo de material, ou seja, permite uma identificação e também permite determinar a quantidade de material presente através dos tamanhos dos picos [77].

A espectroscopia de infravermelho com transformada de Fourier (FT-IR) é um dos métodos mais utilizados da espectroscopias de infravermelho pelas seguintes características [77]:

- Técnica não destrutiva.

- Não necessita de calibração devido ao laser He-Ne que tem uma onda interna com um padrão de calibração.
- Medições rápidas.
- Apresenta apenas uma parte móvel em comparação com a técnica convencional de espectroscopia de infravermelho.

Esta técnica consiste em incidir radiação infravermelha sobre uma amostra, alguma desta radiação é absorvida pela amostra e outra parte passa através da amostra (transmitida). O resultado é um espectro que representa a absorção ou a transmissão molecular [77].

O dispositivo óptico utilizado nesta técnica é um interferômetro dispersivo de duplo feixe e o mais utilizado é do tipo de Michelson, um esquema deste interferômetro encontra-se representado na figura 4.7. A maioria dos interferômetros são constituídos por um divisor de feixe que consiste numa placa de vidro com uma superfície parcialmente refletora, cerca de 50% da luz é refletida e 50% é transmitida, dividindo o feixe em dois. Um desses feixes é refletido para um espelho plano que está fixo e o outro é refletido para outro espelho plano que tem um mecanismo que permite que este se mova numa distância muito pequena em relação ao divisor do feixe. Estes dois feixes são recombinados quando se encontram de novo no separador de feixes. Como os feixes percorrem distâncias diferentes, vai originar interferências destrutivas e construtivas. O sinal do interferômetro, o interferograma, é o resultado da interferência entre eles. Deste modo, todas as frequências são medidas simultaneamente [77].

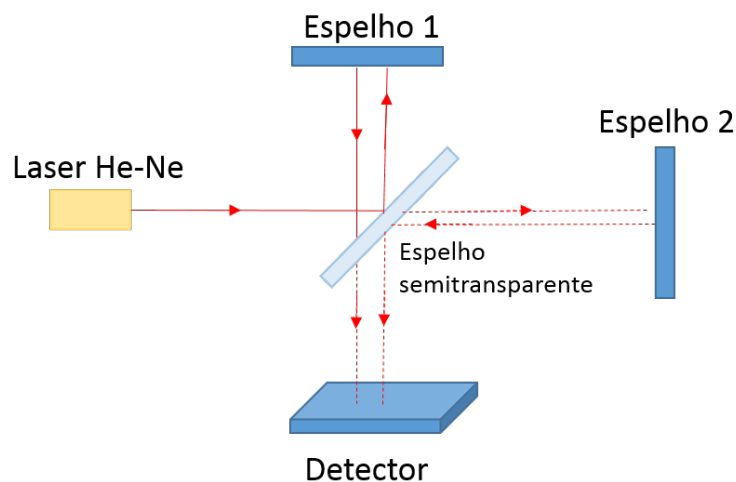


Figura 4.7: Esquema de interferômetro de Michelson

Contudo, não é possível interpretar o sinal diretamente, é necessário utilizar a técnica matemática, transformada de Fourier, para “descodificar” as frequências individualmente. Esta transformação é realizada pelo computador que apresenta a informação necessária para a análise espectral [77].

O modo de espectroscopia FT-IR utilizado neste trabalho é o de transmissão em que o espectro obtido é uma medida da absorvância (ou transmitância) da amostra em função do comprimento de onda [76]. Neste modo as amostras devem ser finas, cerca de 10 *mm*, para manter a taxa de transferência. A amostra é montada numa janela transparente ou entre esta, de forma a permitir o feixe atravessar a amostra. Este modo não deve ser utilizado para amostras altamente absorventes como o caso da água porque, as características espectrais de interesse não são obscurecidas. Este modo, tem uma maior relação sinal-ruído do que outros modos tal como reflexão total atenuada (ATR) [77].

Realizou-se medidas de FT-IR de filmes de parileno, depositados em substratos de silício polidos dos dois lados, com recurso a um equipamento de espectroscopia FT-IR Thermo Nicolet em modo transmissão, existente no CENIMAT. Os dados foram adquiridos para um varrimento do número de onda de 4500 cm^{-1} a 525 cm^{-1} .

4.4 Teste de caracterização mecânica

4.4.1 Teste de Adesão

Diversos testes qualitativos como o teste de fita adesiva e o teste de tração são muito utilizados em microeletrónica para testes de adesão de filmes finos porque, são testes simples e rápidos de executar. A maioria destes ensaios baseiam-se na aplicação externa de uma força perpendicular à superfície do filme medindo a força à qual ocorre uma falha, ou uma rutura [78]. Os resultados desses ensaios são apresentados pela força aplicada dividida pela área de contacto. Esta área de contacto refere-se à zona onde a força é aplicada.

Neste trabalho o teste de adesão utilizado foi o de tração, e para tal, utilizou-se o Sebastian Five-A, (figura 4.8), instalado no departamento de Física no laboratório de plasmas e superfícies. Este sistema permite analisar a adesão entre filmes e o substrato, como tal, recorreu-se ao teste denominado por módulo do eixo Z [79].



Figura 4.8: Sistema de teste de adesão: Sebastian Five-A.

Este teste consiste em colar um pino de tração na superfície do filme fino, neste caso

do parileno C, onde é exercida uma força segundo o eixo-Z (perpendicular ao filme) até ocorrer uma falha na amostra. O máximo de força aplicada é determinada de acordo com a área do pino de tração. Neste caso utilizou-se uma força máxima de 992 kg/cm^2 que é utilizado quando o diâmetro do pino de alumínio é de 7,11 mm [79]. Este requer que o pino de tração esteja perpendicular à superfície para que o teste de tração seja válido [79]. Por isso, o processo de colagem do pino de tração com o filme é crucial para um teste com sucesso. Neste trabalho utilizou-se cola *Araldite*, uma cola com secagem rápida (≈ 3 minutos) e colocou-se uma mola de fixação. O teste realizou-se uma semana depois, uma vez que segundo o manual a eficácia deste teste é máxima uma semana após a colagem [79]. A figura 4.9 apresenta um esquema da colagem e da montagem neste sistema

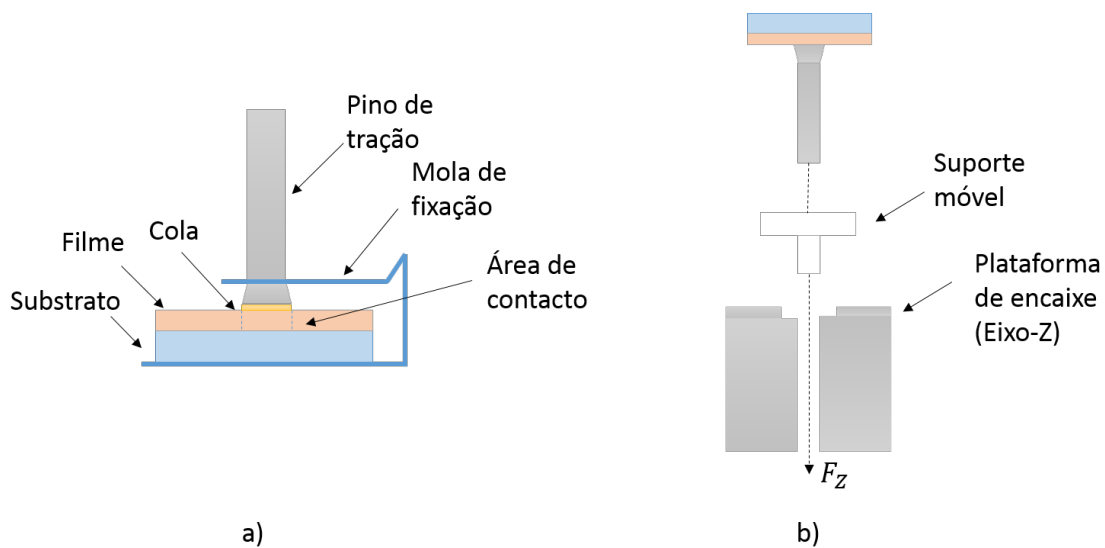


Figura 4.9: Teste de tração: a) Esquema da montagem para colagem; b) Esquema do teste de tração.

MATERIAIS E MÉTODOS

Neste capítulo são descritas as diferentes etapas e processos de produção dos dispositivos. Na primeira secção, é descrito o processo de limpeza de superfície, subsecção 5.1.1 e também o de tratamento de superfície utilizado no silício, subsecção 5.1.2. Numa segunda secção, 5.2, é descrito os diferentes procedimentos utilizados para aplicação do promotor de adesão. Também, é apresentado o processo de fabrico das máscaras mecânicas que se utilizou na produção dos dispositivos na secção 5.3, e por fim, as etapas de produção dos mesmos na secção 5.4.

5.1 Limpeza e tratamento de superfície

5.1.1 Limpeza das superfícies

A limpeza das superfícies dos substratos antes da deposição dos filmes finos é uma etapa fundamental na produção de dispositivos. Uma boa limpeza das superfícies permite eliminar os resíduos existentes na superfície aumentando a uniformidade dos filmes, diminuindo a formação de defeitos e também permite aumentar a qualidade da interface do substrato com o filme fino.

Todos os substratos utilizados na produção de condensadores e TFTs, que serão apresentados na secção 5.4, foram sujeitos ao mesmo processo de limpeza que consiste em:

1. Banho de ultra-sons dos substratos em acetona durante 15 minutos.
2. Banho de ultra-sons dos substratos em álcool isopropílico (IPA) durante 15 minutos.
3. Secagem com jato de azoto (N_2).

5.1.2 Tratamento de superfície do silício

O tratamento de superfície do silício por soluções aquosas é um dos primeiros passos para controlar e promover os seguintes processos de produção de dispositivos. O tratamento mais comum envolve uma solução básica e/ou ácida juntamente com peróxido de hidrogénio, H_2O_2 . Neste trabalho, utilizou-se uma solução básica que efetua uma limpeza da superfície removendo partículas por soluções básicas que simultaneamente oxida e provoca erosão da superfície [80]. Esta solução segue a seguinte equação química:



Após a produção desta solução mergulhou-se os substratos de silício ($2,5 \times 2,5$ cm) e colocou-se sobre uma placa de aquecimento com uma temperatura de $75^\circ C$ durante 10 minutos. Segundo, Huff [80], esta solução na proporção 1:1:5 sujeita a uma temperatura de cerca de $80^\circ C$ aumenta substancialmente a rugosidade da superfície, tendo o silício uma taxa de erosão de cerca de $8 \text{ \AA}/\text{min}$. Além da rugosidade, a superfície do silício torna-se hidrofílica, o que é essencial para o processo seguinte de silanização.

5.2 Procedimentos para aplicação do promotor de adesão

Após as limpezas dos substratos, o passo seguinte foi a aplicação do promotor de adesão silano A-174 em todos os substratos antes da deposição dos filmes de parileno. Neste trabalho utilizou-se dois procedimentos diferentes para aplicação deste promotor.

O primeiro procedimento que se utilizou foi baseado no trabalho de Fernandes [45], onde se aborda o processo de silanização por evaporação no interior da câmara. Seguindo esta abordagem, retirou-se com uma pipeta de vidro aproximadamente 2 mL de silano A-174 puro do próprio recipiente e vazou-se para um gobelé. Com um pincel espalhou-se o silano A-174 nas paredes da câmara e na tampa do sistema de deposição do parileno antes de se colocar as amostras. Durante o processo de deposição de parileno, o silano A-174 é evaporado e depositado no substrato. Este método é designado ao longo do trabalho por método D.

O outro procedimento de aplicação foi baseado na promoção de adesão por silanização mas, por meio de uma solução líquida. Num recipiente de vidro colocou-se em partes iguais álcool isopropílico (IPA) e água ultra pura. De seguida, juntou-se 0,5% (1 parte de 200, por volume) de silano A-174 e misturou-se a solução durante cerca de 30 segundos. Deixou-se repousar a solução por mais de 2,5h de forma a permitir a hidrólise do silano.

Após o tempo de repouso, colocou-se os substratos na solução durante 30 minutos, garantido que estes estavam completamente submersos. De seguida, colocou-se os substratos num suporte mantendo-os numa posição vertical (figura 5.1) e deixou-se secar ao ar. Neste trabalho estudou-se três tempos de secagem diferentes: com uma secagem ao ar de cinco minutos ($t=5$), com uma secagem ao ar de 15 minutos ($t=15$) e sem secagem ($t=0$).

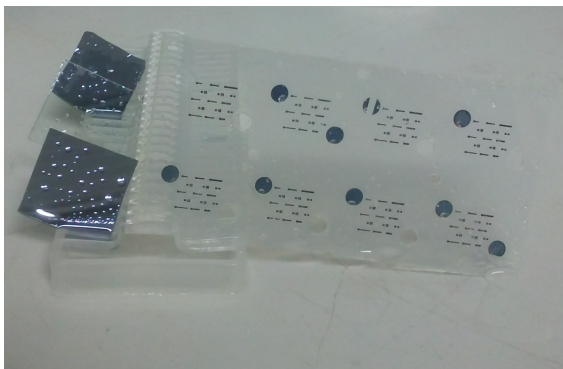


Figura 5.1: Suporte para secagem dos substratos.

De seguida, retirou-se os substratos da solução e colocou-se em IPA durante 10 minutos, para remover o excesso de silano que não aderiu à superfície. Cuidadosamente, passou-se os substratos por jato de azoto para diminuir as manchas criadas com a secagem. De seguida, colocou-se num forno a 115 °C durante 10 minutos permitindo a formação de bandas covalentes entre os grupos de silanol e os grupos terminais hidróxilo da superfície. Este método foi designado ao longo do trabalho por método A.

Também utilizou-se esta solução por evaporação mas, neste caso recorreu-se a um exsiccador. Colocou-se aproximadamente 2 mL da solução numa pequena barquinha de alumínio e colocou-se os substratos perto da barquinha. De seguida, fez-se vácuo e por evaporação depositou-se uma monocamada de promotor de adesão. Por fim, colocou-se as amostras no forno a 115 °C durante 10 minutos. Este método foi designado neste trabalho por método B.

Um último método foi utilizado para esta solução onde, recorreu-se à técnica de *spin coating* que permite depositar um determinado material no estado líquido sobre o substrato. Uma velocidade de rotação elevada do substrato garante o espalhamento da solução por ação da força centrífuga, formando uma película fina uniforme. Colocou-se ($\approx 0,5$ mL) da solução sobre o substrato e definiu-se uma velocidade de deposição de 2000 *rpm* durante 30 s. Também colocou-se no forno a 115 °C durante 10 minutos. Este método foi designado neste trabalho por método C.

Esta solução tem uma duração máxima de 24 h e os substratos devem ser revestidos no máximo nas próximas 30 h [10].

5.3 Conceção das máscaras mecânicas

Antes de se produzir os dispositivos foi necessário otimizar as máscaras mecânicas para a deposição das diferentes camadas dos dispositivos. Recorreu-se ao *software Adobe Illustrator* para projetar as diferentes máscaras mecânicas. Posteriormente, estas foram reproduzidas em PEN recorrendo a um sistema de corte a laser para avaliar a viabilidade das máscaras. Depois de alguns testes foram reproduzidas em alumínio porque, permitem uma maior qualidade dos filmes diminuindo problemas associados a efeitos de sombra.

Na produção de condensadores produziu-se dois tipos de máscaras mecânicas para a definição da área dos contactos (Apêndice A). Em uma delas, projetou-se contactos elétricos circulares para três diâmetros diferentes: 2 mm, 1 mm e 0,5 mm. Na outra máscara mecânica, utilizou-se contactos elétricos quadrados com área de 1 mm².

No caso dos TFTs, utilizou-se máscaras mecânicas em alumínio já existentes no CENIMAT, que permitem a padronização das diferentes camadas:

- Eléctrodo de porta
- Dielétrico
- Semicondutor
- Eléctrodos fonte e dreno

A figura 5.2 apresenta um esquema das máscaras mecânicas utilizadas para os diferentes tamanhos de TFTs assim como a padronização de condensadores MIM e MIS.

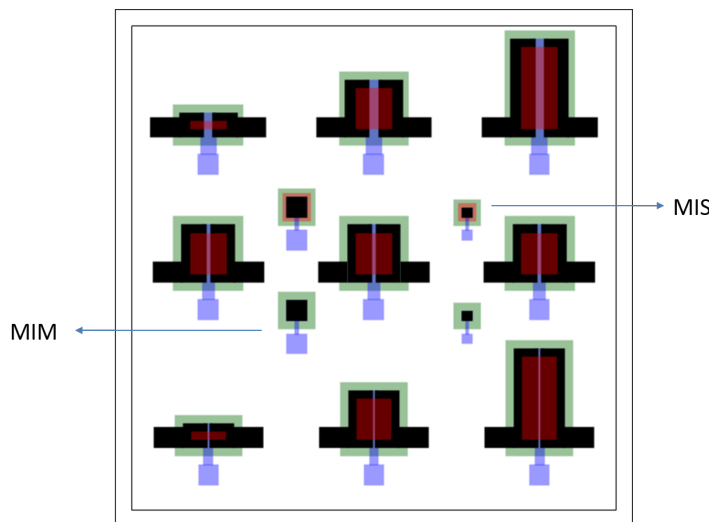


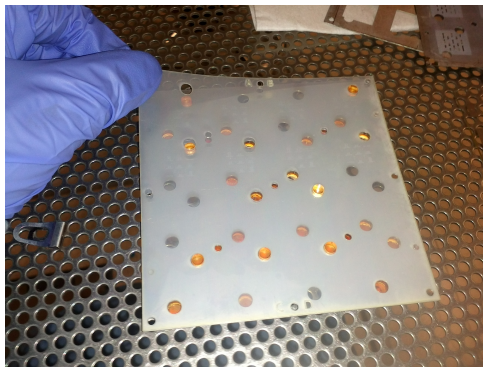
Figura 5.2: Esquema das máscaras mecânicas para todas as camadas constituintes dos TFTs e condensadores MIM e MIS.

Além disso, como os substratos utilizados são flexíveis facilmente ocorre desalinhamento de uma das camadas prejudicando o funcionamento dos dispositivos e por isso, utilizou-se um suporte em acrílico com guias que permitem alinhar as máscaras com os substratos. Este suporte também foi projetado no *software Adobe Illustrator* e produzido pelo sistema de corte de laser e encontra-se apresentado na figura 5.3.

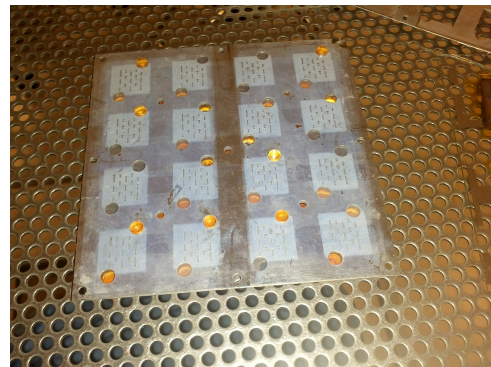
Também, utilizou-se duas máscaras mecânicas em que uma delas funcionou como base para as restantes máscaras mecânicas e com a mesma padronização do substrato e a outra máscara foi produzida para criar peso, dificultando o movimento das restantes. Por fim, colocou-se molas metálicas para juntar todas as máscaras mecânicas e garantir a ausência de movimentos diminuindo os efeitos de sombra. A figura 5.4 apresenta a montagem das máscaras mecânicas no suporte de acrílico para padronização do eléctrodo porta.



Figura 5.3: Suporte em acrílico



(a) Montagem do substrato em PEN sobre a base



(b) Padronização do eletrodo de porta

Figura 5.4: Montagem das máscaras mecânicas sobre suporte de acrílico para padronização do eletrodo porta. a) Montagem do substrato de PEN no suporte com base de alumínio. b) Montagem final para padronização do eletrodo porta.

5.4 Produção dos dispositivos

5.4.1 Produção de condensadores MIM e MIS

Produziu-se duas estruturas de condensadores: MIS e MIM. Os condensadores com estrutura MIS como representados na figura 5.5 foram produzidos utilizando como eletrodo inferior um substrato silício do tipo-p, seguido de uma deposição por CVD de filme fino de parileno com camada dielétrica e como eletrodo superior depositou-se, por evaporação térmica assistida por canhão de electrões, alumínio. Para o eletrodo superior utilizou-se máscaras mecânicas de forma a delimitar contactos com geometria circular de diferentes diâmetros, 2mm, 1mm e 0,5mm. Além disto, no caso dos condensadores MIS recorreu-se a uma segunda deposição de alumínio também por evaporação térmica assistida por canhão de electrões, na parte inferior do semiconductor para formar um contacto óhmico.

Nos condensadores de estruturas MIM, como representado na figura 5.6, utilizou-se dois tipos de substratos diferentes, vidro e vidro com óxido de índio dopado com estanho, do inglês, *intium tin oxide* (ITO), que trata-se de um óxido transparente condutor.

Na estrutura com vidro, figura 5.6a e figura 5.6c, utilizou-se o alumínio como contacto inferior, depositado por evaporação térmica assistida por canhão de electrões, seguido de

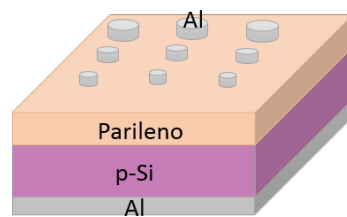


Figura 5.5: Condensador MIS: Al/p-Si/Parileno/Al

uma deposição por CVD de parileno como camada dielétrica e como contacto superior alumínio delimitado pelas mesmas máscaras mecânicas com geometria circular e rectangular, respetivamente, depositado por evaporação térmica assistida por canhão de elétrões.

Na outra estrutura MIM, que consiste no substrato de vidro com ITO previamente depositado, figura 5.6b, é utilizado como contacto inferior o ITO uma vez que trata-se de óxido condutor posteriormente, depositou-se por CVD uma camada de parileno como dielétrico e como contacto superior fez-se uma deposição por evaporação térmica assistida por canhão de elétrões de alumínio utilizando máscaras mecânicas com geometria circular.

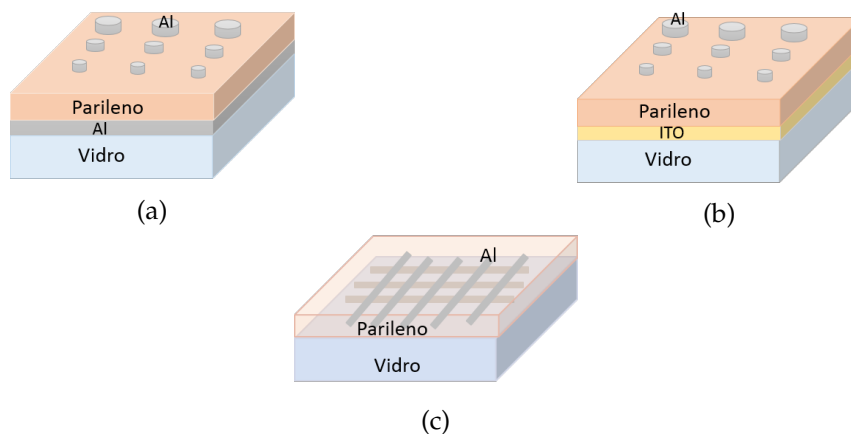


Figura 5.6: Condensadores MIM: a) Vidro/Al/Parileno/Al; b) Vidro/ITO/Parileno/Al; c) Vidro/Al/Parileno/Al

5.4.2 Produção de TFTs

Das técnicas de produção de filmes finos em cima mencionados, apenas a deposição do parileno não estava definida no CENIMAT, pelo que a tabela 5.1, apresenta os diferentes parâmetros de operação utilizados neste trabalho.

As diferentes etapas da produção dos TFTs encontram-se apresentados na figura 5.7 e a figura 5.8, apresenta alguns dos dispositivos produzidos em substrato de PEN e de kapton.

Tabela 5.1: Parâmetros utilizados para a deposição do parileno C e parileno N no respectivo sistema de deposição.

Dímero	Forno pirólise °C	Temperatura do Pirani °C	Vaporizador °C	Pressão Unidades de vácuo
Parileno C	690	135	175	14, 16, 20
Parileno N	650	135	160	25

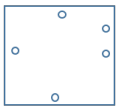
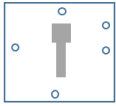
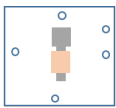
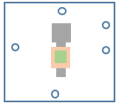
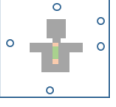
Processo	Material	Equipamento
 Corte do substrato	PEN Kapton	Sistema de corte de laser
 Deposição do eletrodo porta	Alumínio	Evaporação térmica assistida por canhão de eletrões
 Deposição do dielétrico	Parileno C Parileno N	Sistema de deposição do parileno -CVD
 Deposição do semiconductor	GIZO	Pulverização catódica de radiofrequência assistida por magnetrão
 Deposição dos eletrodos: fonte e dreno	Alumínio	Evaporação térmica assistida por canhão de eletrões

Figura 5.7: Etapas de produção dos TFTs.

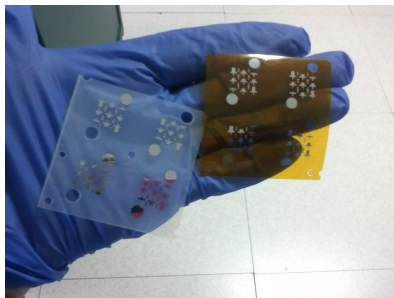


Figura 5.8: TFTs produzidos em substrato de PEN e substrato de kapton.

5.4.2.1 Produção de TFTs com substrato de parileno C, por litografia

Iniciou-se o processo de produção de TFTs com substrato de parileno C, pela aplicação sobre o corning de um agente de limpeza por *spray* para remover o parileno C facilmente da superfície do corning. De seguida, depositou-se o parileno C sobre o substrato sem promotor de adesão por CVD recorrendo ao sistema de deposição de parileno. As camadas dos TFTs seguiram o seguintes processos:

- **Eléctrodo de porta:** Processo de litografia, seguido da deposição de molibdénio por pulverização catódica de radiofrequência assistida por magnetron e respetivo *lift-off*.
- **Dielétrico:** Deposição por CVD de parileno C com massa de dímero de 0,3 g. Recorreu-se ao uso de promotor de adesão silano A-174 por evaporação para não prejudicar as propriedades do molibdénio. Por fim, por erosão seca abriu-se "buracos" para os contactos.
- **Semicondutor:** Litografia do semicondutor, seguido da deposição de GIZO por pulverização catódica de radiofrequência assistida por magnetron e respetivo *lift-off*.
- **Eléctrodos fonte e dreno:** Litografia dos eléctrodos, seguido da deposição de molibdénio por pulverização catódica de radio frequência assistida por magnetron e respetivo *lift-off*.

ANÁLISE E DISCUSSÃO DOS RESULTADOS

Neste capítulo são apresentados e discutidos os resultados obtidos ao longo deste trabalho. Os primeiros resultados são relativos ao estudo do parileno C como isolante em estruturas capacitivas MIM e MIS, subsecção 6.1.1 e posterior aplicação como dielétrico em TFTs, subsecção 6.1.3. Os resultados seguintes são referentes à análise do parileno N, também como isolante em estruturas MIM e MIS e como dielétrico em TFTs flexíveis, secção 6.2. Por fim, apresenta-se a caracterização ótica e estrutural para os filmes de parileno, na secção 6.4.

Ao longo deste trabalho foram abordados vários métodos de aplicação do promotor de adesão para tentar otimizar a interface do parileno aos diferentes materiais. Estes métodos serão apresentados em pormenor ao longo do capítulo. A designação adotada de uma forma resumida, para cada método foi a seguinte:

- **Método A:** Submersão dos substratos em solução diluída para diferentes tempos de secagem dos substratos
- **Método B:** Exsiccador com utilização de solução diluída
- **Método C:** Spin-coating com utilização de solução diluída
- **Método D:** Silano A-174 puro, método utilizado no trabalho de Fernandes [45]

A análise dos condensadores baseia-se nos fundamentos da secção 2.2, e a determinação da constante dielétrica do parileno é determinada segundo a expressão 2.3. Os parâmetros dos TFTs apresentados são determinados segundo os fundamentos apresentados pela secção 2.4.2, a mobilidade de efeito de campo é determinado pela expressão 2.13 e a de saturação pela expressão 2.15.

6.1 Parileno C como dielétrico em condensadores e TFTs

6.1.1 Otimização do parileno C como dielétrico em condensadores

Apenas um trabalho no CENIMAT foi desenvolvido utilizando o parileno C como dielétrico e, apesar dos bons resultados obtidos por Fernandes [45] com TFTs, alguns fatores importantes na qualidade do filme de parileno C como dielétrico não foram abordados tais como o estudo da estabilidade, uniformidade da deposição e efeitos térmicos.

Por esses motivos, iniciou-se este trabalho pelo desenvolvimento de estruturas mais simples que os TFTs, ou seja, condensadores MIM e MIS. Estas estruturas permitem avaliar o comportamento do parileno C como isolante com base nas suas propriedades elétricas e também o comportamento do parileno C quando depositado em diferentes substratos.

Inicialmente desenvolveram-se condensadores MIS e condensadores MIM, como apresentados nas figuras 5.7 e 5.6, respectivamente, para diferentes massas de dímero de parileno (0,1 g, 0,2 g, 0,3 g e 3 g). Depositaram-se os filmes de parileno seguindo o procedimento de Fernandes para a aplicação do promotor de adesão silano A-174, método D. Este procedimento consiste na colocação deste promotor no estado líquido nas paredes e tampa da câmara de deposição do parileno com um pincel, antes do início do processo de deposição do filme de parileno. Durante o processo de vácuo ocorre evaporação do silano que ficará na superfície das amostras.

A deposição dos filmes de parileno C foi a mesma em ambos os condensadores, assim como a deposição do filme fino de alumínio dos contactos. De seguida, mediram-se as espessuras do filme de parileno C utilizando o perfilómetro. A figura 6.1 apresenta a relação da espessura do filme de parileno em função da massa do dímero.

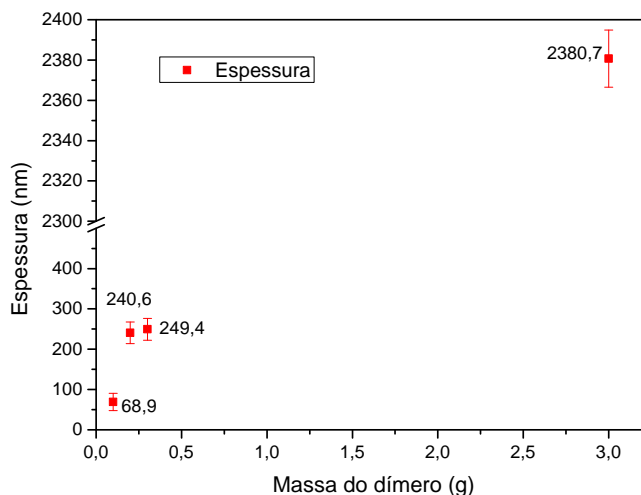


Figura 6.1: Espessura do filme de parileno C em função da massa do dímero. As barras de erro correspondem ao desvio padrão associado às diferentes medidas de espessura para a mesma massa.

Posteriormente, avaliou-se a capacidade dos condensadores MIM por unidade de área, segundo o procedimento apresentado na figura 4.5 para as diferentes massas e, determinou-se a constante dielétrica do parileno, k , para uma frequência de 1 MHz. A tabela 6.1 apresenta os valores obtidos de capacidade por unidade de área e a respectiva constante dielétrica para condensadores MIM (Vidro/ITO/Parileno C/Al), assim como erro relativo percentual que permite comparar o valor obtido com o teórico, $|E_r|$.

Tabela 6.1: Valores da capacidade por unidade de área de condensadores MIM (Vidro/ITO/Parileno C/Al) para diferentes massas de dímero de parileno C, assim como, a respectiva constante dielétrica para uma frequência de 1 MHz. Onde C_i é a capacidade do isolante por unidade de área, k , a constante do isolante, DPR o desvio padrão relativo e $|E_r|$ o módulo do erro relativo.

Massa do dímero (g)	C_i (nF/cm ²)	k 1 MHz	DPR (%)	$ E_r $ 1 MHz (%)
0,1	55,02	4,49	15,39	52,20
0,2	11,49	3,12	14,99	5,76
0,3	10,03	2,61	13,94	11,53
3	8,87	3,53	23,44	19,66

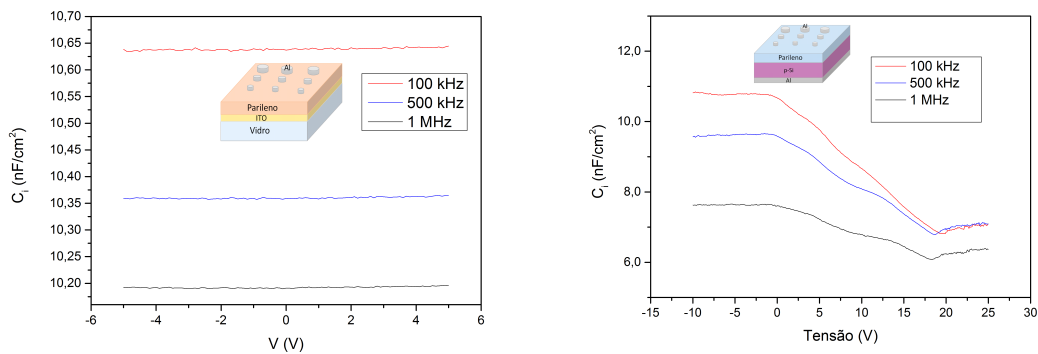
Não se apresentam os resultados obtidos para os condensadores MIM (vidro/Al/-parileno C/Al) e condensadores MIS porque, a corrente de fuga desses dispositivos era na ordem dos 10^{-3} A o que, revela problemas associados à interface do parileno com o alumínio e com o silício. Em relação aos resultados obtidos para os condensadores MIM (vidro/ITO/parileno C/Al), a constante dielétrica do parileno C para as massas de 0,2 g e 0,3 g estão muito próximas da prevista para uma frequência de 1 MHz, 2,95, como indicado na tabela 2.1. Observou-se uma alteração mais significativa para uma massa de 0,1 g pois, possivelmente trata-se de uma espessura muito fina (≈ 70 nm), originando defeitos no filme de parileno C responsáveis pela degradação do comportamento deste filme como isolante. Por outro lado, a massa de dímero de 3 g tem uma espessura de $\approx 2380,7$ nm sendo mais adequado para camada de passivação do que como dielétrico. Por isso, decidiu-se que a massa de dímero para realizar o estudo do parileno como dielétrico seria de 0,2 g ou 0,3 g.

Além da massa do dímero, tal como mencionado na secção 3.2, outro parâmetro ajustável é a pressão de trabalho. Altas taxas de deposição criam filmes com menos qualidade, e quanto maior a pressão de trabalho maior é a taxa de deposição [10]. Seguindo o estudo realizado por Robbins [10], para uma massa de dímero de 0,3 g, uma pressão de 16 unidades de vácuo é adequada.

6.1.1.1 Condensadores MIM e MIS sem promotor de adesão

Com a massa de dímero de parileno C e a pressão de trabalho definidas, produziram-se condensadores MIM e condensadores MIS, sem aplicação do promotor de adesão. Após a deposição dos filmes finos, mediu-se a espessura do filme de parileno C por perfilometria onde, se obteve uma espessura de ≈ 227 nm e fez-se a caracterização elétrica.

A figura 6.2 apresenta as curvas C-V para ambos os condensadores MIM e MIS produzidos sem promotor de adesão e a tabela 6.2 apresenta as respectivas constantes dielétricas e corrente de fuga.



(a) MIM, sem promotor de adesão.

(b) MIS, sem promotor de adesão.

Figura 6.2: Curvas C-V de condensadores MIM e MIS sem promotor de adesão.

Tabela 6.2: Valores da constante dielétrica, k , do parileno C para condensadores MIS e MIM ((vidro/ITO/parileno/Al) sem promotor de adesão para frequências de 100 kHz, 500 kHz e 1 MHz.

Estrutura	k	DPR	k	DPR	k	DPR	$ E_r $
	100 kHz	(%)	500 kHz	(%)	1 MHz	(%)	1 MHz (%)
MIM	2,35	13,20	2,27	13,09	2,20	13,44	25,47
MIS	2,67	2,00	2,51	8,01	2,29	21,69	22,37

O condensador MIM (vidro/ITO/Parileno C/Al) apresenta uma capacidade constante com a tensão aplicada e com uma corrente de fuga de 10^{-7} A no entanto, muitos condensadores MIM no mesmo substrato apresentaram correntes de fuga elevadas. No caso dos condensadores MIS, obteve-se curvas C-V para diferentes frequências e uma corrente de fuga menos elevada que apresenta um melhor comportamento como isolante.

Apesar de correntes de fuga inferiores em relação aos condensadores MIM não se pode considerar que o parileno C comporta-se nesta estrutura como um bom isolante pois, verificou-se pela curva I-V que a corrente de fuga aumenta rapidamente para tensões mais elevadas. No caso das curvas C-V, não apresentam um bom desempenho deste

condensador especialmente, para altas frequências onde o modo de inversão é pouco notório.

Os condensadores MIM (vidro/Al/Parileno C/Al) apresentaram correntes de fuga na ordem dos 10^{-3} A e por isso, não se apresentaram as respectivas curvas C-V.

Dos estudos iniciais concluiu-se que:

- Os condensadores MIM (vidro/Al/parileno C/Al), com contactos circulares, apresentam correntes de fuga elevadas que pode estar relacionado com a rutura do dielétrico. Tornou-se difícil a visualização dos contactos uma vez que o filme de parileno C é transparente. Outro motivo poderá ser a interface Al/parileno C não estar otimizada.
- Nos condensadores MIM (vidro/Al/parileno C/Al), com máscaras mecânicas de linhas, observou-se que o alumínio dos contactos inferiores ficou danificado devido à respetiva máscara mecânica. Apresentou um comportamento muito semelhante ao anterior.
- Os condensadores MIM (Vidro/ITO/Parileno C/Al) com promotor de adesão apresentam constantes dielétricas muito próximas do esperado para uma frequência de 1 MHz, com uma massa de dímero de 0,2 g e 0,3 g com uma pressão de trabalho de 16 unidades de vácuo. A maioria dos dispositivos neste substrato apresentam resultados semelhantes.
- Os condensadores MIS apresentam uma elevada corrente de fuga, mesmo com aplicação do promotor de adesão o que, pode estar associado às propriedades hidrofóbicas do silício que provocam uma diminuição do desempenho do promotor de adesão.
- Sem promotor de adesão as estruturas MIS e MIM apresentam correntes de fuga bastante elevadas indicando que o promotor de adesão é fundamental para o bom funcionamento dos dispositivos.

6.1.1.2 Promoção de adesão

Após as conclusões dos testes iniciais, decidiu-se produzir novamente condensadores MIM e MIS com o método de aplicação utilizado por Fernandes. Adicionalmente, para as estruturas MIS aplicou-se um tratamento de superfície ao silício recorrendo a uma solução básica, apresentada na secção 5.1.2, de forma a alterar as propriedades da superfície. Esta solução básica oxida a superfície e simultaneamente provoca um aumento da rugosidade da superfície devido a uma pequena erosão [80]. A superfície do silício que é hidrofóbica torna-se hidrofílica, permitindo assim uma melhor adesão ao silano A-174.

Após a deposição dos filmes finos constituintes desses condensadores, mediu-se a espessura do filme fino de parileno C por perfilometria e obteve-se uma espessura de ≈ 200 nm. Após a produção dos condensadores MIS observou-se que o tratamento

de superfície provocou uma alteração na cor dos condensadores, como se pode ver na figura 6.3.

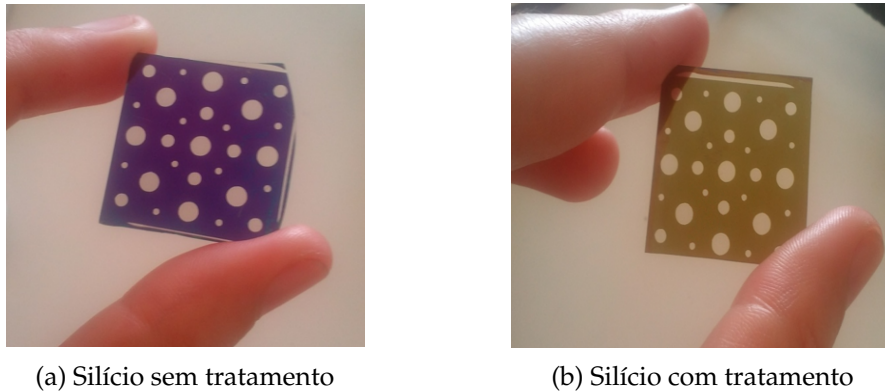


Figura 6.3: Condensadores MIS. a) Sem tratamento de superfície; b) Com tratamento de superfície no silício numa solução básica apresentada na secção 5.1.2.

A figura 6.4 apresenta as curvas C-V para os condensadores MIM e MIS e na tabela 6.3 encontram-se os respetivos parâmetros.

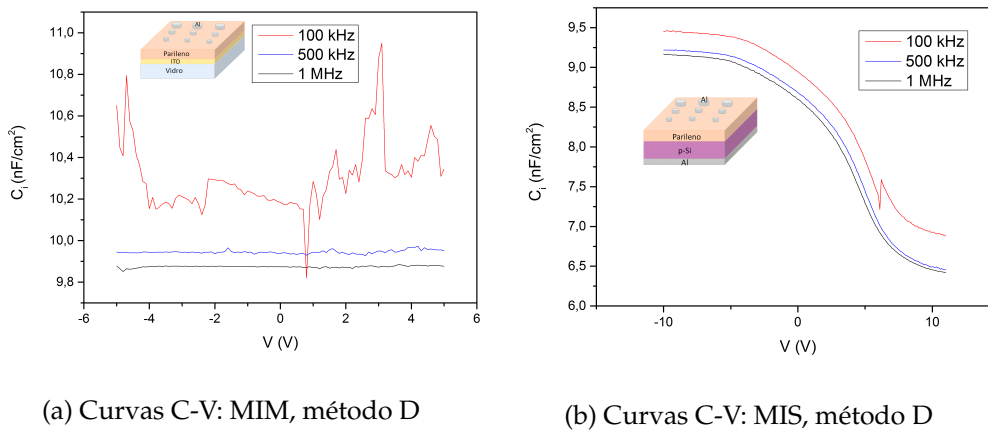


Figura 6.4: Caracterização elétrica de condensador MIS, MIM com aplicação do promotor de adesão, segundo o método D. a) Curvas C-V para um condensador MIM; b) Curvas C-V para um condensador MIS;

No condensador MIM verifica-se que apenas para altas frequências é que a capacidade do condensador é constante com a tensão aplicada. Isto observa-se porque, para altas frequências as cargas armadilhas existentes no isolante não conseguem "seguir" a tensão AC, diminuindo a presença das cargas armadilhas e melhorando o comportamento dos dispositivos [2].

Os condensador MIS com o tratamento de silício apresenta um aumento do desempenho em relação aos condensadores MIS sem este tratamento, como é possível comparar pelas figuras 6.2b e 6.4b. Apresenta também um melhor desempenho para altas frequências à semelhança dos condensadores MIM, pelo motivo mencionado. As constantes dielétricas obtidas nestes condensadores são ligeiramente inferiores ao valor teórico.

Tabela 6.3: Constante dielétrica, k , do parileno C, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIM e MIS com aplicação do promotor de adesão pelo método D.

Método	Estrutura	k	k	k	$ E_r $
		100 kHz	500 kHz	1 MHz	1 MHz (%)
D	MIM	2,28	2,24	2,23	24,41
	MIS	2,42	2,34	2,28	22,71

Decidiu-se abordar outro método de aplicação do promotor de adesão porque, verificou-se que há uma diferença muito significativa nas características elétricas dos condensadores com e sem promotor de adesão e além disso, as instabilidades existentes no trabalho de Fernandes [45], podem estar associadas ao método utilizado na silanização. De facto, o método utilizado não garante ter uma camada homogénea de promotor, nem uma espessura controlada do mesmo. Por isso, iniciou-se um novo estudo centrado na qualidade da adesão do parileno C aos substratos.

Analisou-se o processo de silanização com base numa solução diluída composta por silano A-174, IPA e água ultra pura, como apresentado na secção 5.2 e aplicou-se o seguinte método:

- **Método A-** Mergulhar os substratos na solução diluída durante 2 h e variar o tempo de secagem ao ar: 5 minutos ($t=5$) ou 15 minutos ($t=15$) ou ainda, sem tempo de secagem ($t=0$).

Produziram-se condensadores MIS nestas condições com uma massa de dímero de parileno C de 0,3 g e uma pressão de trabalho de 16 unidades de vácuo. Por perfilometria mediu-se a espessura do filme de parileno C e obteve-se uma espessura de ≈ 227 nm. Com a caracterização elétrica dos condensadores MIS obteve-se as curvas C-V apresentadas na figura 6.5. Na tabela 6.4 encontram-se as respetivas constantes dielétricas.

Tabela 6.4: Constante dielétrica, k , do parileno C para condensadores MIS segundo o método A para diferentes frequências

Método	Tempo de secagem (min)	k	k	k	$ E_r $
		100 kHz	500 kHz	1 MHz	1 MHz (%)
A	0	2,38	2,36	2,36	20,00
	5	2,63	2,59	2,57	12,88
	15	2,74	2,73	2,69	8,81

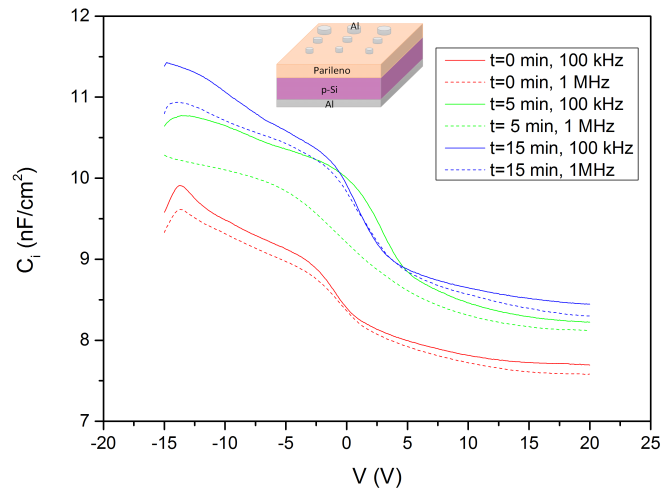


Figura 6.5: Curvas C-V de condensadores MIS (Al/p-Si/parileno C/Al) para o método A com diferentes tempos de secagem do substrato de silício ao ar: t=0, t=5 e t=15 minutos.

O tempo de secagem do substrato influencia a capacidade dos condensadores MIS, como é possível concluir pela figura 6.5. Verifica-se que há um aumento da capacidade com o aumento do tempo de secagem, e a constante dielétrica obtida para um tempo de secagem de 15 minutos é a que se encontra mais próxima do que era esperado para as diferentes frequências. A corrente de fuga, independentemente do tempo de secagem manteve-se na ordem das dezenas de 10^{-8} A em ambos os tempos de secagem.

Adicionalmente, repetiu-se o estudo deste método também para condensadores MIM sem tempo de secagem e com um tempo de secagem de 15 minutos. Também produziram-se condensadores MIS nas mesmas condições. A figura 6.6 apresenta as curvas C-V para ambos os condensadores e tabela 6.5 apresenta as respectivas constantes dielétricas.

Estes resultados são concordantes com os resultados do estudo anterior, verificando-se o aumento de capacidade com o tempo de secagem ao ar para os condensadores, como é possível observar nas figuras 6.6. Um aumento da capacidade está diretamente relacionado com a qualidade do isolante, um tempo de secagem de 15 minutos melhora o desempenho do parileno C como dielétrico. Os condensadores MIM (vidro/Al/parileno C/Al) sem tempo de secagem apresentaram correntes de fuga elevadas na ordem dos 10^{-3} A. O condensador MIS apresenta um bom desempenho com uma variação menos significativa da capacidade do dispositivo.

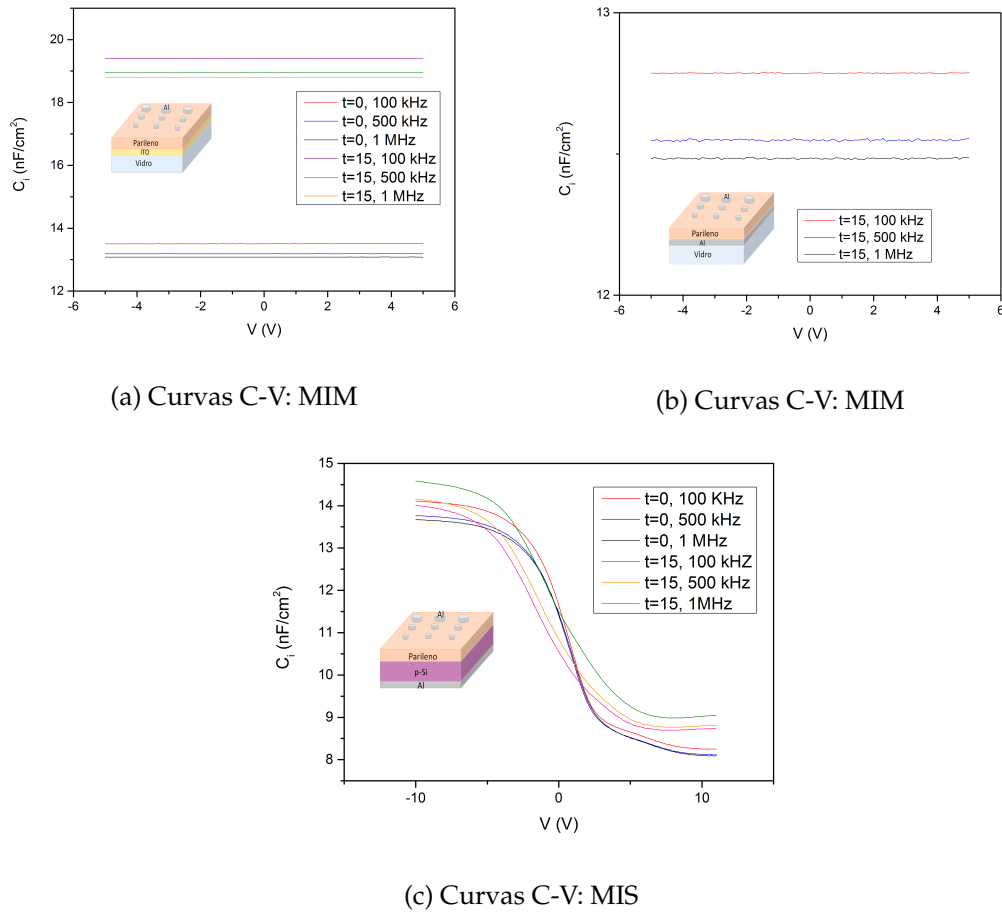


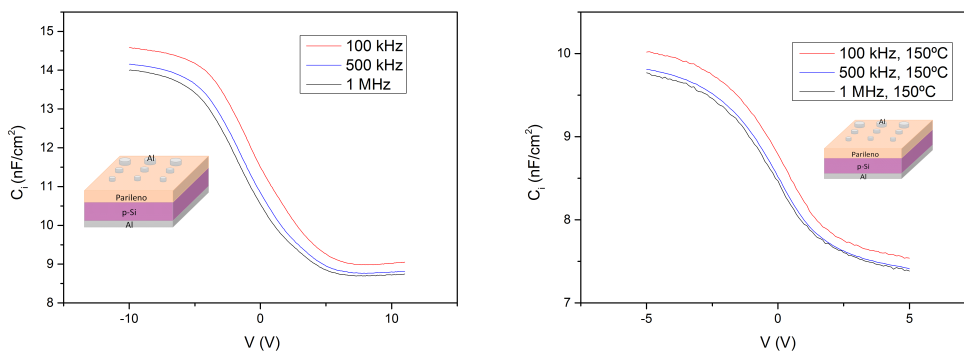
Figura 6.6: Curvas C-V de condensadores MIM e MIS produzidos pelo método A para $t=0$ e $t=15$. a) Curvas C-V de condensador MIM (vidro/ITO/parileno C/Al); b) Curvas C-V de condensador MIM(vidro/Al/parileno C/Al); c) Curvas C-V de condensador MIS.

Tabela 6.5: Constante dielétrica, k , do parileno C, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIM e MIS com promotor de adesão aplicado segundo o método A sem tempo de secagem ($t=0$) e com 15 minutos de secagem ($t=15$)

Estrutura de condensadores	Método A	k	k	k	$ E_r $
		100 kHz	500 kHz	1 MHz	1 MHz (%)
MIM (vidro/ITO/parileno C/Al)	$t=0$	3,06	3,10	2,96	0,34
	$t=15$	4,40	4,29	4,25	44,07
MIM (vidro/Al/parileno C/Al)	$t=15$	3,28	3,22	3,20	8,47
MIS	$t=0$	3,19	3,10	3,09	4,75
	$t=15$	3,30	3,19	3,17	7,46

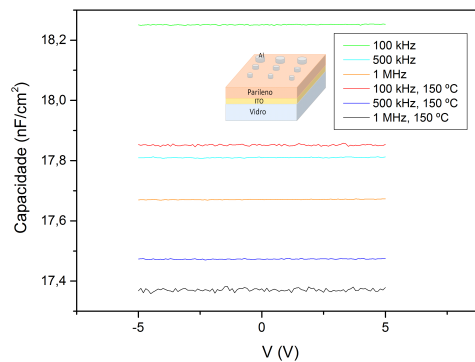
Neste estudo verificou-se uma pequena alteração na constante dielétrica para o condensador MIM (tabela 6.5) cujo o tempo de secagem do promotor de adesão ao ar foi de 15 minutos. Estes resultados levam a considerar que esta alteração pode estar relacionada com uma limpeza do substrato menos correta, sendo um dos maiores motivos na alteração da adesão do parileno a substratos e na alteração das características elétricas dos dispositivos [81].

Para conclusão do estudo sobre o método A para uma massa de dímero de parileno C de 0,3 g, fez-se uma caracterização elétrica de condensadores MIM e MIS sujeitos a um recozimento de 150 °C durante 1h após a deposição dos filmes finos à semelhança do processo de produção de TFTs. A caracterização elétrica foi feita antes e depois do recozimento.



(a) Curvas C-V condensador MIS

(b) Curvas C-V condensador MIS (150 °C)



(c) Curvas C-V condensadores MIM

Figura 6.7: Caracterização elétrica de condensadores MIS e MIM (vidro/ITO/parileno C/Al) produzidos pelo método A sem recozimento e com recozimento. a) Curvas C-V condensador MIS sem recozimento; b) Curvas C-V condensador MIS com recozimento a 150 °C; c) Curvas C-V para condensadores MIM (vidro/ITO/parileno C/Al) sem recozimento e com recozimento a 150 °C.

É possível observar que as curvas C-V na figura 6.7 sem recozimento apresentam uma maior estabilidade especialmente nos condensadores MIM. Verifica-se no condensador com recozimento que a capacidade deste em função da tensão aplicada no eletrodo, não

tem um comportamento tão constante como no condensador sem recozimento. Também verifica-se tanto nos condensadores MIS como nos condensadores MIM que há uma diminuição da capacidade e por conseguinte, as constantes dielétricas com recozimento apresentam valores mais baixos do que sem recozimento. Os valores obtidos das constantes dielétricas para os condensadores com recozimento afastaram-se um pouco do valor esperado no caso do condensador MIS, como é possível comparar na tabela 6.6.

Tabela 6.6: Constante dielétrica, k , do parileno C, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIM (vidro/ITO/parileno C/Al) e MIS produzidos pelo método A sem recozimento e com recozimento a 150 °C

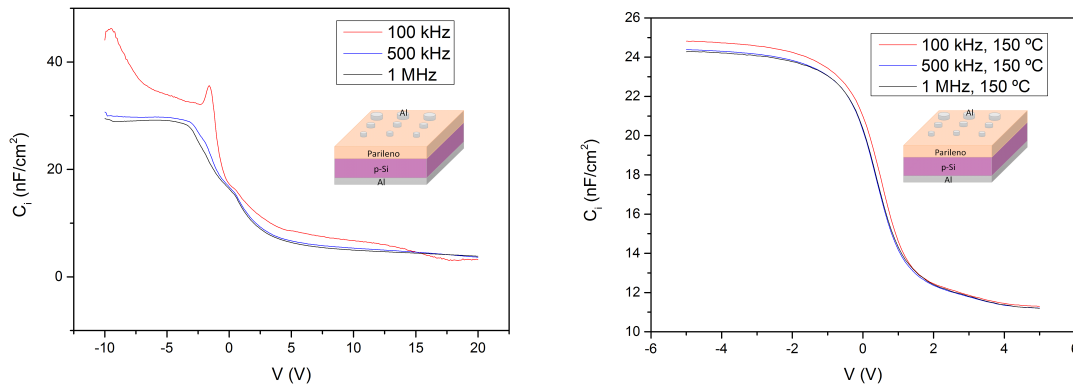
Estrutura	Recozimento	Corrente fuga A	k			$ E_r $ 1 MHz (%)
	°C		100 kHz	500 kHz	1 MHz	
MIM	—	10^{-8}	3,20	3,12	3,09	4,75
	150	10^{-9}	3,12	3,06	3,04	3,05
MIS	—	10^{-8}	3,30	3,19	3,17	7,46
	150	10^{-9}	2,26	2,21	2,20	25,42

Como se verificou que o método A otimiza a adesão do parileno C aos substratos decidiu-se produzir condensadores MIS aplicando o método A ($t=15$) para uma massa de dímero de 0,1 g. Após a deposição dos filmes finos mediu-se a espessura do filme de parileno C por perfilometria e obteve-se uma espessura de 90 nm. A caracterização elétrica foi feita após a produção e posteriormente, fez-se um recozimento de 150 °C durante uma hora e voltou-se a fazer uma caracterização elétrica.

A figura 6.8a e a figura 6.8b apresenta o comportamento de um condensador sem recozimento e com recozimento, respetivamente. O condensador MIS sem recozimento tem um comportamento um pouco instável especialmente para baixas frequências. No entanto, pela tabela 6.7 verifica-se que a constante dielétrica para altas frequências (1 MHz), encontra-se muito próxima ao valor teórico de 2,95.

Por outro lado, o comportamento do condensador MIS com recozimento apresenta um comportamento ideal com os três modos apresentados na secção 2.2.1 bem definidos mas, as constantes dielétricas apresentam valores ligeiramente inferiores ao esperado. No entanto, o erro relativo é muito inferior ao obtido pelo método D.

Todos os estudos em cima apresentados, foram também produzidos para os condensadores com máscaras mecânicas com geometria rectangular (linhas). Todavia, estes requerem um cuidado diferente no manuseamento da máscara mecânica quando se deposita o filme de alumínio para contacto superior, para evitar a degradação do filme de alumínio dos contactos inferiores. Devido à fricção da máscara mecânica com o alumínio dos contactos inferiores, surgiu sempre zonas com defeitos no alumínio. Os resultados obtidos das caracterizações elétricas destes condensadores apresentaram correntes de



(a) Curvas C-V de um condensador MIS. (b) Curvas C-V de um condensador MIS (150 °C).

Figura 6.8: Caracterização elétrica de condensadores MIS para uma massa de dímero de parileno C de 0,1 g. a) Curvas C-V para um condensador MIS; b) Curvas C-V para um condensador MIS sujeito a recozimento de 150 °C

Tabela 6.7: Constante dielétrica, k , do parileno C para uma massa de dímero de 0,1 g, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores MIS sem recozimento e com recozimento a 150 °C.

Recozimento	k	k	k	$ E_r $
°C	100 kHz	500 kHz	1 MHz	1 MHz (%)
—	3,47	2,99	2,90	1,69
150	2,52	2,48	2,47	16,27

fuga muito elevadas na ordem dos 10^{-3} A. No entanto, este fator pode não estar somente ligado ao isolante mas, também à qualidade dos contactos pelo que não se apresentou os resultados relativos a estas estruturas.

Deste estudo concluiu-se que:

- O tratamento de superfície do silício é essencial para promover a ligação ao promotor de adesão e consequentemente melhorar a interface do parileno.
- O método que melhora a adesão do parileno C ao substrato é o método A com o tempo de secagem do substrato ao ar de 15 minutos, independentemente da massa de dímero de parileno C utilizada.
- Não se conseguiram obter condensadores MIM em que ambos os contactos são de alumínio em qualquer dos testes efetuados.
- O efeito térmico provocado pelo recozimento dos condensadores é responsável pela diminuição da capacidade dos condensadores o que poderá estar associado a uma alteração estrutural do filme de parileno C.

6.1.2 Teste de adesão

Um dos fatores essenciais no bom funcionamento dos dispositivos está associado à qualidade das interfaces, o que por conseguinte, está diretamente associada à boa adesão entre os filmes finos.

Com intuito de escolher o melhor substrato a utilizar nos condensadores MIM, realizou-se um estudo preliminar de testes de adesão. Neste teste utilizou-se o *The SEBASTIAN FIVE-A* com uma força máxima de 992 kg/cm^2 , para fazer um ensaio de tração de filmes de parileno C com uma massa de dímero de 0,3 g e com recurso ao promotor de adesão segundo o método A com $t=15$ dos seguintes casos:

- Vidro com filme de parileno C
- Vidro com um filme fino de alumínio ($\approx 100 \text{ nm}$) e filme de parileno C
- Vidro com um filme fino de ITO com filme de parileno C

A deposição do parileno C foi a mesma em ambos os substratos, para uma melhor comparação. Após a deposição do filme de parileno C fez-se o devido procedimento do teste de adesão, apresentado na secção 4.4 e obtiveram-se os resultados apresentados na tabela 6.8.

Tabela 6.8: Valores obtidos da tensão normal para diferentes substratos com filmes de parileno C.

Estrutura	Tensão normal de adesão kg/cm^2
Vidro/Al/Parileno C	32,7
Vidro/Parileno C	38,5
Vidro/ITO	44,7

Apesar de ser um teste preliminar, foi possível verificar que o filme fino de parileno C tem maior aderência ao substrato de vidro com ITO e apresenta menor aderência ao vidro com um filme fino de alumínio. Este estudo necessita de mais ensaios para ser conclusivo, no entanto, o facto de Vidro/Al/Parileno C apresentar menor adesão era de esperar devido às diferenças estruturais entre o polímero e o metal além disto, o polímero apresenta uma energia superficial muito baixa em relação ao metal [82]. Este pode ser um dos motivos pelo qual, os resultados dos condensadores MIM Vidro/Al/Parileno C/Al nem sempre serem reproduzíveis.

6.1.3 Parileno C como dielétrico em TFTs

Após os parâmetros definidos, ou seja, massa do dímero, método de utilização do promotor de adesão e pressão de trabalho que otimiza o parileno como isolante em condensadores, iniciou-se o estudo do parileno C como dielétrico em TFTs.

6.1.3.1 Parileno C como dielétrico em TFTs com substrato de Si de tipo-p

Os primeiros TFTs foram produzidos utilizando o silício como substrato, parileno C como dielétrico, GIZO como semicondutor e alumínio nos contactos. Com objetivo de determinar a capacidade destes TFTs produziram-se também condensadores MIS nas mesmas condições. Para todos os dispositivos fez-se o tratamento de superfície de silício e antes da deposição dos filmes finos aplicou-se o promotor de adesão, usando três métodos diferentes. É de notar, que as deposições tanto do dielétrico, como do semicondutor e dos contactos foi a mesma para todos os dispositivos, para que as comparações entre dispositivos façam sentido. Nestes TFTs o parileno C foi depositado sobre todo o silício, ou seja, não foi padronizado.

Inicialmente produziram-se os dispositivos seguindo o método A em cima mencionado, sem tempo de secagem do substrato ao ar e com o tempo de secagem de 15 minutos. Posteriormente, produziu-se outros dispositivos utilizando os seguintes métodos de aplicação do promotor de adesão:

- **Método B-** Evaporação da solução diluída em vácuo recorrendo a um exsiccador com tempera de 90°C.
- **Método C-** Tentativa de deposição de uma monocamada de promotor de adesão A-174 por spin-coating.

As condições utilizadas neste método encontram-se na secção 5.2. Após a produção dos dispositivos, determinou-se, por perfilometria a espessura dos filmes de parileno C depositados nos condensadores e obteve-se uma espessura da camada dielétrica de 180 nm. Posteriormente, fez-se a caracterização elétrica dos condensadores MIS para as diferentes condições de aplicação de promotor de adesão (métodos A, B e C). Nos TFTs, também se realizou uma caracterização elétrica onde se obtiveram as características de transferência e de saída, para o regime linear e de saturação. A figura 6.9 apresenta as curvas C-V dos condensadores MIS para diferentes frequências para cada método e também, as curvas de transferência para os TFTs nessas mesmas condições. A tabela 6.9 apresenta de uma forma resumida os parâmetros obtidos para esses TFTs.

Por comparação das curvas C-V, apresentadas nas figuras 6.9a, 6.9c e 6.9e, verificou-se que o método A apresenta condensadores com capacidades superiores e com um comportamento ideal como MIS. A constante dielétrica obtida nestes condensadores foi de 2,90 a 1 MHz que encontra-se muito próxima do valor teórico de 2,95. Uma vez que a capacidade define a qualidade dos condensadores, ou seja, quanto maior a capacidade

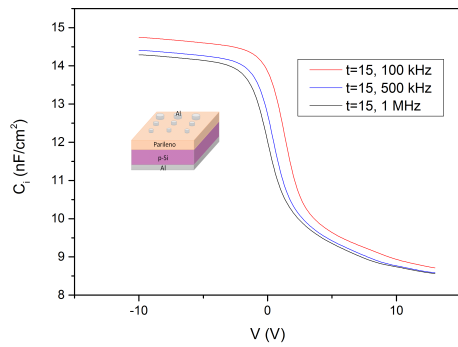
melhor o comportamento do isolante então, concluiu-se que o método A garante uma melhor qualidade da adesão do parileno C ao substrato e por conseguinte a qualidade do parileno C como isolante também aumenta.

A figura 6.9b apresenta a modulação de corrente entre a fonte e o dreno para os TFTs produzidos segundo o método A, e pelas características de transferência verifica-se que apresenta um V_{ON} bastante negativo e por sua vez, um valor de tensão limiar com um valor bastante negativo. Além disso, tem uma baixa razão I_{ON}/I_{OFF} , que impossibilita o bom funcionamento deste dispositivo em aplicações como interruptores que exige um grande razão ON/OFF . Outro parâmetro que leva a concluir o mau funcionamento deste dispositivo, é o parâmetro S , uma vez que este deve assumir valores $< 1(0,1 - 0,3V/dec)$ [51]. O valor tão elevado deste parâmetro, 2,08, indica que há um grande número de defeitos na interface dielétrico/semicondutor. Esta qualidade está relacionada com a densidade de estados de interface que provoca a limitação do funcionamento do transistor. Uma elevada densidade de estados reduz a mobilidade dos portadores porque, produz uma blindagem ao semicondutor [51, 83]. Uma vez que os dispositivos produzidos não estão padronizados, há um fator de erro que deve ser considerado na determinação das mobilidades. Este fator de erro denomina-se por efeito de corrente franja, e trata-se de um fluxo de correntes periféricas fora do canal desenhado pelos elétrodos fonte e dreno. Estas correntes periféricas surgem porque, a largura da camada ativa é superior à largura dos elétrodos de fonte e dreno [23].

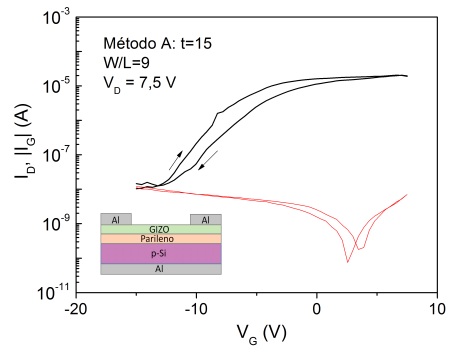
Tabela 6.9: Características elétricas de TFTs em substrato de silício para os métodos A, B e C.

Método	C_i (nF/cm ²)	V_{ON} (V)	I_{ON}/I_{OFF}	V_T (V)	S (V/dec)	μ_{FE} (cm ² /Vs)	μ_{SAT} (cm ² /Vs)	Histerese (V)
A (t=15)	14,26	-13,2	$1,4 \times 10^3$	-10,1	2,08	7,85	6,21	1,35
B	9,46	-6,01	$3,57 \times 10^3$	-3,40	1,25	27,87	28,23	—
C	8,16	-15,6	$2,17 \times 10^3$	-10,7	1,43	9,80	7,34	1,10

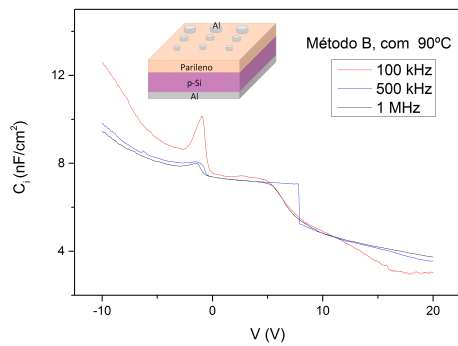
No caso do método B, as curvas de transferência estão representadas na figura 6.9d, e obteve-se uma maior razão ON/OFF com uma tensão limiar menos negativa em relação aos outros TFTs. O parâmetro S também apresenta o menor valor de todos os TFTs o que significa que é o dispositivo que apresenta menos defeitos na interface dielétrico/semicondutor resultando em menores tensões para comutação on/off, logo em menor consumo de energia [23]. Apesar do dielétrico apresentar melhores características, este método não suporta tensões acima dos 6 V. No gráfico da figura 6.9d é possível verificar que a partir de 1 V a corrente de fuga aumenta rapidamente até aos 10^{-3} A. As mobilidades estão afetadas pelo valor de capacidade obtido no modo acumulação do condensador, como é possível observar pelas curvas C-V do condensador MIS na figura 6.9c.



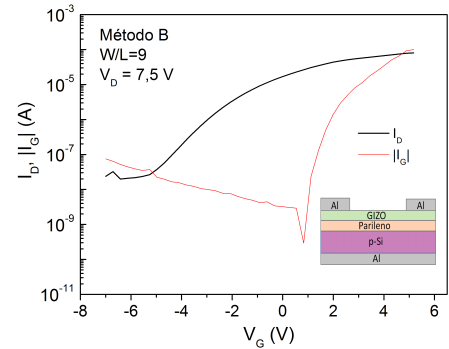
(a) Curvas C-V: método A.



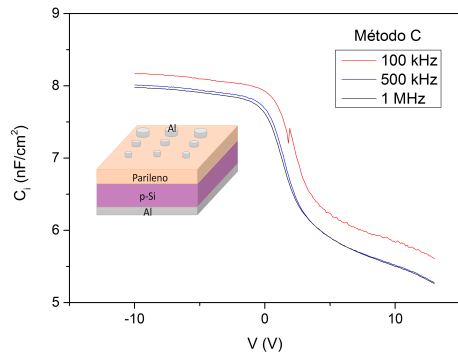
(b) Curvas de Transferência: método A.



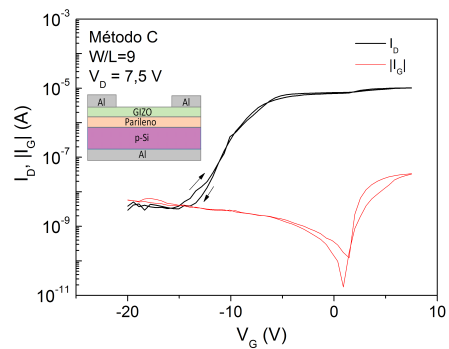
(c) Curvas C-V: método B.



(d) Curvas de transferência: método B.



(e) Curvas C-V: método C.



(f) Curvas de Transferência: método C.

Figura 6.9: Caracterização elétrica de condensador MIS e TFTs para o método A, B e C. a) Curvas C-V para um condensador MIS segundo método A ($t=15$); b) Curva de transferência de um TFT em substrato de silício segundo o método A ($t=15$); c) Curvas C-V para um condensador MIS com promotor de adesão aplicado segundo o método B; d) Curvas de transferência de um TFT em substrato de silício com promotor de adesão pelo método B; e) Curvas C-V para um condensador MIS em promotor de adesão aplicado segundo o método C; f) Curvas de transferência de um TFT em substrato de silício com promotor de adesão pelo método C.

Em relação ao TFT segundo o método C, apresenta parâmetros muito semelhantes aos do método A mas, verifica-se uma ligeira diminuição da histerese, o que pode estar relacionado com uma diminuição das cargas armadilhadas da interface dielétrico/semicondutor. Pela análise dos restantes parâmetros verifica-se que há uma maior qualidade de interface dielétrico/semicondutor do que no método A mas, a corrente de fuga é superior.

Deste estudo concluiu-se:

- Os condensadores MIS pelo método A com um tempo de secagem de 15 minutos apresentam um comportamento ideal. O parileno com este método torna-se um ótimo isolante em condensadores.
- Independentemente do método, todos os TFTs apresentam uma baixa razão *ON/OFF* de 10^3 , um V_{ON} muito negativo (< -6 V).
- As correntes de fuga apenas são razoáveis no método A e no método C com correntes na ordem dos 10^{-9} A.
- A não padronização do semicondutor e do dielétrico reflete-se no baixo desempenho dos dispositivos com elevadas correntes de fuga.

Os condensadores MIS pelo método A apresentaram um comportamento praticamente ideal, concluindo-se que este procedimento otimiza a adesão do parileno C com o silício, permitindo um bom comportamento como isolante. Em suma, pelos motivos apresentados nas secções 2.2.1 e 2.2.2, os condensadores MIS fornecem informações essenciais para compreender o comportamento das interfaces dos TFTs e pelas conclusões em cima retiradas, os estudos seguintes baseiam-se no método A.

6.1.3.2 Parileno C como dielétrico em TFTs sobre substratos de PEN

No estudo dos condensadores MIM com eléctrodo inferior de alumínio, não se conseguiu obter condensadores com um bom desempenho. No entanto, Fernandes [45] produziu TFTs com eléctrodo de porta de alumínio obtendo muito bons resultados e por isso, decidiu-se avaliar o comportamento do filme de parileno C em TFTs.

Nos primeiros TFTs flexíveis produzidos neste trabalho utilizou-se como substrato o PEN, como dielétrico o parileno C, como semicondutor o GIZO e como eléctrodos (porta, fonte e dreno) o alumínio. Com base nas conclusões dos estudos acima mencionados, mantiveram-se as mesmas condições da deposição do parileno C (massa de dímero e pressão de trabalho), assim como as mesmas condições da espessura dos contactos de alumínio (100 nm). Fernandes [45] utilizou no seu trabalho o parileno C como dielétrico em TFTs flexíveis mas, com o substrato de PET e além disso, utilizou como promotor de adesão o silano puro nas paredes da câmara de deposição por evaporação obtendo muito bons resultados.

Por estes motivos, decidiu-se estudar o comportamento do parileno C como dielétrico no substrato de PEN usando o mesmo método utilizado por Fernandes [45], método D, como meio de comparação com o método A ($t=15$).

Para padronizar os dispositivos utilizaram-se máscaras mecânicas que permitem padronizar todas as camadas para diferentes TFTs. Estas máscaras também permitem a padronização de condensadores MIM e MIS. Foi desenvolvido um suporte de alinhamento de máscaras de modo a adaptar as máscaras existentes aos substratos flexíveis utilizados neste trabalho. O estudo destes condensadores MIM (PEN/Al/Parileno C/Al), representado na figura 6.10, permite obter informações mais conclusivas da adesão do alumínio com o parileno C.

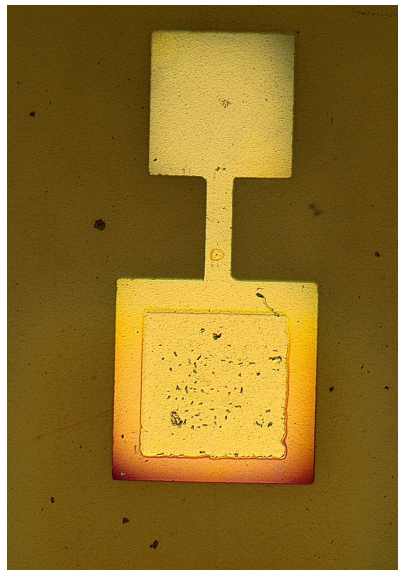


Figura 6.10: Condensador MIM (PEN/Al/Parileno C/Al) com todas as camadas padronizadas

Após a deposição dos filmes finos, dividiu-se o substrato de PEN e fez-se em metade destes um recozimento a 150°C durante 1h. A espessura do parileno C foi medida por perfilometria nos condensadores onde, obteve-se uma espessura de 200 nm. Recorreu-se à caracterização elétrica dos condensadores MIM e também dos TFTs para os dois métodos. Determinou-se a capacidade desses condensadores MIM e por conseguinte utilizou-se esse valor na determinação das mobilidades dos TFTs.

Tabela 6.10: Características elétricas de condensadores MIM, PEN/Al/Parileno C/Al.

Condensador	Corrente de fuga	C_i	k	$ E_r $
	A	(nF/cm ²)	1 MHz	1 MHz (%)
PEN/Al/Parileno C/Al	10^{-8}	14,42	2,33	21,01

Pela análise das curvas C-V apresentadas na figura 6.11, verifica-se que o condensador

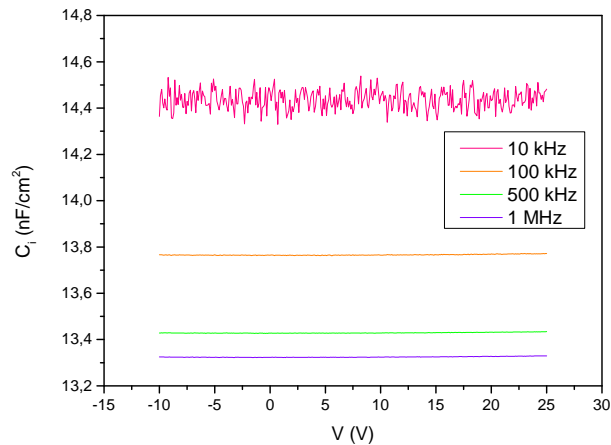
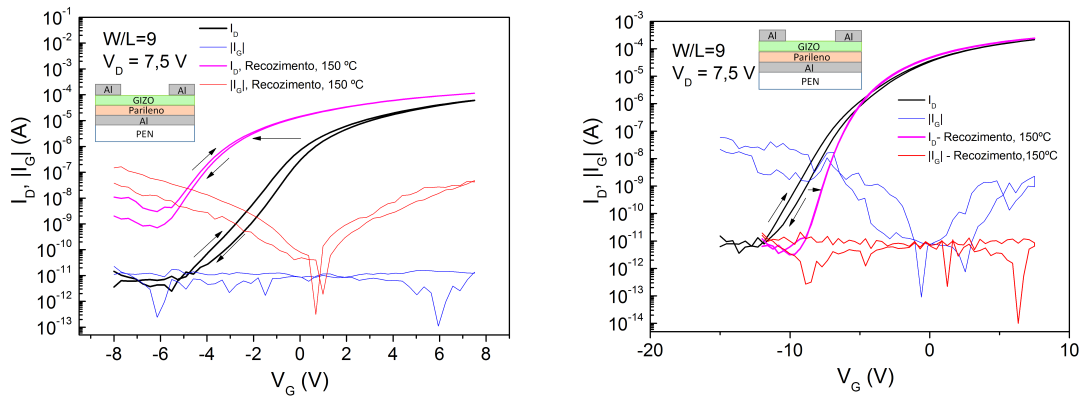


Figura 6.11: Curvas C-V para condensadores MIM (PEN/Al/parileno C/Al) para frequências de 10kHz, 100 kHz, 500 kHz e 1 MHz.

tem um bom desempenho, com uma capacidade praticamente invariante com a tensão aplicada. O parileno C comporta-se como um bom isolante pois apresenta correntes de fuga reduzidas ($< 10^{-8}$ A) e as constantes dielétricas não são tão próximas do valor teórico como no caso dos condensadores de Vidro/ITO/parileno C/Al, como apresentado na tabela 6.10. Concluiu-se, que há necessidade de recorrer a um tratamento de superfície de forma a aumentar a qualidade da interface substrato/alumínio e alumínio/parileno C.



(a) Curvas de Transferência: método A, $t=0$ (b) Curvas de Transferência: método A, $t=15$

Figura 6.12: Caracterização elétrica de TFTs segundo o método A. a) Curvas de transferência de um TFT com substrato de PEN com promotor de adesão pelo método A ($t=0$); b) Curvas de transferência de um TFT com substrato de PEN com promotor de adesão pelo método A ($t=15$).

As figuras 6.12a e 6.12b, apresentam as curvas de transferência para os TFTs produzidos segundo o método A sem tempo de secagem do promotor de adesão e com tempo de secagem de 15 minutos, respetivamente, com e sem recozimento. Na tabela 6.11

encontra-se os parâmetros obtidos para as diferentes curvas de transferência do método A. Pela análise dos parâmetros e das curvas de transferência concluiu-se que estes TFTs apresentam uma modelação de corrente entre os seus terminais eficaz.

Tabela 6.11: Características elétricas de TFTs com substrato de PEN para o método A sem recozimento e com recozimento a 150 °C, usando uma capacidade de 14,42 nF/cm².

Método	V_{ON}	I_{ON}/I_{OFF}	V_T	S	μ_{FE}	μ_{SAT}	Histerese
A	(V)		(V)	(V/dec)	(cm ² /Vs)	(cm ² /Vs)	(V)
t=0	-5,83	$5,26 \times 10^6$	-0,61	0,88	16,31	15,78	0,62
t=0, 150 °C	-6,15	$2,98 \times 10^4$	-4,39	0,85	17,13	15,96	0,85
t=15	-12,75	$2,15 \times 10^7$	-5,34	1,1	28,41	25,15	0,9
t=15, 150 °C	-9,66	$6,76 \times 10^7$	-6,12	0,6	28,18	27,67	0

Os TFTs segundo o método A sem tempo de secagem, (t=0), apresentam após o recozimento uma redução da razão I_{ON}/I_{OFF} em duas ordens de grandeza e a tensão limiar torna-se mais negativa. Além disso, há um aumento da corrente de fuga que possivelmente será devido a uma rutura do dielétrico sendo responsável pela alteração dos parâmetros elétricos.

Por outro lado, os TFTs produzidos pelo método A com um tempo de secagem do promotor de adesão de 15 minutos, apresentam um comportamento mais estável com o recozimento e com um ligeiro aumento de I_{ON}/I_{OFF} . A tensão de abertura (V_{ON}) deslocou-se para valores mais próximos de 0 e verificou-se uma redução da corrente de fuga. Esta melhoria da corrente no eléctrodo porta, leva a concluir que o recozimento aumenta o desempenho destes TFTs, mantendo correntes de fuga baixas e constantes. Também o parâmetro S diminui de 1,1 V/dec para 0,6 V/dec, e uma vez que este parâmetro é o grande indicador da qualidade da interface dielétrico/semicondutor [51], pode-se concluir que o recozimento diminuiu a densidade de estados armadilhados. Além disto, com o recozimento deixou de existir histerese, significando que os estados armadilhados existentes perto da interface dielétrico/semicondutor foram preenchidos por acumulação de eletrões [51]. No entanto, μ_{FE} e μ_{SAT} diminuíram, o que leva a concluir que houve uma alteração do filme de parileno C após o recozimento. Seria de esperar que os eletrões junto à interface dielétrico/semicondutor fossem responsáveis por aumentar a mobilidade das cargas através do semicondutor até ocorrer preenchimento de todos estados armadilhados e ocorrer saturação [2].

O parâmetro S continua próximo de 1 em ambos os casos o que comprova a não uniformidade do filme de parileno originando defeitos na interface dielétrico/semicondutor. Com este estudo verificou-se que o tempo de secagem do promotor de adesão, tem consequências na adesão do silano às superfícies.

As curvas de transferência para os TFTs, apresentadas na figura 6.13, relativos à aplicação do promotor de adesão pelo método D e os respectivos parâmetros para uma capacidade de $9,94 \text{ nF/cm}^2$, encontram-se na tabela 6.12.

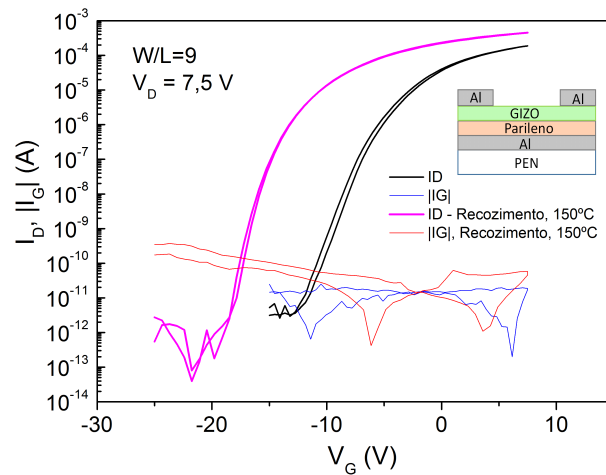


Figura 6.13: Curva de transferência de um TFT em substrato de PEN com aplicação do promotor de adesão pelo método D.

Os TFTs sujeitos ao método D, apresentam uma razão I_{ON}/I_{OFF} na ordem de 10^8 A mas, com o recozimento a tensão V_{ON} tornou-se mais negativa. Estes TFTs apresentam mobilidades superiores em comparação com os TFTs anteriores pelo método A. O comportamento da corrente no elétrodo porta mantém-se abaixo dos 10^{-11} A, apresentando pouca variação após o recozimento, o que indica uma estabilidade do comportamento do filme de parileno com a temperatura. E à semelhança dos TFTs produzidos pelo método A, o parâmetro S e a histerese, diminuem com o recozimento ou seja, há uma diminuição dos defeitos na interface dielétrico/semicondutor. No entanto, estes TFTs são os dispositivos cuja tensão limiar tem um valor mais negativo de $-9,41$ V, aumentando ainda após o recozimento para $-13,91$ V.

Tabela 6.12: Características elétricas de TFTs com substrato de PEN com utilização de promotor de adesão silano A-174 puro, método D, sem recozimento e com recozimento a 150°C , para uma capacidade por unidade de área de $9,94 \text{ nF/cm}^2$

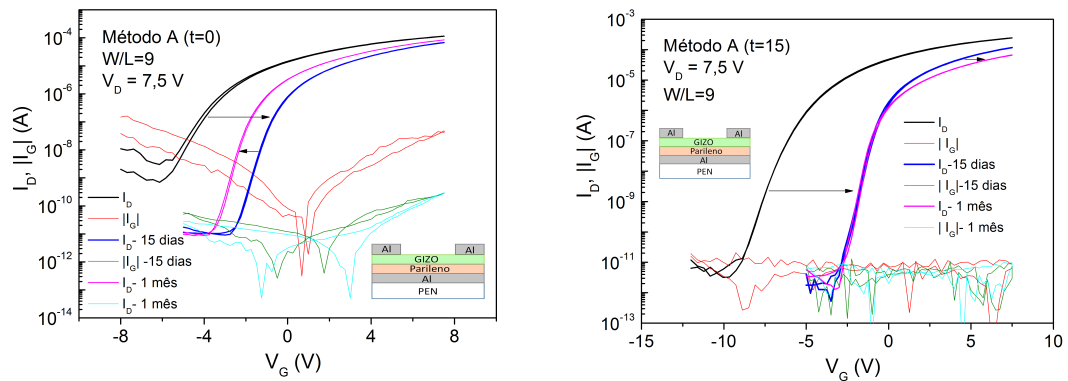
Método	V_{ON} (V)	I_{ON}/I_{OFF}	V_T (V)	S (V/dec)	μ_{FE} (cm^2/Vs)	μ_{SAT} (cm^2/Vs)	Histerese (V)
D	-13,91	$1,78 \times 10^7$	-9,41	1	33,00	29,53	0,65
D, 150°C	-21,10	$1,68 \times 10^8$	-13,91	0,63	44,64	46,44	0,30

Em resumo, a análise dos condensadores MIM e MIS apresentada na secção 6.1.1

mostram que o desempenho dos dispositivos pelo método A é superior ao do método D mas, nos TFTs verifica-se que o método D também apresenta bons resultados, tal como esperado pelo trabalho de Fernandes.

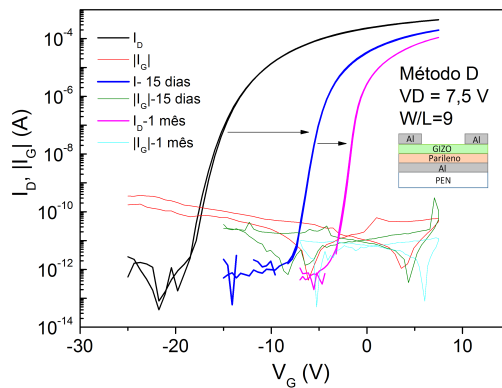
- Evolução temporal dos TFTs sujeitos às condições atmosféricas

Os dispositivos em cima abordados foram analisados ao longo do tempo para um estudo da estabilidade destes dispositivos quando sujeitos às condições atmosféricas. Assim, após 15 dias e após 1 mês da primeira medição fez-se novamente uma caracterização elétrica dos TFTs. A figura 6.14c apresenta as curvas de transferência para as quatro condições anteriormente discutidas, mantendo-se o mesmo dispositivo. Na tabela 6.13 encontra-se os respectivos parâmetros.



(a) Curvas de Transferência: método A, t=0

(b) Curvas de Transferência: método A, t=15



(c) Curvas de Transferência: método D

Figura 6.14: Caracterização elétrica de TFTs em substratos de PEN, com influência do tempo (primeira medição, 15 dias e 1 mês) com aplicação do promotor de adesão segundo o método A, com t=0 e t=15, e do método D. a) Curvas de transferência com influência do tempo para o TFT produzido segundo método A com t=0; b) Curvas de transferência com influência do tempo para o TFT produzido segundo método A com t=15; c) Curvas de transferência com influência do tempo para o TFT produzido segundo método D.

Tabela 6.13: Parâmetros elétricos para os TFTs segundo o método A e método D, com influência do tempo.

Método	V_{ON}	I_{ON}/I_{OFF}	V_T	S	μ_{FE}	μ_{SAT}	Histerese
150 °C	(V)		(V)	(V/dec)	(cm ² /Vs)	(cm ² /Vs)	(V)
A (t=0)	-6,15	$2,98 \times 10^4$	-4,39	0,85	17,13	15,96	0,85
A (t=0), 15 dias	-2,75	$2,98 \times 10^4$	-0,74	0,35	16,36	16,60	0,06
A (t=0), 1 mês	-3,75	$4,46 \times 10^6$	-1,77	0,36	17,81	16,55	0,05
A (t=15)	-9,66	$6,76 \times 10^7$	-6,12	0,6	28,18	27,67	0
A (t=15), 15 dias	-3,50	$1,37 \times 10^8$	-1,04	0,41	25,30	26,02	0
A (t=15), 1 mês	-3,00	$4,48 \times 10^7$	1,10	0,35	15,66	14,78	0
D	-13,65	$1,68 \times 10^8$	-13,91	0,63	44,64	46,44	0,30
D, 15 dias	-8,25	$9,5 \times 10^7$	-4,84	0,49	38,90	36,87	0
D, 1 mês	-4,68	$3,39 \times 10^8$	-1,36	0,31	35,56	35,47	0

Pela análise das curvas de transferência 6.14a e pelos parâmetros obtidos para o método A (t=0) verifica-se que, com o tempo houve algumas alterações significativas nos dispositivos. Um dos fatores mais importantes, no estudo do parileno como dielétrico foi verificar que a corrente de fuga diminuiu ao longo do tempo. Este fator pode estar relacionado com uma diminuição de defeitos existentes na interface dielétrico/semicondutor e absorção de oxigênio nos filmes que, são notáveis pela diminuição do parâmetro S, pela histerese quase inexistente e por um aumento da razão I_{ON}/I_{OFF} . A tensão limiar, V_T , foi um dos parâmetros que mostrou uma maior instabilidade neste método. As mobilidades sofreram alterações com a evolução do tempo verificando-se uma diminuição destas.

O TFT produzido pelo método A (t=15), apresenta muito boas características para um TFT, com uma grande estabilidade ao longo do tempo, como é possível observar pelas curvas de transferência apresentadas na figura 6.14b e pelos parâmetros apresentados na tabela 6.13. A tensão limiar desviou-se para valores próximos de 0, tal como desejado, e a corrente de fuga ao longo do tempo permaneceu inalterável com valores na ordem dos 10^{-12} A. Verificou-se uma ligeira alteração na razão I_{ON}/I_{OFF} que diminuiu ligeiramente mantendo o rácio de 10^7 . Também como no caso anterior, verificou-se uma diminuição do parâmetro S de 0,6 V/dec para 0,35 V/dec ao fim de um mês, mantendo-se o dispositivo sem histerese. Estes resultados comprovam que ao longo do tempo estes dispositivos tendem a estabilizar e a melhorar as condições elétricas. A mobilidade nesta situação diminuiu mais acentuadamente do que nas restantes situações. Tal como referido anteriormente, esta diminuição de mobilidade deve-se a uma alteração do filme de parileno C com o recozimento, tal como uma alteração da sua capacidade.

As curvas de transferência para o TFT segundo o método D, encontram-se representadas na figura 6.14c e os respectivos parâmetros são apresentados na tabela 6.13. Este TFT demonstra um bom comportamento com a evolução do tempo com uma razão I_{ON}/I_{OFF} de 10^8 A que manteve-se praticamente constante. Um dos parâmetros em que a variação é mais notável ao longo do tempo é a tensão limiar que tornou-se muito menos negativa, de $-13,91$ V passou para $-1,36$ V, tal como desejado. Também o parâmetro S diminuiu e apresenta histerese nula como nos casos anteriores, levando à conclusão que para todas as situações verifica-se uma diminuição de defeitos na interface dielétrico/semicondutor ao longo do tempo.

Estes resultados, independentemente do método utilizado revelam que os dispositivos tendem a estabilizar e a melhorar o seu desempenho ao longo do tempo quando sujeitos às condições atmosféricas. O que difere estes dois métodos é que a estabilização é visível muito mais cedo no método A do que no método D. Foram ainda testados dispositivos com filmes de parileno com menor espessura (≈ 90 nm) mas os dispositivos estavam todos em curto-circuito possivelmente devido à rugosidade do PEN.

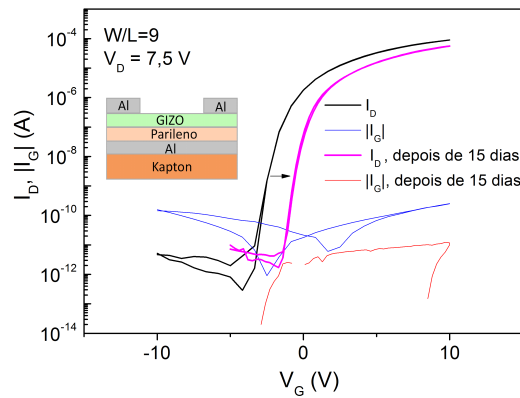
6.1.3.3 Parileno C como dielétrico em TFTs sobre substratos de Kapton

Com o substrato de PEN obteve-se bons resultados para os TFTs no entanto, como este substrato polimérico é rugoso pode diminuir a uniformidade dos filmes e por conseguinte diminuir a eficiência dos dispositivos. Por esse motivo, após os estudos anteriores, decidiu-se aplicar as condições já estudadas em TFTs mas em substratos de kapton, ou seja:

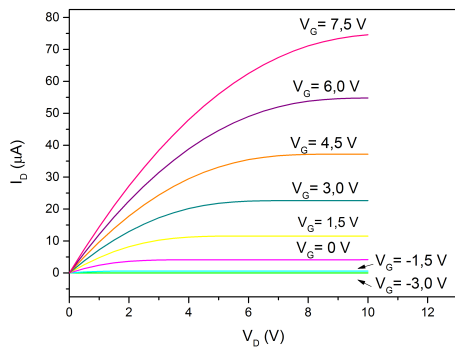
- Massa do dímero: 0,3 g
- Pressão de trabalho na câmara de deposição do sistema de parileno: 16
- Método de aplicação do promotor de adesão: método A (t=15)
- Espessura dos contactos de alumínio: 100 nm
- Recozimento: 150 °C

Na figura 6.15a apresentam-se as curvas de transferência obtidas no dia seguinte à produção dos TFTs e, após 15 dias. Nas figuras 6.15b e 6.15c apresentam-se as curvas de saída dos TFTs nas duas condições (após produção e após 15 dias).

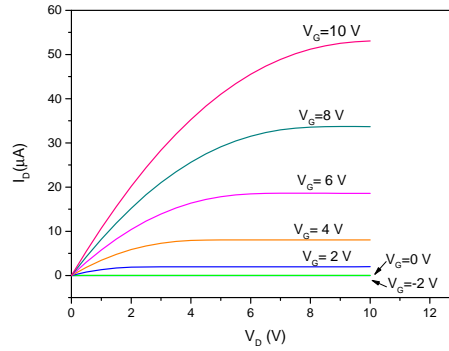
Após os processos de deposição de filmes finos, mediu-se a espessura do filme de parileno C onde obteve-se uma espessura de 155 nm e posteriormente, fez-se a caracterização elétrica dos condensadores de substrato de kapton e dos TFTs. Na figura 6.15a apresentam-se as curvas de transferência obtidas no dia seguinte à produção dos TFTs e após 15 dias. Nas figuras 6.15b e 6.15c apresentam as respetivas curvas de saída. A tabela 6.14 apresenta os parâmetros característicos destes TFTs usando uma capacidade por unidade de área de $18,27$ nF/cm².



(a) Curvas de transferência, evolução temporal



(b) Curvas de saída



(c) Curvas de saída após 15 dias

Figura 6.15: Caracterização elétrica de TFTs em substratos de kapton com evolução temporal sujeitos às condições atmosféricas. a) Curvas de transferência com influência do tempo; b) Curvas de saída dos TFTs após produção; c) Curvas de saída dos TFTs com influência do tempo

As curvas de transferência com evolução temporal mostram um bom desempenho destes TFTs com substrato de kapton (figura 6.15a). A evolução temporal neste TFT, tal como nos anteriores em PEN, revela uma melhoria significativa do desempenho. A tensão V_{ON} teve um deslocamento para valores menos negativos, verificando-se mesmo um V_T muito próximo de $0V$. A razão I_{ON}/I_{OFF} diminuiu uma ordem de grandeza mas, continuando com um bom desempenho com uma diferença na ordem dos 10^7 . A corrente de fuga com a evolução temporal diminuiu e ficou mais estável, aumentando assim a qualidade do dielétrico. Verifica-se um excelente valor do parâmetro S , tanto o de $0,36 V/dec$ como o de 15 dias após a produção de $0,31 V/dec$. A histerese manteve-se nula ao longo da evolução temporal, não existindo degradação da qualidade da interface dielétrico/semicondutor. Tanto μ_{FE} como μ_{SAT} diminuiram ligeiramente. A figura 6.15b e a figura 6.15c apresentam as curvas de saída deste TFT na primeira medição após a produção e passado 15 dias, respetivamente. Pela análise destas curvas, e apesar do passo de V_G não ter sido o mesmo, verifica-se que a saturação é atingida em ambos os casos para

Tabela 6.14: Características elétricas de TFTs com substrato de kapton utilizando o método A para uma massa de dímero de parileno C de 0,3g usando uma capacidade por unidade de área de 18,27 nF/cm². a) Evolução temporal das curvas de transferência; b) Curvas de saída do TFT após produção; c) Curvas de saída do TFT após 15 dias da produção

Método	V_{ON}	I_{ON}/I_{OFF}	V_T	S	μ_{FE}	μ_{SAT}	Histerese
150 °C	(V)		(V)	(V/dec)	(cm ² /Vs)	(cm ² /Vs)	(V)
A (t=15)	-4,17	$3,09 \times 10^8$	-2,23	0,36	9,88	9,53	≈ 0
A (t=15), 15 dias	-1,70	$3,49 \times 10^7$	-0,08	0,31	8,27	7,31	≈ 0

tensões no dreno de cerca de 9 V. Este fator é importante, uma vez que, garante-se que o dispositivo ao longo do tempo não se degrada permitindo operar corretamente sempre na mesma faixa de tensões aplicadas.

Além da caracterização elétrica, fez-se também uma caracterização morfológica recorrendo à técnica SEM-FIB de um TFT com as características em cima mencionadas. A figura 6.16 apresenta a imagem transversal de um TFT, que permite distinguir as camadas constituintes e fazer uma análise qualitativa das interfaces deste. É possível observar a uniformidade do filme de parileno C neste TFT. Verifica-se uma ligeira diferença das espessuras medidas por perfilometria indicando que pode existir algum erro associado à espessura do parileno C.

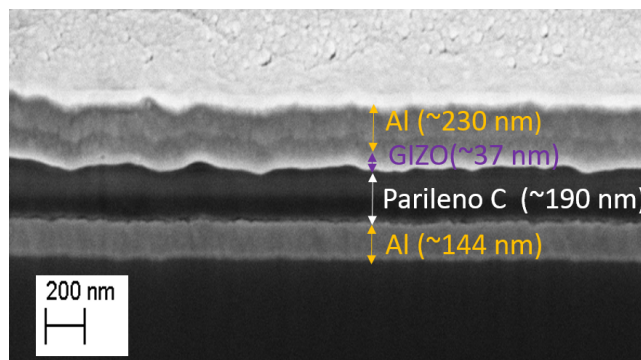
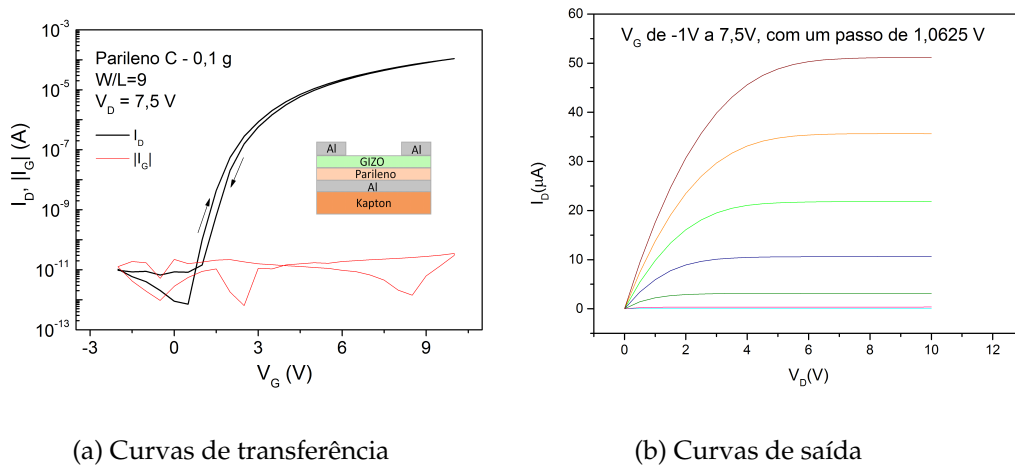


Figura 6.16: Caracterização morfológica das camadas constituintes de um TFT em substrato de kapton com uma camada dielétrica usando uma de massa de dímero de 0,3g.

No substrato de PEN não foi possível caracterizar-se TFTs com massa de dímero de parileno C de 0,1 g devido a correntes de fuga muito elevadas, o que poderá estar relacionado com a rugosidade do substrato como mencionado anteriormente. Decidiu-se por isso, repetir o processo para o substrato de kapton uma vez que obteve-se bons resultados com este substrato com massas de dímero de parileno C de 0,3 g. Produziram-se condensadores e TFTs utilizando as condições em cima mencionadas, mudando apenas a massa do dímero na deposição do filme de parileno C. Após a produção, fez-se um

recozimento na placa de aquecimento a 150 °C. Posteriormente, por perfilometria mediuse a espessura do filme de parileno nos condensadores onde, obteve-se uma espessura de 90 nm e por fim, fez-se a caracterização elétrica.

A figura 6.17 apresenta as curvas de transferência e de saída para estes TFTs, e a tabela 6.15 apresenta os respectivos parâmetros, usando a capacidade por unidade de área do condensador MIM em substrato de kapton de 24,80 nF/cm².



(a) Curvas de transferência

(b) Curvas de saída

Figura 6.17: Caracterização elétrica de TFTs em substratos de kapton para uma massa de dímero de parileno C de 0,1 g com recozimento a 150 °C. a) Curvas de transferência; b) Curvas de saída

Tabela 6.15: Características elétricas de TFTs com deposição de parileno C com 0,1g de dímero, e substrato de Kapton com recozimento a 150 °C, usando uma capacidade por unidade de área de 24,80 nF/cm².

V_{ON} (V)	I_{ON}/I_{OFF}	V_T (V)	S (V/dec)	μ_{FE} (cm ² /Vs)	μ_{SAT} (cm ² /Vs)	Histerese (V)
0,5	$1,21 \times 10^8$	2,73	0,26	20,02	19,08	0,5

Obteve-se TFTs com um ótimo desempenho mesmo para espessuras do dielétrico de 90 nm. Estes TFTs apresentam uma excelente razão I_{ON}/I_{OFF} com um rácio de 10^8 e com uma corrente aplicada à porta (I_G) muito baixa na ordem dos 10^{-11} A e os 10^{-12} A, concluindo a grande qualidade obtida para o parileno C como dielétrico mesmo para espessuras mais baixas. Além disto, o parâmetro S obtido de 0,26, foi o valor de parâmetro S mais baixo obtido neste trabalho. Estes fatores juntamente com uma pequena histerese, revelam a grande qualidade de interface dielétrico/semicondutor obtida para estes TFTs.

Verificou-se uma alteração significativa do valor da tensão limiar em relação aos restantes TFTs estudados, sendo o único TFT com $V_T > 0$. Esta alteração do valor de V_T deve-se à diferença da proporção molar do alvo de GIZO (1:1:1), que tende a que o TFT

tenha um V_{ON} também mais positivo. Segundo Barquinha [50], elevadas concentrações de índio, favorecem μ_{FE} mas, provoca um deslocamento de V_{ON} para valores mais negativos que pode ser alterado variando estas proporções, que foi o que sucedeu neste trabalho. A redução da proporção molar de índio de 1:2:1 para 1:1:1 provocou a alteração de V_{ON} para valores mais positivos, mas tanto a μ_{FE} como μ_{SAT} diminuíram ligeiramente.

A figura 6.17b apresenta as curvas de saída deste TFT com um V_G de -1 V a $7,5$ V com um passo de 1 V e com um V_D de 0 V a 10 V. As curvas de saída mostram que a saturação é atingida para tensões no dreno perto dos 6 V, permitindo o dispositivo operar corretamente numa faixa de tensões aplicadas pouco estreita.

Pela análise destes TFTs concluiu-se que com as condições todas otimizadas para o filme de parileno C é possível desenvolver TFTs com espessuras de dielétricas muito finas (90 nm), produzindo um dispositivo com desempenho muito notável.

Tal como no estudo anterior, realizou-se uma análise morfológica por SEM-FIB mas, neste caso a secção transversal de estudo foi um condensador MIM, sobre o mesmo substrato de kapton onde se produziu os TFTs com um dielétrico cuja a massa de dímero utilizada foi de $0,1$ g, apresentada na figura 6.18. Nesta secção transversal observa-se as diferentes camadas bem definidas e, uma camada uniforme de parileno C garante a qualidade das interfaces entre os contactos, tal como esperado pelos ótimos resultados obtidos nestes dispositivos. As espessuras obtidas nesta secção transversal também apresentam algumas diferenças em relação às espessuras medidas por perfilometria.

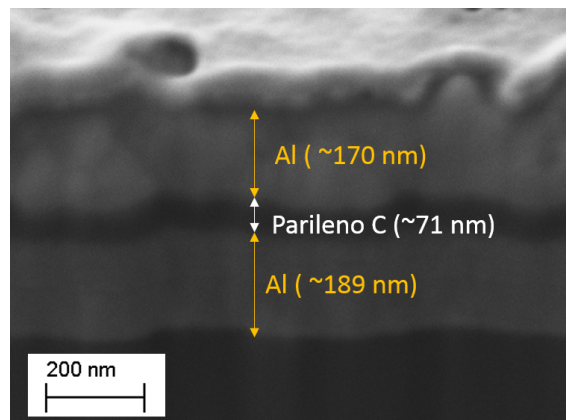


Figura 6.18: Caracterização morfológica das camadas constituintes dos condensadores MIM em substrato de kapton.

Em suma, pelas análises em cima realizadas concluiu-se que o processo de aplicação de promotor de adesão que garante dispositivos, tanto condensadores como TFTs com maior estabilidade, reprodutibilidade e melhores características elétricas é o método A com um tempo de secagem ao ar do promotor de adesão de 15 minutos, com um recozimento a 150 °C após deposição dos filmes finos.

6.2 Parileno N como dielétrico em condensadores e TFTs

Após a otimização do filme de parileno C como dielétrico em TFTs iniciou-se o estudo de parileno N como dielétrico em condensadores e TFTs partindo das condições já otimizadas para o parileno C. No entanto, foi necessário proceder a ajustes nas temperaturas e pressão da deposição de parileno de acordo com o manual do sistema de deposição de parileno [63], cujos parâmetros utilizados estão apresentados na secção 5.

Iniciou-se o estudo estabelecendo uma relação entre a massa do dímero e a espessura de filme de parileno N, e para tal usou-se três massas diferentes de dímero de parileno N sobre silício e em simultâneo fez-se a deposição dos filmes de parileno N para os condensadores e TFTs. Neste estudo, produziram-se TFTs com dielétrico de parileno N com uma massa de dímero de 0,3 g tal como, no estudo do parileno C. Após as deposições dos filmes constituintes dos dispositivos, utilizou-se a técnica de perfilometria para medição das espessuras dos filmes sobre o substrato de silício. A tabela 6.16 apresenta os resultados obtidos das medições e a figura 6.19 apresenta a relação obtida.

Tabela 6.16: Espessura correspondente à massa de dímero de parileno N depositado.

Massa (g)	Espessura (nm)
1	580
0,5	250
0,3	155

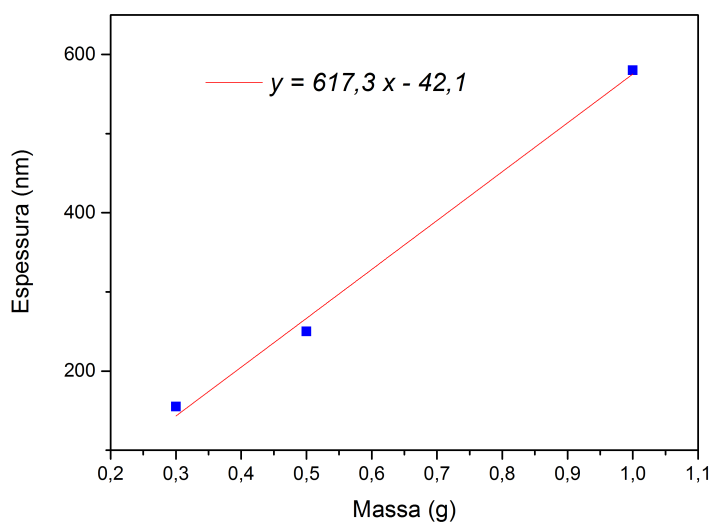


Figura 6.19: Espessura do filme de parileno N em função da massa de dímero.

A figura 6.20 apresenta as curvas C-V obtidas para os condensadores para as diferentes massas de dímero de parileno N depositadas sem recozimento e com recozimento a 150 °C. Foram produzidos MIS nas mesmas condições, mas apenas o MIS para uma massa de 0,3 g apresentado na figura 6.20d não apresenta correntes de fuga de 10^{-3} A.

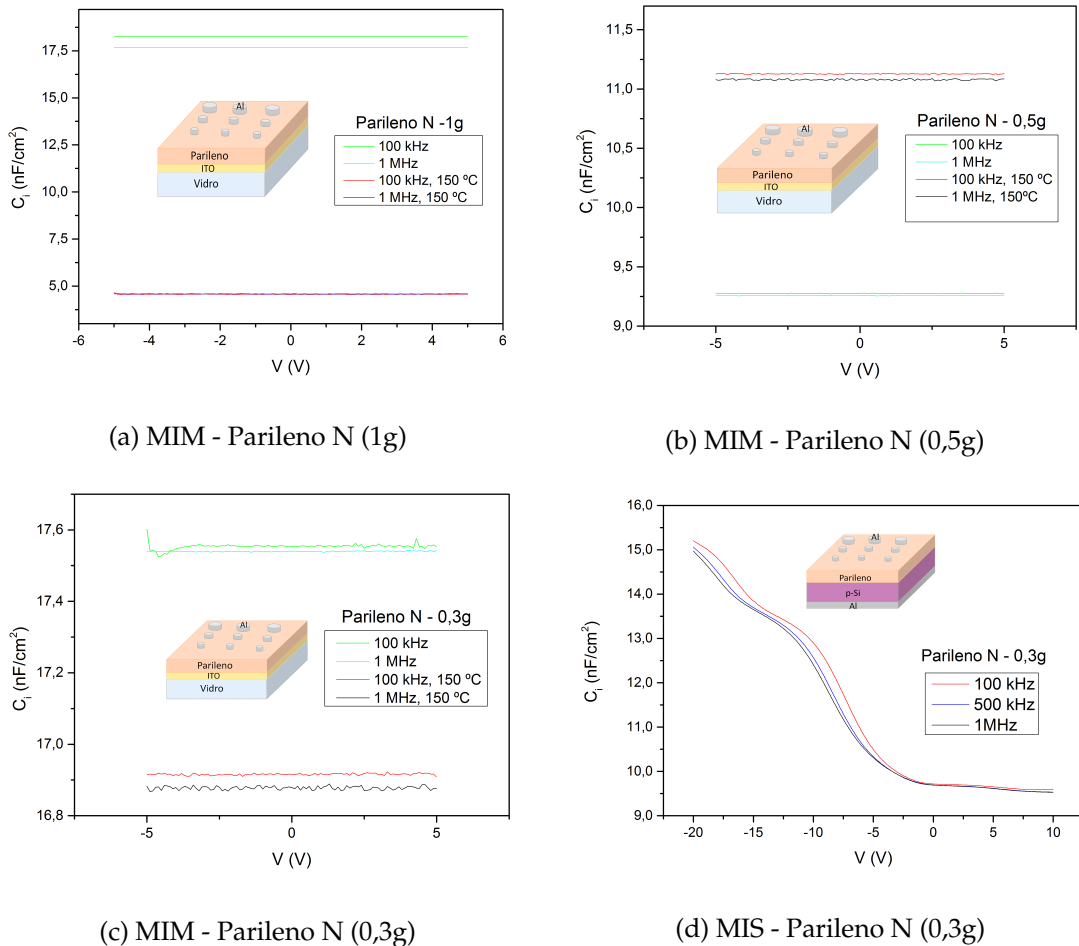


Figura 6.20: Curvas C-V para condensadores com parileno N como isolante para diferentes massa de dímero. a) Condensador MIM com massa de dímero de parileno de 1g; b) Condensador MIM com massa de dímero de parileno de 0,5g; c) Condensador MIM com massa de dímero de parileno de 0,3g; d) Condensador MIS com massa de dímero de parileno de 1g

Na tabela 6.17 encontram-se as constantes dielétricas obtidas para os condensadores produzidos com diferentes massas de dímero de parileno N. Tal como esperado, apresenta uma constante dielétrica praticamente constante com a frequência. Foi o condensador com massa de dímero de 0,5 g sem recozimento que apresentou a constante dielétrica mais próxima do esperado de 2,65. Contudo, com recozimento o condensador com essa massa apresenta um comportamento pouco esperado, obtendo-se constantes dielétricas superiores ao esperado.

A constante dielétrica obtida para a massa de dímero de 0,3 g é a mais elevada no entanto, pela corrente de fuga obtida de 10^{-8} verifica-se que apesar de baixa espessura o

parileno N comporta-se como bom isolante. Na pesquisa bibliográfica a espessura mais fina de parileno N depositada em dispositivos é nas dezenas dos μm , pelo que não foi possível estabelecer relações com os nossos resultados. Como foi explicado anteriormente, as capacidades são inferiores para os condensadores com recozimento e por conseguinte as constantes dielétricas também são inferiores. Esta alteração com o recozimento poderá estar associada a alterações estruturais nos filmes.

Tal como aconteceu com a deposição de parileno C, não se conseguiram obter condensadores MIM, vidro/Al/parileno N/Al, independentemente da máscara utilizada.

Tabela 6.17: Constante dielétrica, k , do parileno N para diferentes massas de dímero, obtida para frequências de 100 kHz, 500 kHz e 1 MHz para condensadores sem recozimento e com recozimento a 150 °C.

Condensador	Dímero (g)	Recozimento (°C)	k	k	k	$ E_r $
			100 kHz	500 kHz	1 MHz	1 MHz (%)
MIM	1	—	2,87	2,91	2,91	9,81
		150	2,83	2,85	2,85	7,55
MIM	0,5	—	2,62	2,61	2,61	1,51
		150	3,14	3,13	3,13	18,11
MIM	0,3	—	3,07	3,06	3,06	15,47
		150	2,97	2,96	2,96	11,70
MIS	0,3	—	2,30	2,25	2,24	15,47

A figura 6.21 apresenta as propriedades elétricas obtidas para um TFT com parileno N com massa de dímero de 0,3 g e com substrato de PEN e a tabela 6.18 apresenta respetivos os parâmetros. Obteve-se um TFT com um bom desempenho como é possível observar pela figura 6.21a com uma boa modelação de corrente entre os elétrodos, com uma razão I_{ON}/I_{OFF} na ordem dos 10^7 e com correntes de fuga reduzidas (10^{-12} A).

Obteve-se um V_{ON} muito próximo de 0 V e um V_T positivo devido ao alvo de GIZO com um proporção molar de 1:2:2, pelos motivos anteriormente mencionados. O valor de mobilidades mais baixas em comparação com o parileno C era de esperar, uma vez que, o parileno N apresenta uma constante dielétrica inferior ao do parileno C resultando na diminuição da capacidade do condensador. Esta diminuição vai diminuir o número de cargas que deslocam-se pelo material, refletindo-se na mobilidade [2]. O parâmetro S apresenta um valor inferior a 1 como esperado no entanto, a presença de uma histerese de cerca de 1,20 V indica a presença de defeitos na interface dielétrico/semicondutor.

Será necessário produzir mais dispositivos de forma a encontrar algumas respostas relativamente ao comportamento do parileno N em condensadores MIS e de forma a

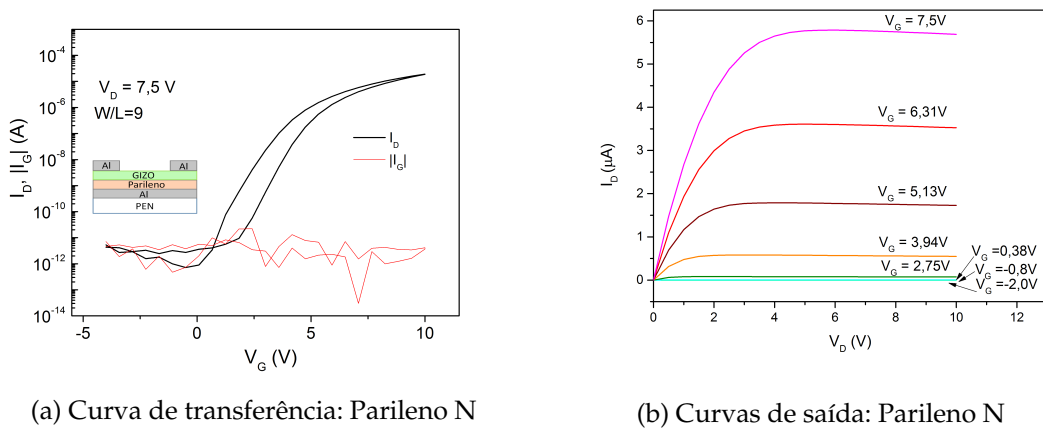


Figura 6.21: Propriedades elétricas de TFTs com dielétrico de parileno N com massa de dímero de 0,3 g e com recozimento a 150 °C: a) Curva de transferência; b) Curvas de saída.

garantir reprodutibilidade dos TFTs.

Tabela 6.18: Parâmetros elétricos de TFTs com dielétrico de parileno N com massa de dímero de 0,3 g com recozimento a 150 °C.

V_{ON} (V)	I_{ON}/I_{OFF}	V_T (V)	S (V/dec)	μ_{FE} (cm^2/Vs)	μ_{SAT} (cm^2/Vs)	Histerese (V)
-0,5	$2,06 \times 10^7$	3,50	0,52	5,91	6,53	1,20

Através da técnica SEM-FIB procedeu-se a uma caracterização morfológica de um condensador MIM que foi depositado no mesmo substrato de kapton que os TFTs de parileno N com massa de dímero de 0,3 g. A figura 6.22 apresenta a imagem transversal desse condensador sendo possível distinguir as camadas constituintes assim como, avaliar a qualidade das interfaces. Verifica-se que o filme de parileno N apresenta uma grande uniformidade resultando em boas interfaces com ambos os contactos. Mais uma vez verificou-se uma grande discrepância na espessura entre os valores obtidos por perfilometria e por SEM-FIB.

6.3 TFTs flexíveis em substrato de Parileno C

No final do trabalho experimental surgiu a oportunidade de tentar implementar o próprio parileno como substrato e foram feitos dois testes, um usando máscaras mecânicas em que utilizou-se o PEN como base e outro utilizando técnicas de litografia com base o vidro.

- 1º teste

Num teste inicial, tentou-se uma nova estrutura de TFT utilizando o parileno C como substrato e como base de deposição o PEN, esta estrutura encontra-se representada na

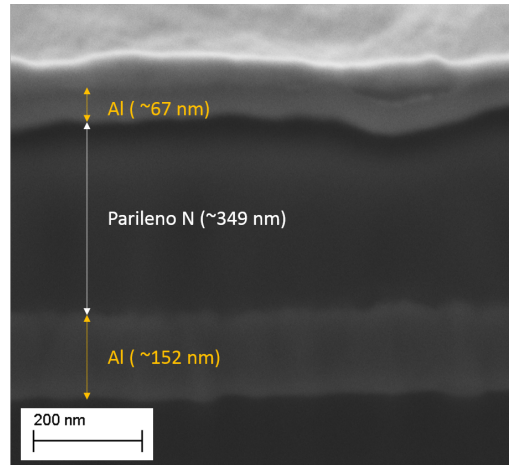


Figura 6.22: Caracterização morfológica das camadas constituintes dos condensadores MIM em substrato de kapton.

figura 6.23. Depositou-se uma massa de dímero de parileno C de 2 g como substrato e uma massa de dímero de parileno C de 0,3 g para a camada dielétrica. Após as deposições de todas as camadas constituintes dos TFTs fez-se um recozimento a 150 °C e mediu-se a espessura do dielétrico por perfilometria onde, verificou-se que este tinha 155 nm. Fez-se uma caracterização elétrica mas, não foi possível obter nenhuma curva característica deste dispositivo porque, as medições foram interrompidas devido ao excesso de corrente no eletrodo porta.

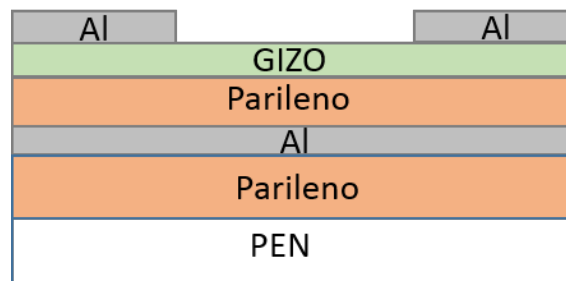


Figura 6.23: TFT com nova estrutura: PEN/parileno C/ Al (eletrodo de porta)/parileno C (dielétrico)/ Al (fonte e dreno).

Este comportamento não era expectável pelos estudos em cima realizados mas, pelo microscópio ótico verificou-se que os dispositivos estavam degradados, figura 6.24. O parileno C como substrato poderá ter sofrido algumas alterações na superfície perdendo a uniformidade quando repetiu-se o processo de aplicação do promotor de adesão para a camada dielétrica e por sua vez, as restantes camadas sofreram alterações.

- 2º teste

Num segundo teste produziu-se TFTs flexíveis em que o parileno C foi utilizado como substrato e como dielétrico e além disso, utilizou-se como técnica de padronização

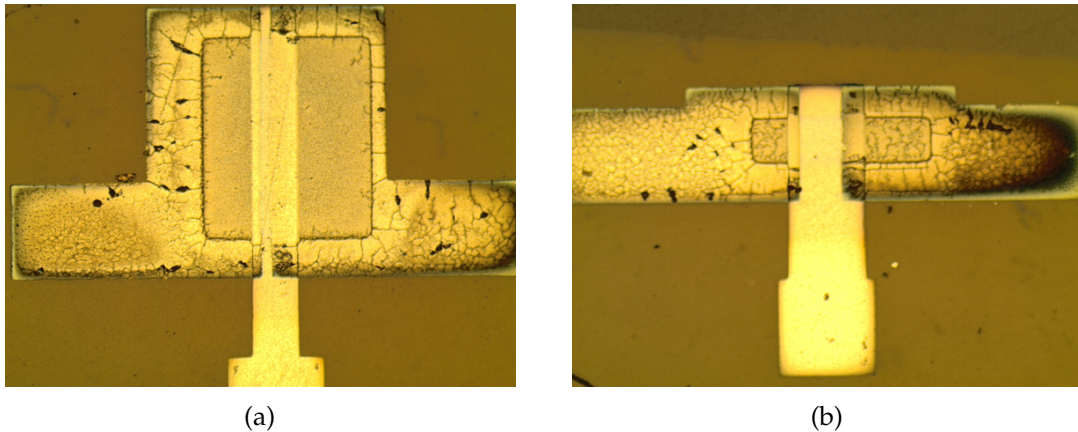


Figura 6.24: Imagem retirada de microscópio ótico dos TFTs com uma camada de parileno C como base sobre o substrato: a) TFT com $W/L=9$; b) TFT com $W/L=4$

a litografia, a figura 6.25 apresenta a estrutura destes dispositivos. Nestes dispositivos utilizou-se uma massa de dímero de parileno C de 33,3 g com intuito de obter um substrato com cerca de $20 \mu\text{m}$. Após a deposição dos filmes finos, mediu-se por perfilometria a espessura do dielétrico para uma massa de dímero de parileno C de 0,3 g e obteve-se uma espessura de cerca de 100 nm. De seguida, fez-se uma caracterização elétrica, a figura 6.26 apresenta a curva de transferência e as curvas de saída para estes TFTs. Os parâmetros elétricos encontram-se na tabela 6.19.

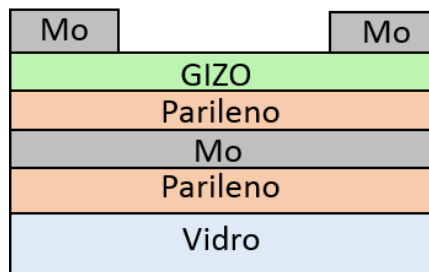
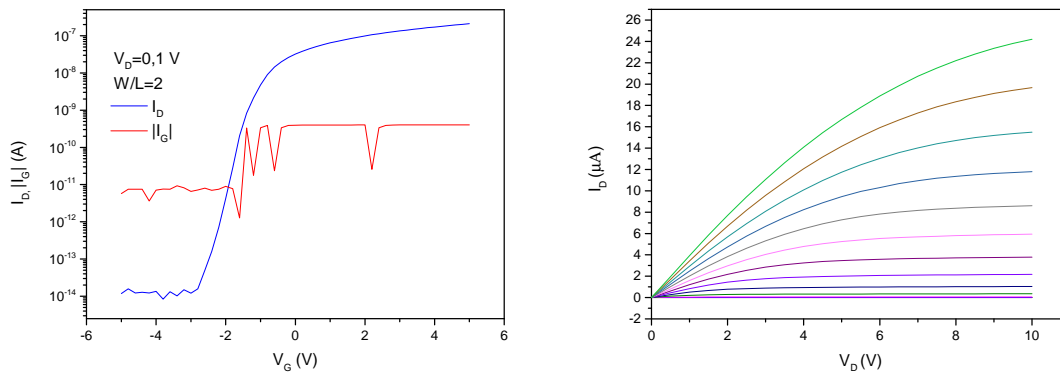


Figura 6.25: TFT flexível em substrato de parileno C. Composto por vidro *corning* e parileno C como substrato, molibdénio como elétrodo de porta, fonte e dreno e parileno C como dielétrico.

Pela análise da curva de transferência verifica-se que este TFT tem um excelente desempenho, com uma razão ON/OFF de cerca de 10^7 e com uma tensão V_{ON} de $-3,4 \text{ V}$. No entanto, verifica um aumento da corrente no elétrodo de porta para tensões mais elevadas não obstante, mantém uma boa qualidade como dielétrico.

Pelas curvas de saída concluiu-se que a saturação ocorre para tensões no dreno superiores a 7 V. Estes dispositivos necessitam de mais estudos, para confirmas a reprodutibilidade destes resultados.



(a) Curva de transferência: substrato parileno C (b) Curvas de saída: substrato de parileno C

Figura 6.26: Caracterização elétrica de TFTs com substrato de parileno C. a) Curva de transferência; b) Curvas de saída.

Tabela 6.19: Características elétricas de TFTs com substrato de Parileno C.

V_{ON}	I_{ON}/I_{OFF}	V_T	S	μ_{FE}
(V)		(V)	(V/dec)	(cm^2/Vs)
-3,4	$1,83 \times 10^7$	-0,64	0,24	12,2

6.4 Caracterização óptica e estrutural de filmes finos de Parileno

6.4.1 Espectroscopia de infravermelho com transformada de Fourier

A técnica de FT-IR foi utilizada neste trabalho com intuito de aprofundar o estudo do filme fino de parileno C com recozimento, analisando as quebras e as formações de ligações químicas. Neste estudo, utilizou-se um filme de parileno C depositado a partir de 0,3 g de dímero sobre silício polido em ambas as fases onde, fez-se um varrimento do número de onda de 4500 a 400cm^{-1} e de seguida recorreu-se a amostra a 150°C e fez-se uma nova medição passado 4 horas. Os dados adquiridos para ambas as condições são apresentados na figura 6.27.

Numa primeira análise observa-se que após o recozimento há um deslocamento da transmitância para valores mais baixos. A banda mais notável localizada entre os $1300 - 575\text{cm}^{-1}$ é representativa da substituição aromática na posição 1,4 mais especificamente, a 609cm^{-1} . Também é possível encontrar ligações simples de carbono-oxigénio na banda de $1300 - 1100\text{cm}^{-1}$, ambas as bandas foram também apresentados por Kim et al. [84]. De acordo com Lin [85] e com a base dados de FTIR [86], os picos entre $3100 - 2800\text{cm}^{-1}$ são representativos das vibrações de estiramento, do inglês *stretching*, de C-H. Também por essa base dados, e com o trabalho de Lin, concluiu-se que o pico não muito visível a 1695cm^{-1} trata-se de uma ligação dupla de carbono-oxigénio. É visível que os grupos de

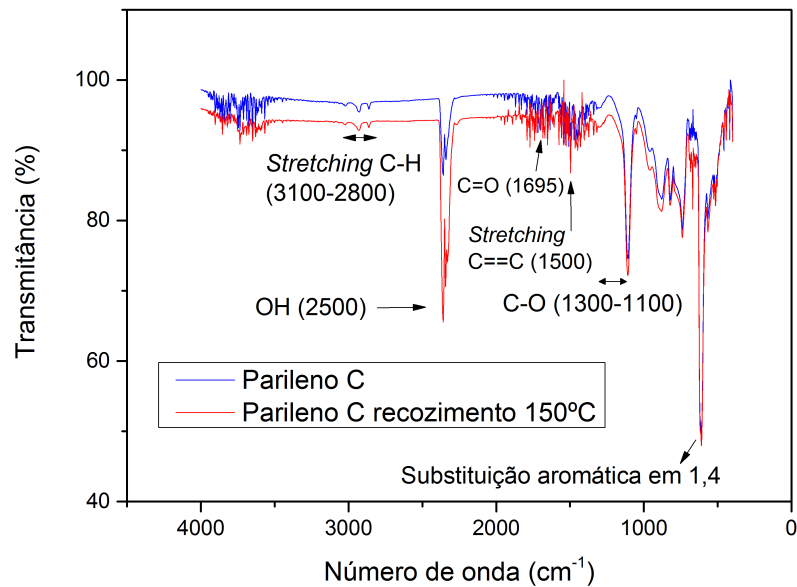


Figura 6.27: Espectros de FT-IR para filmes finos de parileno C depositados sobre silício sem recozimento e com recozimento a 150 °C.

carbono-oxigênio tanto de ligação simples como dupla aumentaram em profundidade, o que leva a concluir que, durante o recozimento houve oxidação do parileno C o mesmo, foi verificado por Lin [85]. Além disto, pela base de dados de FTIR [86], ainda é possível encontrar vibrações de estiramento de CH fora do plano entre 650 – 750 cm^{-1} .

Deste estudo concluiu-se que há uma mudança no filme de parileno C após o recozimento e está essencialmente associado a um processo de oxidação.

6.4.2 Difração de raios-X

Recorreu-se à técnica de difração de raios-X para avaliar o comportamento do filme fino de parileno quando sujeito aos tratamentos térmicos utilizados na produção dos TFTs, uma vez que pela caracterização elétrica verificou-se que existia uma alteração no comportamento do parileno C e parileno N quando recozidos, como a diminuição da capacidade.

Numa primeira abordagem, estudou-se um substrato de silício com um filme de parileno C depositado com uma massa de dímero de 0,3 g. Tal como mencionado anteriormente, utilizou-se o difratômetro PRO PANalytical X'Pert onde, fez-se um recozimento *in situ* inicialmente a uma temperatura de 30 °C e obteve-se o difratograma. De seguida, recozeu-se *in situ* até 150 °C e obteve-se outro difratograma a esse tempo e por fim esperou-se pelo arrefecimento até 30 °C e obteve-se o último difratograma. A figura 6.28 apresenta o respetivos difratogramas para o varrimento entre $2\theta = 10^\circ$ e $2\theta = 20^\circ$ para o recozimento *in situ*. Na tabela 6.20 encontra-se os resultados obtidos para cada caso.

Pela análise das medidas, verifica-se que há uma alteração da estrutura do filme fino de parileno C com o recozimento como esperado. O pico de difração de parileno C surge a um ângulo $2\theta = 13,79^\circ$ sem recozimento sofrendo uma ligeira alteração após recozimento para $2\theta = 13,73^\circ$. O pico de difração do parileno C sem recozimento corresponde à orientação preferencial (020) da célula unitária monoclinica sendo denominada por fase alfa do parileno C [87].

Através da expressão 4.1 determinou-se o espaço interplanar para cada uma das condições entre dois planos cristalinos, com o comprimento de onda de raios-X emitido de $\lambda = 1,540 \text{ \AA}$, para o pico $2\theta = 13,79^\circ$, $2\theta = 13,73^\circ$ e $2\theta = 14,02^\circ$ e $n = 1$. A tabela 6.20 apresenta os resultados obtidos.

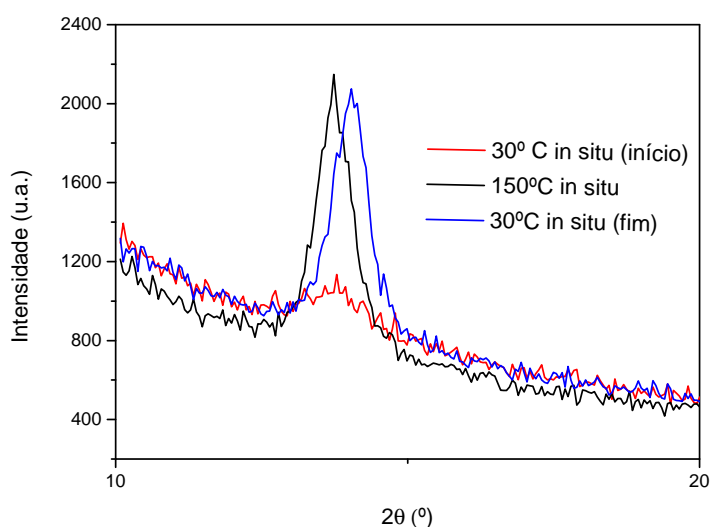


Figura 6.28: Difratoograma de raios-X para filmes de parileno C depositados com massa de dímero de 0,3 g sobre silício com recozimento *in situ* de 30°C a 150°C *in situ* e com arrefecimento até 30°C .

É visível um crescimento da altura do pico de difração e um estreitamento da largura a meia altura, de onde se conclui que o filme de parileno C sofreu um processo de cristalização após o recozimento. Este estreitamento da largura a meia altura está geralmente associado a um aumento do tamanho do cristalito. O tamanho de cristalito foi obtido através da equação de Scherrer [51]:

$$D = \frac{0,9\lambda}{B \cos \theta_B} \quad (6.1)$$

onde B é o máximo da largura à meia altura e θ_B o ângulo de Bragg. Os resultados encontram-se na tabela 6.20, e pode-se concluir que houve um aumento do tamanho do cristalito com a temperatura como esperado, e como mencionado em trabalhos como [87] e [85].

6.4. CARACTERIZAÇÃO ÓTICA E ESTRUTURAL DE FILMES FINOS DE PARILENO

Tabela 6.20: Resultados de raios-X para amostras de filmes de parileno C em substrato de silício com recozimento *in situ* de 30 °C a 150 °C *in situ* e com arrefecimento até 30 °C.

Condição Amostra	Posição do pico	d	FWHM	Tamanho do cristalito
	$2\theta(^{\circ})$	(Å)	$2\theta(^{\circ})$	(Å)
Recozimento 30 °C (início)	13,79	6,42	2,35	34,06
Recozimento 150 °C	13,73	6,44	0,71	112,63
Recozimento 30 °C (fim)	14,02	6,31	0,73	109,99

Também verifica-se um ligeiro aumento do espaçamento interplanar durante o recozimento, indicativo da expansão térmica do parileno C [85]. Além disso, com o arrefecimento do substrato para 30 °C observa-se uma nova deslocação do pico para $2\theta = 14,02^{\circ}$, representando a compressão da rede cristalina. Esta expansão e compressão térmica pode originar tensões que podem resultar em falhas de aderência [88] e por conseguinte, diminuiu a uniformidade do filme fino de parileno C causando uma diminuição da capacidade do dielétrico.

Este estudo permite concluir que a cristalinidade do parileno C é irreversível após o recozimento e sobre os processos de expansão e compressão acentuados do filme fino de parileno C.

O mesmo estudo foi feito para o filme de parileno N depositado com uma massa de dímero de 0,3 g sobre silício. A figura 6.29 apresenta os resultados medidos por raios-X para essas amostras e a tabela 6.21 apresenta os resultados obtidos tanto para a posição dos picos assim como, a distância interplanar, obtida pela expressão 4.1 e o tamanho do cristalito obtido pela expressão 6.1.

Tabela 6.21: Difrátograma de raios-X para filmes de parileno N depositados com massa de dímero de 0,3 g sobre silício com recozimento *in situ* de 30 °C a 150 °C *in situ* e com arrefecimento até 30 °C.

Condição Amostra	Posição do pico	d	FWHM	Tamanho do cristalito
	$2\theta(^{\circ})$	(Å)	$2\theta(^{\circ})$	(Å)
Recozimento 30 °C (início)	16,60	5,34	0,85	94,68
Recozimento 150 °C	16,77	5,28	0,74	108,52
Recozimento 30 °C (fim)	16,64	5,32	0,79	101,63

Pela análise dos resultados obtidos, verifica-se que com o recozimento o filme fino de parileno N cristaliza, apresentando à semelhança do parileno C processos de expansão e compressão do filme. A alteração mais notável é na intensidade do pico, onde verifica-se que o parileno N também se torna mais cristalino com o recozimento. Também observa-se

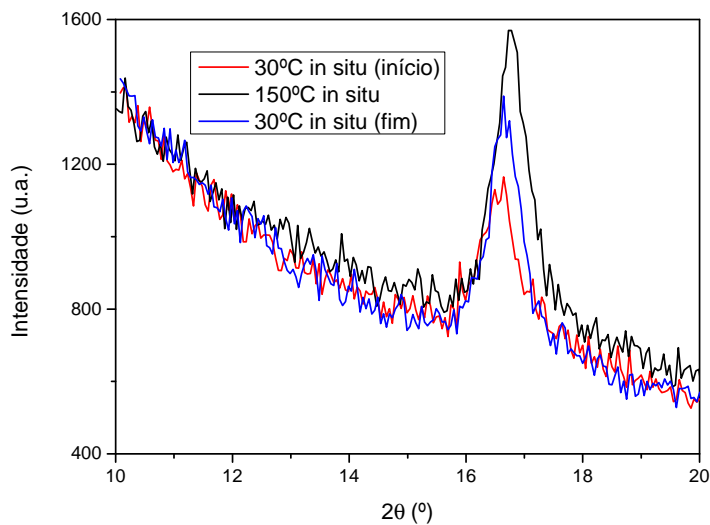


Figura 6.29: Difratograma de raios-X para filmes de parileno N depositados com massa de dímero de 0,3 g sobre silício com recozimento *in situ* de 30 °C a 150 °C *in situ* e com arrefecimento até 30 °C.

um estreitamento do pico após recozimento indicando que há um aumento do tamanho do cristalito. Pela equação 6.1 determinou-se o tamanho do cristalito e verificou-se o aumento de 94,68 Å para 108,52 Å. No trabalho de Kachroudi et al. faz-se referência a mais dois picos a $2\theta = 20,21^\circ$ e a $2\theta = 22,70^\circ$ após o recozimento, que ainda não tinham sido identificados em nenhum outro trabalho, no entanto, a temperatura de recozimento foi de 230 °C que é referida como temperatura de transição da forma- α para a forma- β_1 , o que pode justificar a não visualização desses dois picos adicionais no nosso estudo.

O parileno N apresenta irreversibilidade em relação à cristalinidade após o recozimento, tal como no parileno C. Apenas o pico 2θ move-se em direção ao pico inicial mas, a intensidade deste mantém-se superior assim como o tamanho do cristalito.

CONCLUSÃO E PERSPETIVAS FUTURAS

O principal objetivo deste trabalho foi otimizar o filme fino de parileno C como isolante em condensadores MIM e MIS e posteriormente aplicar essas condições em TFTs híbridos com substratos flexíveis. Neste trabalho avaliou-se o desempenho do parileno C como dielétrico nessas estruturas e estudou-se o comportamento dos filmes de parileno C quando sujeitos a tratamentos térmicos. Além disto, iniciou-se o mesmo estudo para filmes finos de parileno N como isolante em condensadores MIM e MIS e aplicou-se também a TFTs com substratos flexíveis. Avaliou-se o seu desempenho como dielétrico e a sua cristalinidade após o recozimento tal como no parileno C. Adicionalmente, produziu-se TFTs em que utilizou-se simultaneamente o parileno C como substrato e como dielétrico.

No estudo dos condensadores MIM e MIS com filmes de parileno C como isolante, encontrou-se as principais condições que otimizam estes dispositivos inerentes às condições de deposição. Concluiu-se que as condições de deposição que permitem obter um bom desempenho e onde se obteve o valor da constante dielétrica a 1 MHz mais próximo do teórico, foi para uma massa de dímero de 0,3 g, com uma pressão de trabalho de 16 unidades de vácuo e com recurso a promotor de adesão por silanização. No entanto, para condensadores MIS verificou-se que o comportamento não era o ideal mesmo com recurso ao promotor de adesão, sendo necessário alterar as propriedades hidrofóbicas da superfície do silício por meio de uma solução básica permitindo uma melhor adesão do promotor de adesão ao silício.

Pela elevada relevância que o promotor de adesão apresenta nestes dispositivos, vários métodos de aplicação do promotor de adesão por silanização foram estudados. O processo de silanização por meio aquoso e com um tempo de secagem do substrato ao ar de 15 minutos, método A, foi o que permitiu obter condensadores com melhor desempenho. Com estas condições de otimização obteve-se condensadores MIM com estruturas de Vidro/ITO/Parileno C/Al com uma capacidade média de $(18,25 \pm 0,77)$ nF/cm².

Com o estudo preliminar do teste de adesão, concluiu-se que o filme de parileno C

sobre o vidro com filme de ITO apresenta uma maior adesão em relação ao filme de parileno C sobre o vidro com filme de alumínio. Por isso, este teste apesar de requerer um maior número de ensaios para ser conclusivo, é concordante com a caracterização elétrica destes condensadores. Deste teste pode-se induzir que uma melhor adesão dos filmes de parileno ao substrato está diretamente relacionado com a qualidade do parileno C como isolante, nestas estruturas capacitivas.

No caso dos condensadores MIS nas mesmas condições de otimização, obteve-se condensadores com capacidades médias de $(14, 14 \pm 0, 18)$ nF/cm² e com correntes de fuga na ordem dos 10^{-8} A.

Na produção de TFTs híbridos flexíveis, utilizaram-se os mesmos parâmetros em cima mencionados que otimizam o parileno C como isolante. Apesar dos substratos usados serem poliméricos, PEN e Kapton, dos diferentes métodos de silanização estudados verificou-se que, o que otimiza o parileno C como dielétrico em TFTs é a condição segundo o método A, tal como nos condensadores. Além desta condição, observou-se que o recozimento dos dispositivos, tanto dos condensadores como dos TFTs, alteram o desempenho destes. Com o recozimento verificou-se uma diminuição da capacidade destes condensadores e também por análise de raios-X verificou-se que há um aumento da distância interplanar e conseqüentemente um aumento do tamanho do cristalito, ou seja, o filme de parileno C torna-se mais cristalino. Além disso, pela análise de FT-IR também se confirmou uma alteração das propriedades do filme devido a um processo de oxidação provocado pelo recozimento.

Nestas condições obtiveram-se TFTs em substratos de PEN com um comportamento bastante estável, mesmo após a exposição a condições atmosféricas durante um mês e sem camada de passivação, apresentando razões *ON/OFF* superiores a 10^7 , com um V_{ON} de cerca de -3 V e sem histerese. O parileno C apresenta um excelente desempenho como dielétrico, apresentando correntes de fuga na ordem dos 10^{-12} A, que se mantém constante com a variação da tensão no eletrodo de porta. Obtiveram-se também TFTs com um bom desempenho nos dispositivos produzidos segundo Fernandes mas, estes TFTs apresentaram uma maior variabilidade das características após algum tempo sobre condições atmosféricas.

Nos TFTs em substratos de kapton também se obteve razões *ON/OFF* de cerca de 10^7 após 15 dias sujeitos às condições atmosféricas, apresentando também um V_{ON} mais positivo do que no substrato de PEN, todavia este parâmetro não é comparável porque, houve uma alteração da proporção no alvo de GIZO, que é responsável por este deslocamento.

Somente se obtiveram TFTs com um bom desempenho do dielétrico de parileno C com massas de dímero de parileno C de 0,1 g com substrato de kapton pois, este apresenta uma superfície mais uniforme que o substrato de PEN. Com esta redução de massa de dímero obteve-se um dielétrico com espessura de ≈ 90 nm e com uma corrente de fuga no dielétrico na ordem dos 10^{-11} A. Este TFT apresenta uma razão *ON/OFF* de 10^8 A com um V_{ON} de 0,5 V e praticamente sem histerese. Este TFT apresenta excelentes características, com um elevado desempenhado e onde se conclui que o parileno C como

dielétrico encontra-se otimizado mesmo para espessuras mais finas.

Além do parileno C, iniciou-se o estudo do parileno N como isolante em condensadores e posterior aplicação em TFTs. Das diferentes massas de dímero utilizadas, obtiveram-se diferentes espessuras de isolantes de parileno N e verificou-se que para 0,3 g obtém-se uma espessura de cerca de 155 nm com uma constante dielétrica de 2,96 invariante com a frequência e muito próxima do valor previsto de 2,66.

Os TFTs de parileno N em substratos de PEN, também apresentam um bom desempenho com razões ON/OFF na ordem dos 10^7 e com correntes de fuga na ordem dos 10^{-11} A. Estes dispositivos apresentam um V_{ON} de $-0,5$ V mas, com uma histerese superior à dos TFTs com dielétrico de parileno C. A análise por difração de raios-X deste filme, mostra menos variabilidade da cristalinidade com o recozimento mas, um estudo com temperaturas mais elevadas seria relevante para esta conclusão.

Em suma, obteve-se TFTs híbridos flexíveis com filmes finos de parileno C e parileno N como dielétrico, com um ótimo desempenho em condições de produção otimizadas a partir do estudo de condensadores MIM e MIS.

Perspetivas Futuras

Este trabalho permitiu identificar alguns pontos críticos que deverão ser explorados no futuro:

- A discrepância que se verificou nas espessuras medidas por perfilometria e por SEM-FIB indicam que os valores calculados das capacidades poderão estar afetados de algum erro. A técnica de perfilometria poderá não ser a mais correta pois a ponta do perfilómetro poderá estar a distorcer o filme de parileno levando a medidas incorretas. O recurso à técnica de elipsometria espectroscópica será uma opção futura para a determinação da espessura do filme de parileno.
- Usando as mesmas estruturas de condensadores verificou-se que o comportamento dos filmes de parileno sobre o alumínio, sobre o ITO e sobre o silício são bastante diferentes. Por isso, deverá explorar-se com mais detalhe a interface e adesão do parileno a cada material específico utilizando técnicas de elipsometria espectroscópica, interferometria e reflectometria.
- Nestes estudos não se abordou a espessura de promotor obtida através dos vários processos de promoção. As técnicas acima referidas poderão trazer também mais informação sobre a monocamada do promotor de adesão e complementar os resultados obtidos.
- Tornou-se também notório no final deste trabalho a necessidade de se conseguir quantificar a adesão do parileno às superfícies, pelo que deverão ser exploradas ensaios mecânicos e ensaios químicos.

- Seria interessante também efetuar tratamentos de plasma nas superfícies de modo a tentar melhorar a adesão, especialmente ao alumínio.
- Pretende-se também aprofundar o estudo do parileno N como dielétrico em TFTs de forma a garantir reprodutibilidade.
- A produção de TFTs flexíveis totalmente transparentes com parileno como dielétrico produzidos por fotolitografia, seria também muito interessante.

BIBLIOGRAFIA

- [1] Y. Sun e J. Rogers. "Inorganic Semiconductors for Flexible Electronics". Em: *Advanced Materials* 19.15 (ago. de 2007), pp. 1897–1916. ISSN: 09359648.
- [2] A. Wang. "Threshold voltage in pentacene field effect transistors with parylene dielectric". Tese de doutoramento. Massachusetts Institute of Technology, 2004.
- [3] L. Wang, M.-H. Yoon, G. Lu, Y. Yang, A. Facchetti e T. J. Marks. "High-performance transparent inorganic-organic hybrid thin-film n-type transistors." Em: *Nature materials* 5.11 (nov. de 2006), pp. 893–900. DOI: 10.1038/nmat1755.
- [4] S. Selvarasah. "Ultrathin and highly flexible parylene-c packaged carbon nanotube field effect transistors". Tese de doutoramento. Northeastern University, 2010.
- [5] S. Yang, S.-h. K. Lee Jeong-ik and, W.-s. Cheong, D.-h. Cho, S.-m. Yoon, C.-w. Byun, C.-s. Hwang, H.-y. Chu, K.-i. Cho e T. Ahn. "Environmentally Stable Transparent Organic/Oxide Hybrid Transistor Based on an Oxide Semiconductor and a Polyimide Gate Insulator". Em: *IEEE Electron Device Letters* 31.5 (mai. de 2010), pp. 446–448.
- [6] K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano e H. Hosono. "Amorphous Oxide Semiconductors for High-Performance Flexible Thin-Film Transistors". Em: 45.5B (mai. de 2006), pp. 4303–4308.
- [7] P. Barquinha, L. Pereira, G. Gonçalves, R. Martins e E. Fortunato. "Toward High-Performance Amorphous GIZO TFTs". Em: *Journal of The Electrochemical Society* 156.3 (2009), H161. ISSN: 00134651. DOI: 10.1149/1.3049819.
- [8] J. Jakabovič, J. Kováč, M. Weis, D. Haško, R. Srnánek, P. Valent e R. Resel. "Preparation and properties of thin parylene layers as the gate dielectrics for organic field effect transistors". Em: *Microelectronics Journal* 40.3 (mar. de 2009), pp. 595–597.
- [9] V. Podzorov, V. M. Pudalov e M. E. Gershenson. "Field-effect transistors on rubrene single crystals with parylene gate insulator". Em: *Applied Physics Letters* 82.11 (2003), p. 1739.
- [10] R. Robbins. *SCS Parylene Deposition Tool Manual*. 2014, pp. 1–32.
- [11] W. Gorham. *Para-xylylene polymers*. US Patent 3,342,754. 1967. URL: <https://www.google.pt/patents/US3342754>.

- [12] C. P. Tan e H. G. Craighead. "Surface Engineering and Patterning Using Parylene for Biological Applications". Em: *Materials* 3.3 (2010), p. 1803. ISSN: 1996-1944. DOI: 10.3390/ma3031803. URL: <http://www.mdpi.com/1996-1944/3/3/1803>.
- [13] G Maier. "Low dielectric constant polymers for microelectronics". Em: *Progress in Polymer Science* 26.1 (2001), pp. 3 –65. ISSN: 0079-6700. DOI: [http://dx.doi.org/10.1016/S0079-6700\(00\)00043-5](http://dx.doi.org/10.1016/S0079-6700(00)00043-5).
- [14] P. Tech. *Parylene History*. 2014. URL: <http://www.parylene.com/parylene-history.php> (acedido em 01/02/2015).
- [15] J.-M. Hsu, S. Kammer, E. Jung, L. Rieth, Normann, A Richard e F. Solzbacher. *Characterization of Parylene-C film as an encapsulation material for neural interface devices*. Rel. téc. Department of Material Science e Engineering, University of Utah, Salt Lake City, UT, USA.
- [16] S. P. Coatings. *Electronics Coatings*. 2014. URL: http://scscoatings.com/parylene_applications/electronic-coatings (acedido em 02/02/2015).
- [17] S. C. Systems. *SCS Medical Coatings*. Rel. téc. Special Coating Systems, 2014, pp. 10 –14.
- [18] J. J. Senkevich, C. J. Mitchell, A. Vijayaraghavan, E. V. Barnat, J. F. McDonald e T.-M. Lu. "Unique structure/properties of chemical vapor deposited parylene E". Em: *Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films* 20.4 (2002), p. 1445.
- [19] *The Parylene Coating Process*. <http://www.paryleneengineering.com/properties.html>. Parylene Engineering, 2010. (Acedido em 01/02/2015).
- [20] S. P. Coatings. *SCS Parylene Properties*. 2014. URL: http://scscoatings.com/what_is_parylene/parylene_properties.aspx (acedido em 02/02/2015).
- [21] T.-M. L. Jeffrey B. Fortin. *Chemical Vapor Deposition Polymerization: The Growth and Properties of Parylene of Thin films*. Kluwer Academic Publishers, 2004, pp. 1–5.
- [22] R. Resnick, D. Halliday e K. Krane. *Physics*. Physics Series vol. 3. Wiley, 1992, p. 303.
- [23] A. B. Santa. "Transístores de óxidos semicondutores com óxido de alumínio produzido por solução". Tese de mestrado. Faculdade Ciências e Tecnologia, Universidade Nova de Lisboa, 2014.
- [24] C. R. Iversen. "A High Density MIM Capacitor in a Standard CMOS Process". Em: *JOURNAL OF SEMICONDUCTOR TECHNOLOGY AND SCIENCE* 1.3 (2001), pp. 1–4.
- [25] L. U. o. A. Matsch. *Capacitors, magnetic circuits and transformers*. Ed. por W. Everitt. 1964, p. 350.
- [26] S. Sze. *Physics of Semiconductor Devices*. Wiley-Interscience publication. John Wiley & Sons, 1981. ISBN: 9780471056614.

- [27] M. C. Petty. *Molecular Electronics: From Principles to Practice*. Wiley, Novembro 2007, pp. 319–321.
- [28] M. He e T.-M. Lu. *Metal-dielectric interfaces in gigascale electronics: thermal and electrical stability*. Springer series in materials science. Springer, 2012, pp. 25–29.
- [29] S. Gowrisanker, M. Quevedo-Lopez, H. Alshareef e B. Gnade. “Time dependent breakdown characteristics of parylene dielectric in metal–insulator–metal capacitors”. Em: *Organic Electronics* 10.5 (ago. de 2009), pp. 1024–1027.
- [30] J. Maeng, B. G. Kim, D. Ha e W. J. Chappell. “Thin-film multilayer Parylene interposer for high-density 3D packaging with embedded capacitors”. Em: *2011 IEEE MTT-S International Microwave Symposium* (jun. de 2011), pp. 1–4. DOI: 10.1109/MWSYM.2011.5972979.
- [31] W. Wondmagegn, N. Satyala, I. Mejia-Silva, D. Mao, S. Gowrisanker, H. Alshareef, H. Stiegler, M. Quevedo-Lopez, R. Pieper e B. Gnade. “Experimental and modeling study of the capacitance–voltage characteristics of metal–insulator–semiconductor capacitor based on pentacene/parylene”. Em: *Thin Solid Films* 519.13 (abr. de 2011), pp. 4313–4318.
- [32] S. Brotherton. *Introduction to Thin Film Transistors*. Heidelberg: Springer International Publishing, 2013. ISBN: 978-3-319-00001-5.
- [33] B. Park, K.-J. Im, K. Cho e S. Kim. “Electrical characteristics of gold nanoparticle-embedded {MIS} capacitors with parylene gate dielectric”. Em: *Organic Electronics* 9.5 (2008), pp. 878–882.
- [34] J. Fortin e T. Lu. *Chemical Vapor Deposition Polymerization: The Growth and Properties of Parylene Thin Films*. Springer US, 2013. ISBN: 9781475739015.
- [35] P. Barquinha, L. Pereira, G. Gonçalves, R. Martins e E. Fortunato. “The Effect of Deposition Conditions and Annealing on the Performance of High-Mobility GIZO TFTs”. Em: *Electrochemical and Solid-State Letters* 11.9 (2008), H248–H251. DOI: 10.1149/1.2945869.
- [36] J. H. Na, M. Kitamura e Y. Arakawa. “Organic/inorganic hybrid complementary circuits based on pentacene and amorphous”. Em: *Applied Physics Letters* 93.21 (2008), p. 213505.
- [37] E. Fortunato, P. Barquinha e R. Martins. “Oxide Semiconductor Thin-Film Transistors: A Review of Recent Advances”. Em: *ADVANCED MATERIALS* 24.22 (Submitted), 2945–2986. ISSN: 0935-9648. DOI: {10.1002/adma.201103228}.
- [38] W.-S. Kim, Y.-K. Moon, K.-T. Kim, J.-H. Lee, B.-d. Ahn e J.-W. Park. “An investigation of contact resistance between metal electrodes and amorphous gallium–indium–zinc oxide (a-GIZO) thin-film transistors”. Em: *Thin Solid Films* 518.22 (set. de 2010), pp. 6357–6360.

- [39] S. Chang, K.-Y. Dong, J.-H. Park, T.-Y. Oh, J.-W. Kim, S. Y. Lee e B.-K. Ju. "Scaling down of amorphous indium gallium zinc oxide thin film transistors on the polyethersulfone substrate employing the protection layer of parylene-C for the large-scale integration". Em: *Applied Physics Letters* 96.24 (2010), p. 243504.
- [40] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano e H. Hosono. "Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors." Em: *Nature* 432 (2004), pp. 488–492.
- [41] S. H. Noh, W. Choi, M. S. Oh, D. K. Hwang, K. Lee, S. Im, S. Jang e E. Kim. "ZnO-based nonvolatile memory thin-film transistors with polymer dielectric/ferroelectric double gate insulators". Em: *Applied Physics Letters* 90.25, 253504 (2007).
- [42] K. Lee, J. H. Kim e S. Im. "Probing the work function of a gate metal with a top-gate ZnO-thin-film transistor with a polymer dielectric". Em: *Applied Physics Letters* 88.2 (2006), p. 023504.
- [43] J. H. Noh, C. S. Kim, S. Y. Ryu e S. J. Jo. "Low-Voltage-Driven Bottom-Gate Amorphous Indium–Gallium–Zinc-Oxide Thin-Film Transistors with High Dielectric Constant Oxide/Polymer Double-Layer Dielectric". Em: *Japanese Journal of Applied Physics* 46.7R (2007), p. 4096.
- [44] A. I. Wang. "Low Temperature Lithographically Patterned Metal Oxide Transistors for Large Area Electronics". Tese de doutoramento. Massachusetts Institute of Technology, 2011.
- [45] C. I. D. Fernandes. "Desenvolvimento de Biossensores ISFET sobre substratos poliméricos". Tese de mestrado. Faculdade de Ciências e Tecnologia, Universidade Nova de Lisboa, 2014.
- [46] L. J. Edgar. *Method and apparatus for controlling electric currents*. US Patent 1,745,175. 1930. URL: <http://www.google.tl/patents/US1745175>.
- [47] P. K. Weimer. "The TFT A New Thin-Film Transistor". Em: *Proceedings of the IRE* 50.6 (1962), pp. 1462–1469. ISSN: 0096-8390. DOI: 10.1109/JRPROC.1962.288190.
- [48] A. Sharma, C. Madhu e J. Singh. "Article: Performance Evaluation of Thin Film Transistors: History, Technology Development and Comparison: A Review". Em: *International Journal of Computer Applications* 89.15 (2014). Full text available, pp. 36–40.
- [49] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano e H. Hosono. "Thin-film transistor fabricated in single-crystalline transparent oxide semiconductor." Em: *Science (New York, N.Y.)* 300.5623 (mai. de 2003), pp. 1269–72. ISSN: 1095-9203. DOI: 10.1126/science.1083212. URL: <http://www.ncbi.nlm.nih.gov/pubmed/12764192>.

- [50] P. M. C. Barquinha. "Transparent Oxide Thin-Film Transistors : production, characterization and integration". Tese de doutoramento. Faculdade Ciências e Tecnologia, Universidade Nova de Lisboa, 2010.
- [51] P. Barquinha, R. Martins, L. Pereira e E. Fortunato. *Electronics with and on Paper*. 2012, pp. 155–209. ISBN: 9781119966999. DOI: 10.1002/9781119966999.ch6.
- [52] A. C. M. B. G. Pimentel. "Desenvolvimento de películas à base de ZnO , condutoras e resistivas para aplicação em electrónica transparente". Tese de mestrado. Universidade Nova de Lisboa, Faculdade de Ciências e Tecnologia, 2006.
- [53] T. Yasuda, K. Fujita, H. Nakashima e T. Tsutsui. "Organic Field-Effect Transistors with Gate Dielectric Films of Poly- p -Xylylene Derivatives Prepared by Chemical Vapor Deposition". Em: *Japanese Journal of Applied Physics* 42.10R (2003), p. 6614.
- [54] A. Dodabalapur, J. Baumbach, K. Baldwin e H. E. Katz. "Hybrid organic/inorganic complementary circuits". Em: *Applied Physics Letters* 68.16 (1996), p. 2246.
- [55] L. Wang, M.-H. Yoon, A. Facchetti e T. Marks. "Flexible Inorganic/Organic Hybrid Thin-Film Transistors Using All-Transparent Component Materials". Em: *Advanced Materials* 19.20 (2007), pp. 3252–3256.
- [56] A. B. Chwang, M. Hack e J. J. Brown. "Flexible OLED display development: Strategy and status". Em: *Journal of the Society for Information Display* 13.6 (2005), pp. 481–486. ISSN: 10710922. DOI: 10.1889/1.1973992. URL: <http://doi.wiley.com/10.1889/1.1828693>.
- [57] T. P. Brody. "The birth and early childhood of active matrix - A personal memoir". Em: *journal of the SID* (1996), pp. 113–127.
- [58] S. P. Lacour, H. Prahlaad, R. Pelrine e S. Wagner. "Mechatronic system of dielectric elastomer actuators addressed by thin film photoconductors on plastic". Em: *Sensors and Actuators A: Physical* 111.2-3 (mar. de 2004), pp. 288–292. ISSN: 09244247. DOI: 10.1016/j.sna.2003.12.009. URL: <http://linkinghub.elsevier.com/retrieve/pii/S0924424703007131>.
- [59] H. Xiao. SPIE, 2012. ISBN: 978-0-8194-9092-6.
- [60] R. C. Jaeger. *Introduction to Microelectronic Fabrication*. 2002.
- [61] A. Moutinho, M. E. Silva e M. A. Cunha. "Tecnologia de Vácuo". Em: Universidade Nova de Lisboa, Faculdade de Ciências e Tecnologia. 1980, pp. 56–57;67–70.
- [62] I. AJA International. *What is electron beam (e-beam) evaporation?* URL: <http://www.ajaint.com/what-is-e-beam-evaporation.html> (acedido em 20/07/2015).
- [63] S. C. S. System. *PDS 2010 LABCOTER™ 2 Parylene Deposition System Operator 's Manual*. 2010.

- [64] S. Rosnagel. "8 - Sputtering and Sputter Deposition". Em: *Handbook of Thin Film Deposition Processes and Techniques (Second Edition)*. Ed. por K. Seshan. Second Edition. Norwich, NY: William Andrew Publishing, 2001, pp. 319–348. ISBN: 978-0-8155-1442-8. DOI: <http://dx.doi.org/10.1016/B978-081551442-8.50013-4>.
- [65] C. J. Tavares. "ESTRUTURAL E MECÂNICA DE MULTICAMADAS DE TiN / ZrN DEPOSITADAS POR PVD". Tese de doutoramento. Universidade do Minho, 1997.
- [66] A. I. B. Rovisco. "Monitorização e Otimização da Deposição de Filmes de Óxidos Mistos por RF- Sputtering". Tese de mestrado. Faculdade Ciências e Tecnologia, Universidade Nova de Lisboa, 2012.
- [67] *Ambios XP200 Profiler*. McGill Nanotools -Microfab. URL: <http://nmn.physics.mcgill.ca/content/ambios-xp200-profiler> (acedido em 08/08/2015).
- [68] D. K. Schroder. *Semiconductor Material and Device Characterization*. Wiley-Interscience, 2006. ISBN: 0471749095.
- [69] F. Incorporated. *Introduction: Focused Ion Beam Systems*. 2015. URL: <http://www.fibics.com/fib/tutorials/introduction-focused-ion-beam-systems/4/> (acedido em 05/08/2015).
- [70] B. E. Warren. "X-Ray Diffraction Methods". Em: *Journal of Applied Physics* 12.5 (1941), pp. 375–384. ISSN: 00218979. DOI: 10.1063/1.1712915. URL: <http://scitation.aip.org/content/aip/journal/jap/12/5/10.1063/1.1712915>.
- [71] C. Kittel. *Introduction to Solid State Physics*. Wiley, 2004. ISBN: 9780471415268. URL: <https://books.google.pt/books?id=kym4QgAACAAJ>.
- [72] B. D. Cullity. *Elements of X-Ray Diffraction*. 1957. DOI: 10.1119/1.1934486. arXiv: 9780201012309.
- [73] *Difração de Raios-X*. Instituto de Física, Universidade de São Paulo. URL: <http://www.geocities.ws/raioxusp/aula2/aula2.html> (acedido em 07/08/2015).
- [74] L. Stauffer e K. Instruments. "Fundamentals of Semiconductor C-V Measurements". Em: February (2009), pp. 1–4.
- [75] K. I. Inc. *4200-SCS Parameter Analyzer*. 2015. URL: http://scscoatings.com/what_is_parylene/parylene_properties.aspx (acedido em 16/06/2015).
- [76] J. A. Dougan, K. L. A. Chan e S. G. Kazarian. "FT-IR Imaging in ATR and Transmission Modes: Practical Considerations and Emerging Applications". Em: *Infrared and Raman Spectroscopic Imaging*. Wiley-VCH, 2014, pp. 397–444. ISBN: 9783527678136. DOI: 10.1002/9783527678136.ch9.
- [77] T. Nicolet e C. All. "Introduction to Fourier Transform Infrared Spectrometry". Em: *Thermo Nicolet Corporation* (2001).

- [78] D. A. Dillard e J. G. Dillard. "Quantitative evaluation of thin film adhesion using the probe test". Tese de mestrado. Virginia Polytechnic Institute e State University, 2006.
- [79] *The SEBASTIAN FIVE-A*. The Quad Group. S. 1815 Lewis Spokane, WA 99204.
- [80] H. Huff. *Into The Nano Era: Moore's Law Beyond Planar Silicon CMOS*. Springer Series in Materials Science. Springer Berlin Heidelberg, 2008, pp. 115–118,121–124. ISBN: 9783540745594.
- [81] I. Gustavo Arredondo Technical Manager at Para Tech Coating. *Substrate Cleaning - Imperative for Effective Parylene Coating*. 2015. URL: <http://www.parylene.com/articles-substrate-cleaning.php> (acedido em 02/09/2015).
- [82] A. L. Gasparin. "ADESÃO METAL-POLÍMERO : DISPOSITIVOS DE MEDIÇÃO E CORRELAÇÕES FÍSICO-QUÍMICAS". Tese de doutoramento. Universidade Federal do Rio Grande do Sul, 2011.
- [83] L. M. N. Pereira. "Produção e caracterização de silício policristalino e sua aplicação a TFTs". Tese de doutoramento. Universidade Nova de Lisboa, Faculdade de Ciências e Tecnologia, 2008.
- [84] H. T. Kim, T. Koo e C. Park. "Parylene-C thin films deposited on polymer substrates using a modified chemical vapor condensation method". Em: *Korean Journal of Chemical Engineering* 27.3 (abr. de 2010), pp. 748–751. ISSN: 0256-1115. DOI: 10.1007/s11814-010-0165-z.
- [85] J. C.-h. Lin. "MEMS for Glaucoma". Tese de doutoramento. CALIFORNIA INSTITUTE OF TECHNOLOGY, 2012.
- [86] A. I. Beamlines. *Characteristic IR Band Positions*. 2015. URL: <http://www2.lbl.gov/mmartin/bl1.4/IRbands.html> (acedido em 09/09/2015).
- [87] J.-m. Hsu, L. Rieth, S. Kammer, M. Orthner e F. Solzbacher. "Effect of Thermal and Deposition Processes on Surface Morphology , Crystallinity , and Adhesion of Parylene-C". Em: *Sensors and Materials* 20.2 (2008), pp. 87–102.
- [88] A. J. B. Ferreira. "Estudo da influência da micro/nanoestrutura superficial na adesão de filmes finos de TiNx em materiais de Tereftalato de Polietileno (PET)". Tese de doutoramento. Universidade do Minho, 2009.
- [89] A. Kachroudi, A. Kahouli, J. Legrand e F. Jomni. "Dielectric and Conduction Mechanisms of Parylene N at High Temperature: Phase-Transition Effect." Em: *The journal of physical chemistry. A* 119.24 (jun. de 2015), pp. 6428–35. ISSN: 1520-5215. DOI: 10.1021/acs.jpca.5b01379.

APÊNDICE 1

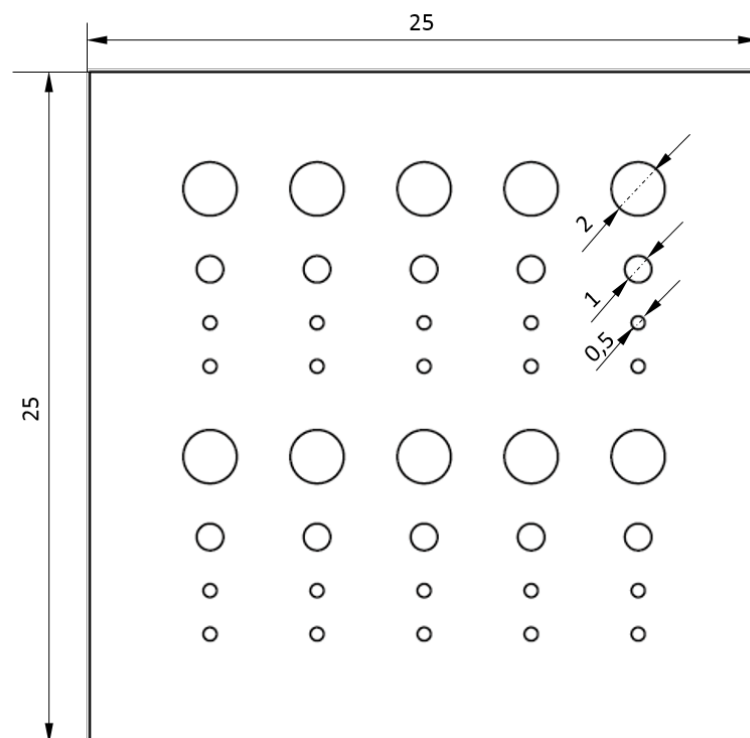


Figura A.1: Desenho de máscara mecânica para contactos com geometrias circulares com 3 diâmetros diferentes: 0,5 mm, 1 mm e 2 mm

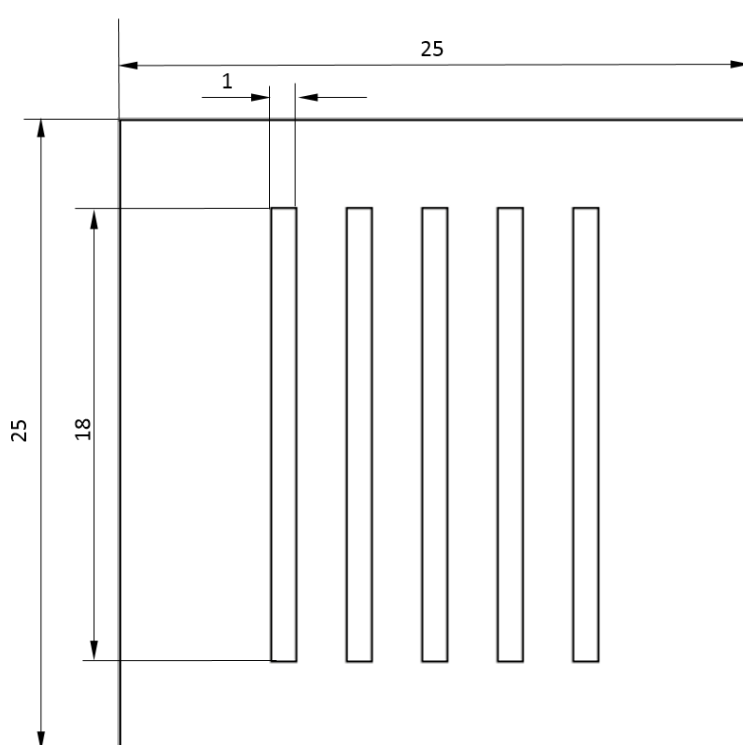


Figura A.2: Desenho de máscara mecânica para contactos com linhas.