NOVA SCHOOL OF SCIENCE & TECHNOLOGY

DEPARTAMENTO DE ENGENHARIA ELETROTÉCNICA E DE COMPUTADORES

ASDRUBAL FERNANDES DE NORONHA

Licenciado em Ciências da Engenharia Eletrotécnica e de Computadores

# PROJETO DE UM AMPLIFICADOR DE POTÊNCIA PARA SIMULAÇÕES POWER HARDWARE IN THE LOOP

MESTRADO EM ENGENHARIA ELETROTÉCNICA E DE COMPUTADORES

Universidade NOVA de Lisboa
Setembro, 2024

NOVA SCHOOL OF SCIENCE & TECHNOLOGY

DEPARTAMENTO DE ENGENHARIA ELETROTÉCNICA E DE COMPUTADORES

# PROJETO DE UM AMPLIFICADOR DE POTÊNCIA PARA SIMULAÇÕES POWER HARDWARE IN THE LOOP

**ASDRUBAL FERNANDES DE NORONHA**

Licenciado em Ciências da Engenharia Eletrotécnica e de Computadores

**Orientador:** Nuno Manuel Ortega Amaro
*Professor Auxiliar, Universidade NOVA de Lisboa*

**Coorientador:** João Francisco Alves Martins
*Professor Catedrático, Universidade NOVA de Lisboa*

**Júri**

**Presidente:** Pedro Alexandre da Costa Sousa
*Professor Auxiliar, Universidade NOVA de Lisboa*

**Arguente:** Victor Manuel de Carvalho Fernão Pires
*Professor Catedrático, Instituto Politécnico de Setúbal EST/IPS*

**Vogal:** Nuno Manuel Ortega Amaro
*Professor Auxiliar, Universidade NOVA de Lisboa*

MESTRADO EM ENGENHARIA ELETROTÉCNICA E DE COMPUTADORES

Universidade NOVA de Lisboa
Setembro, 2024

**Projeto de um amplificador de potência para simulações Power Hardware in the Loop**

Copyright © Asdrubal Fernandes de Noronha, Faculdade de Ciências e Tecnologia, Universidade NOVA de Lisboa.
A Faculdade de Ciências e Tecnologia e a Universidade NOVA de Lisboa têm o direito, perpétuo e sem limites geográficos, de arquivar e publicar esta dissertação através de exemplares impressos reproduzidos em papel ou de forma digital, ou por qualquer outro meio conhecido ou que venha a ser inventado, e de a divulgar através de repositórios científicos e de admitir a sua cópia e distribuição com objetivos educacionais ou de investigação, não comerciais, desde que seja dado crédito ao autor e editor.

Este documento foi gerado com o processador (pdf/Xe/Lua)LaTeX e o modelo NOVAthesis (v7.1.5).

# Agradecimentos

Gostaria de expressar a minha gratidão ao meu orientador, professor Nuno Amaro, e ao meu coorientador, professor João Martins, assim como ao professor Nuno Vilhena, pela orientação e suporte prestados durante a realização desta dissertação. Agradeço também à minha instituição de ensino pela oportunidade e pelos recursos oferecidos para a minha formação. Aos meus amigos e familiares, o meu sincero agradecimento pelo apoio, compreensão e amizade. Por fim, agradeço a mim mesmo pela dedicação e resiliência em cada etapa deste projeto.

”

«*A persistência é o menor caminho do êxito.*»

— **Charles Chaplin**, Em algum lugar em um livro.
(Ator, comediante, e compositor)

# Resumo

Este trabalho propõe o desenvolvimento e a simulação de um amplificador de potência de modo comutado, projetado para operar em um ambiente de simulação em tempo real Power Hardware-in-the-Loop (PHIL). No contexto de uma simulação PHIL, o amplificador de potência atua como um intermediário entre o simulador em tempo real e o equipamento em teste, convertendo os sinais gerados pelo simulador, como o Opal OP4610XG, cujas saídas variam entre 0 e 24 V, para a escala adequada do dispositivo de potência. O principal desafio deste projeto é desenvolver um amplificador capaz de testar diferentes tipos de equipamentos de potência, com flexibilidade para operar tanto com sinais AC quanto DC, assim como monofásicos ou trifásicos, garantindo precisão e estabilidade para não comprometer o ambiente simulado.

O amplificador de potência proposto possui uma potência máxima de 5 kW, fator de potência unitário, é bidirecional e capaz de operar nos quatro quadrantes, tanto como carga quanto como gerador. A arquitetura projetada inclui um retificador trifásico e três inversores monofásicos com díodos e Mosfets. O retificador é responsável por manter uma tensão constante na saída, sendo essa tensão utilizada diretamente quando o amplificador opera em modo DC. Quando em modo AC, o retificador mantém uma tensão constante de 500 V, e os inversores convertem essa tensão DC para a tensão alternada desejada na saída, conforme a referência fornecida pelo simulador. Os resultados das simulações indicaram que o amplificador replicou com sucesso os sinais de referência, demonstrando o desempenho esperado. No entanto, verificou-se uma taxa de distorção harmónica das correntes na rede significativamente superior a pretendida.

**Palavras-chave:** Simulação em tempo real, Power Hardware-in-the-Loop (PHIL), Amplificador de potência em PHIL

# Abstract

This study proposes the development and simulation of a switched-mode power amplifier designed to operate in a real-time Power Hardware-in-the-Loop (PHIL) simulation environment. In a PHIL simulation, the power amplifier serves as an interface between the real-time simulator and the equipment under test, converting the signals generated by the simulator, such as the Opal OP4610XG, whose output ranges from 0 to 24 V, to the appropriate scale for the power device. The main challenge of this project is to develop an amplifier capable of testing various power equipment, with the flexibility to operate with both AC and DC signals, as well as single-phase and three-phase systems, while ensuring accuracy and stability without compromising the simulation environment.

The proposed amplifier has a maximum power of 5 kW, operates with a unity power factor, is bidirectional, and can function in all four quadrants, both as a load and as a generator. Its architecture includes a three-phase rectifier and three single-phase inverters equipped with diodes and Mosfets. The rectifier is responsible for maintaining a constant output voltage, which is used directly in DC mode. When operating in AC mode, the rectifier maintains a constant 500 V, which is then converted by the inverters into the desired AC voltage, according to the reference provided by the simulator. The simulation results showed that the amplifier successfully replicated the reference signals, demonstrating the expected performance. However, the harmonic distortion rate of the currents in the network was significantly higher than desired.

**Keywords:** Real-time simulation, Power Hardware-in-the-Loop (PHIL), Power amplifier in PHIL

# Índice

**Índice de Figuras** viii

**Índice de Tabelas** xiv

**Siglas** xv

**1 Introdução** 1
- 1.1 Contextualização e motivação . . . 1
- 1.2 Objetivos . . . 2
- 1.3 Estrutura da Dissertação . . . 3

**2 Estado da arte** 4
- 2.1 Simulação em Tempo Real . . . 4
  - 2.1.1 Rapid Control Prototyping (RCP) . . . 6
  - 2.1.2 Software-in-the-Loop (SIL) . . . 7
  - 2.1.3 Hardware-in-the-loop (HIL) . . . 8
- 2.2 Power Hardware-in-the-Loop (PHIL) . . . 9
  - 2.2.1 Algoritmos de interface . . . 12
  - 2.2.2 Estabilidade e flexibilidade . . . 13
  - 2.2.3 Vantagens e desafios da simulação PHIL . . . 14
  - 2.2.4 Aplicações da simulação PHIL . . . 15
  - 2.2.5 Medidas de segurança e procedimento de testes . . . 17
- 2.3 Amplificadores de Potência em PHIL . . . 18
  - 2.3.1 Amplificador de Potência do Tipo Gerador . . . 20
  - 2.3.2 Amplificador de Potência Linear . . . 21
  - 2.3.3 Amplificador de Potência de Modo Comutado . . . 21
  - 2.3.4 Comparação dos Amplificadores de Potência . . . 32
- 2.4 Trabalhos relacionados . . . 33
- 2.5 Empresas de simuladores digitais em tempo real . . . 36
  - 2.5.1 Plataforma de simulação digital em tempo real OP4610XG . . . 36

**3 Metodologia de Desenvolvimento** **39**
3.1 Características Pretendidas para o Amplificador . . . . . 39
3.2 Arquitetura do Amplificador de Potência Proposto . . . . . 40
3.3 Transformador para Isolamento Galvânico . . . . . 41
3.4 Filtro Indutivo . . . . . 41
3.5 Condensador na Saída do Retificador Trifásico . . . . . 42
3.6 Controlo do Retificador Trifásico . . . . . 42
3.7 Dimensionamento do Filtro LC na Saída do Inversor . . . . . 44
3.8 Controlo dos Inversores Monofásicos . . . . . 45
3.9 Procedimento de Testes . . . . . 46

**4 Modelo e Simulação** **48**
4.1 Arquitetura do Retificador Trifásico no Simulink . . . . . 48
4.1.1 Resultados da simulação do Retificador Trifásico com uma carga de 50 Ω . . . . . 50
4.1.2 Resultados da simulação com otimização do controlo com carga de 50 Ω . . . . . 56
4.1.3 Resultados da simulação para variações na carga do retificador . 61
4.1.4 Resultados da simulação para uma carga ativa . . . . . 64
4.2 Arquitetura do inversor monofásico no Matlab/Simulink . . . . . 67
4.2.1 Resultados da simulação do inversor com uma carga de 31,74 Ω . 68
4.2.2 Resultados da simulação para a variação da carga no inversor . . 72
4.2.3 Resultados da simulação do Inversor com carga ativa . . . . . 75
4.3 Modelo completo do Amplificador no Matlab/Simulink . . . . . 78
4.3.1 Resultados da simulação para a saída DC do amplificador . . . . 78
4.3.2 Resultados da simulação para uma carga RL no amplificador . . 83
4.3.3 Resultados da simulação para variação da carga no amplificador 89
4.3.4 Resultados da simulação para carga ativa no amplificador . . . . 97
4.3.5 Resultados da simulação para uma carga monofasica . . . . . 104

**5 Conclusões e Trabalho futuro** **108**
5.1 Conclusões . . . . . 108
5.2 Proposta de Continuidade . . . . . 109

**Bibliografia** **110**

**Anexos**

**I Resumo dos resultados do retificador com controlo não otimizado** **118**
I.1 Análise de resultados para variações da carga no retificador . . . . . 118
I.2 Análise de resultados simulando uma carga ativa no retificador . . . . . 120

# Índice de Figuras


2.1 Avanço tecnológico na simulação em tempo real [13]. . . . . 5
2.2 Adaptação da representação da simulação (a) em tempo real. (b) não em tempo real [14]. . . . . 5
2.3 Arquitetura da simulação RCP [16]. . . . . 6
2.4 Arquitetura da simulação SIL [19]. . . . . 7
2.5 Arquitetura da simulação HIL [4]. . . . . 8
2.6 Arquitetura da simulação PHIL [5]. . . . . 10
2.7 Estrutura básica PHIL [42] . . . . . 11
2.8 Diagrama de blocos da malha fechada do PHIL, incorporando a função de transferência e todos os seus elementos. [44]. . . . . 12
2.9 Operação no 1º quadrante, onde a tensão e a corrente são positivas (energia do AP para a carga) [56]. . . . . 19
2.10 Operação nos quadrantes 1ª e 2ª: No quadrante 2, com tensão negativa e corrente positiva (energia da carga para o AP) [56]. . . . . 19
2.11 Operação nos quadrantes 1ª, 2ª e 3º: No 3º quadrante, a tensão e a corrente são negativas (energia do AP para a carga) [56]. . . . . 19
2.12 Operação em todos os quatro quadrantes: No 4º quadrante, a tensão positiva e corrente negativa (energia da carga para o AP) [56]. . . . . 19
2.13 Amplificador de potência trifásico com conversores AC/DC/AC do tipo back-to-back com IGBT [59]. . . . . 22
2.14 Amplificador de potência monofásico do tipo back-to-back com IGBT [46]. . 22
2.15 Eixos das coordenadas abc e transformação de Clarke $\alpha\beta$ [64]. . . . . 25
2.16 Representação da transformação de Park [64]. . . . . 26
2.17 Retificador trifásico com filtro L [67]. . . . . 27
2.18 Inversor monofásico incluindo o filtro LC [72] [73]. . . . . 30
2.19 Diagrama de blocos para o controlo PR do inversor [73]. . . . . 31
2.20 Topologia comum de um amplificador de potência para simulações PHIL [78]. 34
2.21 Algumas Empresas que fabricam amplificadores de potência [80]. . . . . 36
2.22 Simulador em tempo real OP4610XG [82] . . . . . 37

2.23 Arquitetura do Simulador OP4610XG [82]. . . . . 37

3.1 Arquitetura proposta para o amplificador de potência. . . . . 40
3.2 Transformação do domínio abc para dq. . . . . 43
3.3 Diagrama de blocos para o controlo do retificador trifásico [69]. . . . . 43
3.4 Diagrama de blocos para o controlo em cascata do Inversor monofásico [72] [73]. 45

4.1 Arquitetura do retificador trifásico construída no Matlab/Simulink. . . . . 48
4.2 Bloco para o controlo do retificador trifásico no simulink. . . . . 49
4.3 Bloco para o SPWM do retificador trifásico no simulink. . . . . 50
4.4 Tensão na saída do retificador com uma carga de 50 Ω e tensão de referência a 500 V. . . . . 51
4.5 Tensão na saída do retificador com carga de 50 Ω em diferentes níveis de zoom. 51
4.6 a) Corrente na saída do retificador com carga de 50 Ω, b) zoom. . . . . 51
4.7 Tensões na rede com carga no retificador de 50 Ω. . . . . 52
4.8 a) Correntes na rede com carga no retificador de 50 Ω, b) zoom. . . . . 52
4.9 Tensão e corrente na fase A da rede com carga de 50 Ω. . . . . 52
4.10 a) TDH das correntes na rede com carga no retificador de 50 Ω, b) zoom. . . 53
4.11 a) Correntes $Id$ e $Id_{ref}$ na rede, b) Corrente $Iq$ na rede. . . . . 53
4.12 Saída do PLL com a frequência em Hz e ângulo em rad. . . . . 53
4.13 a) $V_{d,ref}$ e $V_{q,ref}$ para $V_{abc,ref}$, e b) $V_{abc,ref}$ para o SPWM. . . . . 54
4.14 a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos para os MOSFETs. . . . 54
4.15 a) Tensão na saída do retificador com carga de 50 Ω, b) zoom. . . . . 56
4.16 a) Corrente na saída do retificador com carga de 50 Ω, b) zoom. . . . . 56
4.17 a) Tensões na rede com carga de 50 Ω, b) zoom. . . . . 57
4.18 a) Correntes na rede com carga de 50 Ω, b) zoom. . . . . 57
4.19 Correntes na rede com diferentes níveis de zoom. . . . . 57
4.20 a) Tensões e correntes na rede, b) Tensões e correntes na fase A da rede. . . . 58
4.21 a) TDH das correntes na rede, b) zoom. . . . . 58
4.22 Saída do PLL com a frequência em Hz e ângulo em rad com controlo otimizado. 58
4.23 a) $Id$ e $Id_{ref}$ para as correntes na rede, b) $Iq$ das correntes na rede. . . . . 59
4.24 $V_{d,ref}$ e $V_{q,ref}$ para $V_{abc,ref}$, e b) $V_{abc,ref}$ para o SPWM. . . . . 59
4.25 a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos. . . . . 60
4.26 Arquitetura do retificador trifásico construída no Matlab/Simulink para a variação da carga. . . . . 61
4.27 Tensão na saída do retificador durante a variação da carga. . . . . 61
4.28 Corrente na saída do retificador durante a variação da carga. . . . . 62
4.29 Correntes na rede durante a variação da carga. . . . . 62
4.30 Correntes na rede durante a variação da carga. a) zoom em 300ms, b) zoom em 600ms. . . . . 62
4.31 a) Tensão e corrente na fase A da rede durante a variação da carga, b) zoom. 63

4.32 a) TDH das correntes na rede durante a variação da carga, b) zoom. . . . . 63
4.33 Arquitetura do retificador trifásico construída no Matlab/Simulink com carga ativa. . . . . 64
4.34 a) Tensão na saída do retificador com carga ativa, b) zoom. . . . . 64
4.35 Corrente na saída do retificador com uma carga ativa. . . . . 65
4.36 a) Tensões na rede com carga ativa, b) zoom. . . . . 65
4.37 a) Correntes na rede com carga ativa no retificador, b) zoom. . . . . 65
4.38 a) Corrente e tensão na fase A da rede com uma carga ativa, b) zoom. . . . . 66
4.39 a) TDH das correntes na rede com uma carga ativa no retificador, b) zoom. . 66
4.40 Arquitetura do inversor monofásico construída no Simulink. . . . . 67
4.41 Bloco do inversor implementado no Simulink. . . . . 67
4.42 Bloco para o controlo do inversor monofásico no simulink. . . . . 67
4.43 Bloco de modulação PWM unipolar no Simulink. . . . . 68
4.44 Bloco para o filtro LC no simulink. . . . . 68
4.45 Tensão na saída do inversor e tensão de referência com a carga de $R = 31,74\,\Omega$. 69
4.46 Zoom da tensão na saída do inversor e da tensão de referência. . . . . 69
4.47 Corrente na saída do inversor com carga de $31,74\,\Omega$ antes e depois do filtro. 69
4.48 Corrente na saída do inversor com carga de $31,74\,\Omega$ antes e depois do filtro com diferentes níveis de zoom. . . . . 70
4.49 a) Corrente e tensão na saída do inversor com carga $R = 31,74\,\Omega$, b) zoom. . 70
4.50 TDH da tensão e corrente com uma carga de $31,74\,\Omega$ no inversor. . . . . 70
4.51 Arquitetura do inversor monofásico no Simulink com variação de carga. . . 72
4.52 a) Tensão na saída do inversor e tensão de referência com variação de carga, b) zoom. . . . . 72
4.53 Corrente na saída do inversor antes e depois do filtro LC com a variação de carga. . . . . 73
4.54 Corrente na saída do inversor antes e depois do filtro LC com diferentes níveis de zoom. . . . . 73
4.55 Corrente e tensão na saída do inversor com variação de carga. . . . . 73
4.56 Corrente e tensão na saída do inversor com diferentes níveis de zoom. . . . 74
4.57 a) TDH da corrente e tensão na saída do inversor com variação de carga, b) zoom. . . . . 74
4.58 Arquitetura do inversor monofásico construída no Simulink com carga ativa. 75
4.59 Corrente injetada na saida do inversor monofásico. . . . . 75
4.60 a) Tensão na saída do inversor e tensão de referência com carga ativa, b) zoom. 76
4.61 a) Corrente na saída do inversor com carga ativa, antes e depois do filtro, b) zoom. . . . . 76
4.62 a) Corrente e tensão na saída do inversor com injeção de 20 A, b) zoom. . . . 76
4.63 a) TDH da corrente e tensão na saída do inversor, b) Zoom. . . . . 77
4.64 Arquitetura completa do amplificador de potência no simulink. . . . . 78
4.65 Saída DC com variação da tensão de referência com carga de 162Ω. . . . . 79

4.66 corrente na saída do retificador com variação da tensão de referência com carga de 162Ω. . . . . 79
4.67 a) Tensões na rede com variação da tensão de referência na saída DC, b) zoom. 79
4.68 a) Correntes na rede com variação da tensão de referência na saída DC do amplificador, b) zoom. . . . . 80
4.69 a) Corrente e tensão na fase A da rede com variação da tensão de referência, b) zoom. . . . . 80
4.70 a) TDH das correntes com variação da tensão de referência na saída DC do amplificador, b) zoom. . . . . 81
4.71 a) $Id$ e $Id_{ref}$ para as correntes na rede, b) $Iq$ das correntes na rede. . . . . 81
4.72 a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos. . . . . 81
4.73 a) Tensão na saída do retificador com carga RL ao longo de 100ms, b) Zoom vertical. . . . . 83
4.74 a) Corrente na saída do retificador com carga RL, b) zoom. . . . . 83
4.75 a) Correntes na rede do amplificador com carga RL, b) Zoom. . . . . 84
4.76 a) Correntes e tensões na rede com o amplificador com carga RL, b) correntes e tensões na rede para uma das fases. . . . . 84
4.77 a) TDH das correntes na rede com carga RL no amplificador, b) Zoom. . . . 84
4.78 a) Tensões nas saídas do amplificador de potência com carga RL, b) Correntes nas saídas do amplificador com carga RL. . . . . 85
4.79 Tensões nas saídas do amplificador com carga RL com diferentes níveis de zoom. . . . . 85
4.80 Correntes nas saídas do amplificador com diferentes níveis de zoom. . . . . 86
4.81 a) TDH das correntes nas saídas do amplificador com carga RL, (b) Zoom. . 86
4.82 a) TDH das Tensões nas saídas do amplificador com carga RL, (b) Zoom. . . 86
4.83 a) Tensão e corrente na saída 1 do amplificador com carga RL, b) Zoom. . . 87
4.84 a) Tensão e corrente na saída 2 do amplificador com carga RL, b) Zoom. . . 87
4.85 a) Tensão e corrente na saída 3 do amplificador com carga RL, b) Zoom. . . 87
4.86 Tensão na saída do retificador com variação da carga no amplificador. . . . . 89
4.87 Tensão na saída do retificador com diferentes níveis de zoom. . . . . 89
4.88 Corrente na saída do retificador com variação da carga no amplificador. . . 90
4.89 Corrente na saída do retificador com diferentes níveis de zoom. . . . . 90
4.90 Correntes na rede do amplificador com variação da carga. . . . . 90
4.91 a) Correntes e tensões na rede com variação da carga, b) Corrente e tensão na fase A da rede com variação da carga. . . . . 91
4.92 a) Corrente e tensão na fase A da rede com variação na carga zoom aos 100ms, (b) zoom aos 200ms. . . . . 91
4.93 Tensões na rede com variação da carga. . . . . 92
4.94 a) THD das correntes na rede com variação de carga, b) zoom. . . . . 92
4.95 a) Corrente $Id$ e $Id_{ref}$ para o controlo do retificador, b) Corrente $Iq$ na rede. 92
4.96 a) $V_{d,ref}$ e $V_{q,ref}$ para $V_{abc,ref}$, e b) $V_{abc,ref}$ para o SPWM. . . . . 93

4.97 a) Tensão e corrente na saída 1 do amplificador variando a carga, b) Zoom. . 93
4.98 a) Tensão e corrente na saída 2 do amplificador variando a carga, b) Zoom. . 93
4.99 a) Tensão e corrente na saída 3 do amplificador variando a carga, b) Zoom. . 94
4.100Tensões na saída dos inversores do amplificador com variação carga. . . . . 94
4.101a) Tensões nas saídas dos inversores com variação de carga zoom em 100ms, b) zoom em 200ms. . . . . 94
4.102Correntes na saída do amplificador com a variação da carga. . . . . 95
4.103Correntes na saída do amplificador com diferentes níveis de Zoom. . . . . 95
4.104a) TDH das correntes na saída do amplificador com variação da carga, b) zoom. . . . . 95
4.105a) TDH das tensões na saída do amplificador com a variação da carga, b) zoom. . . . . 96
4.106Corrente injetada na saída 1 do amplificador. . . . . 97
4.107Tensão na saída do retificador do amplificador com carga ativa. . . . . 97
4.108Tensão na saída do retificador trifásico com diferentes níveis de zoom. . . . 98
4.109Corrente na saída do retificador trifásico. . . . . 98
4.110Corrente na saída do retificador com diferentes níveis de zoom. . . . . 98
4.111a) Correntes na rede, b) zoom. . . . . 99
4.112Correntes e tensões na rede. . . . . 99
4.113(a) Correntes e tensões na fase A da rede, b) zoom. . . . . 99
4.114a) TDH das correntes na rede com injeção de 4 A em 100ms, b) zoom. . . . . 100
4.115a) $Id$ na rede e $Id_{ref}$, b) Corrente $Iq$ na rede. . . . . 100
4.116a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos para os MOSFETs. . . . 100
4.117a) Tensão e corrente na saída 1 do amplificador, b) zoom. . . . . 101
4.118a) Tensão e corrente na saída 2 do amplificador, b) zoom. . . . . 101
4.119a) Tensão e corrente na saída 3 do amplificador, b) zoom. . . . . 101
4.120a) Correntes nas saídas do amplificador, b) zoom. . . . . 102
4.121Tensões na saída do amplificador com carga ativa. . . . . 102
4.122a) tensões nas saídas do amplificador com carga ativa, b) zoom. . . . . 102
4.123a) TDH das correntes na saída do amplificador, b) zoom. . . . . 103
4.124a) TDH das tensões na saída do amplificador, b) zoom. . . . . 103
4.125Arquitetura do amplificador de potência com carga monofásica. . . . . 104
4.126a) Tensão na saída retificador, b) zoom. . . . . 104
4.127a) Corrente na saída retificador, b) zoom. . . . . 105
4.128a) id e id ref na rede, b) iq na rede. . . . . 105
4.129Correntes na rede. . . . . 105
4.130a) Tensões e correntes na rede, b) zoom. . . . . 106
4.131a) Tensão e corrente na fase A da rede, b) zoom. . . . . 106
4.132a) TDH das correntes na rede, b) zoom. . . . . 106
4.133a) Tensão e corrente na saída do amplificador, b) zoom. . . . . 107
4.134a) TDH da tensão e corrente saída, b) zoom. . . . . 107

I.1 Tensão na saída do retificador Variando a carga. . . . . 119
I.2 Tensão na saída do retificador variando a carga em diferentes níveis de zoom. 119
I.3 a) THD das correntes na rede variando a carga, b) zoom. . . . . 119
I.4 Tensão na saída do retificador injetando no lado da carga . . . . . 120
I.5 Tensão na saída do retificador com carga ativa em diferentes níveis de zoom. 120
I.6 Corrente na saída do retificador comn a injetando de no lado da carga. . . . 121
I.7 Corrente na saída do retificador injetando no lado da carga em diferentes níveis de zoom. . . . . 121
I.8 a) THD das correntes na rede com carga ativa, b) zoom . . . . . 121

# Índice de Tabelas


2.1 Algoritmos de interface para simulações PHIL [41]. . . . . 13
2.2 Vantagens e desvantagens dos principais algoritmos de interface em PHIL [47]. 14
2.3 Aplicações da simulação PHIL [23]. . . . . 16
2.4 Vantagens e desvantagens das estratégias de controlo para os sistemas trifásicos [65]. . . . . 25
2.5 Resumo dos trabalhos. . . . . 35

3.1 Parâmetros para o projeto do retificador trifásico . . . . . 41
3.2 Parâmetros para o projeto dos inversores monofásicos . . . . . 41
3.3 Valores do filtro indutivo . . . . . 42
3.4 Valor do condensador no link DC . . . . . 42
3.5 Constantes de controlo para o retificador trifásico . . . . . 44
3.6 Valores do filtro LC. . . . . 44
3.7 Constantes de controlo para o inversor monofásico . . . . . 46
3.8 Testes do retificador trifásico . . . . . 46
3.9 Testes do inversor monofásico . . . . . 47
3.10 Teste da saída DC do amplificador com variação da tensão de referência. . . 47
3.11 Testes do amplificador com carga trifásica . . . . . 47
3.12 Teste do amplificador com carga monofásica . . . . . 47

4.1 Parâmetros do retificador trifásico no Simulink . . . . . 49
4.2 Parâmetros para a Simulação do Retificador Trifásico . . . . . 50
4.3 Constantes de controlo otimizado para o Retificador Trifásico . . . . . 56

I.1 Parâmetros para a Simulação do Retificador Trifásico . . . . . 118

# Siglas

**AC** *Corrente Alternada (pp. 15, 20, 22, 29–31, 36, 39, 40, 45, 74, 104)*

**AP** Amplificador de Potência *(pp. 2, 9–14, 18–20, 22–24, 33, 35, 47)*

**DC** *Corrente Contínua (pp. 15, 20, 22, 29, 30, 35, 36, 39–42, 64, 67)*

**DRTS** *Digital Real Time Simulator (pp. 1, 4–6, 9–12, 14, 18, 20, 22, 23, 40, 42, 45, 46, 66, 68, 109)*

**DSP** *Digital Signal Processor (pp. 5, 8, 9)*

**FPGA** *Field-programmable Gate Array (pp. 4, 5, 8, 9, 33, 36)*

**HET** Hardware em Teste *(pp. 2, 8–15, 18, 20, 23, 33)*

**HIL** *Hardware-in-the-Loop (pp. 1, 2, 6, 8–10, 36)*

**IGBT** *Transístor bipolar de porta isolada (pp. 22, 23, 27, 30, 34)*

**MOSFET** *Transístor de Efeito de Campo de Semicondutor de Óxido Metálico (pp. 22, 23, 40, 49, 59, 67, 68, 81)*

**PHIL** *Power Hardware-in-the-Loop (pp. 2, 4, 6, 9–18, 20, 21, 23, 33–35, 39, 55, 60, 66, 82, 109)*

**PI** *Controlador Proporcional Integral (pp. 28, 30, 32, 42, 49)*

**PLL** *Phase Locked Loop (pp. 26, 49, 53, 58, 63)*

**PR** *Controlador Proporcional Ressonante (pp. 30, 32, 45)*

**PWM** *Pulse Width Modulation (pp. 24, 30, 34)*

**SPWM** *Sinusoidal Pulse Width Modulation (p. 24)*

**TDH** *Taxa máxima de Distorção Harmónica (pp. 14, 21, 30, 52, 55, 58, 63, 65, 66, 70, 71, 73, 74, 76, 77, 80, 82, 84, 85, 88, 90, 95, 96, 99, 102, 103, 107, 108)*

# 1

# Introdução

Neste capítulo, será realizada a introdução e a descrição do tema para a elaboração da dissertação, que consiste no "Projeto de um amplificador de potência para simulações Power Hardware-in-the-Loop (PHIL)". Na secção 1.1, serão apresentados o contexto e a motivação; Na secção 1.2, os objetivos da tese; e na secção 1.3, será fornecida uma breve visão da estrutura do documento.

## 1.1 Contextualização e motivação

A eletrónica de potência é a tecnologia que lida com a conversão da energia elétrica [1]. Teve início com o retificador a arco de mercúrio e evoluiu com transístores de silício e tiristores. A segunda revolução foi impulsionada pela comercialização do tiristor, e a terceira pela inovação em semicondutores de Carboneto de Silício, prometendo transformar as energias renováveis e melhorar a eficiência energética [2]. A eletrónica de potência possibilitou o desenvolvimento dos *Digital Real Time Simulator* (DRTS), que operam sistemas de energia em tempo real digitalmente. Esses simuladores, que utilizam software e hardware para simulações, permitem a troca de sinais digitais e analógicos, conectando dispositivos físicos ao sistema simulado. Antes dos DRTS, as simulações eram feitas com modelos analógicos reduzidos, e caros. A introdução dos DRTS trouxe maior precisão, flexibilidade e redução dos custos, sendo amplamente adotada para testar dispositivos e avaliar o desempenho dos sistemas de energia em tempo real [3].

O método mais comum de simulação em tempo real e teste de sistemas é o *Hardware-in-the-Loop* (HIL). Em vez de recorrer a dispositivos reais, o HIL utiliza um modelo computacional que replica exatamente o sistema real. Esse modelo é executado em tempo real em um simulador que interage com o sistema de controlo e outros dispositivos. O HIL resolve muitos dos desafios inerentes aos métodos tradicionais, mitigando riscos e reduzindo o tempo necessário para testar sistemas complexos. Como resultado, o HIL se estabeleceu como o método de referência em diversas indústrias [4]. As simulações em tempo real, realizaram uma revolução na forma como os sistemas de energia eram desenvolvidos e testados, proporcionando maior eficiência e segurança.

A simulação *Power Hardware-in-the-Loop* (PHIL) é uma extensão do HIL em que é possível testar sinais de alta potência, atendendo as necessidades do Hardware em Teste (HET). Para isso, são utilizados amplificadores de potência entre o dispositivo a ser testado e o simulador em tempo real, para garantir o correto funcionamento. Os amplificadores são escolhidos com base na capacidade de gerar e absorver energia. O PHIL é útil para testar diversos sistemas, como geradores, conversores de energia, motores e painéis solares, ao mesmo tempo que se beneficia de uma simulação precisa que é mais flexível e segura do que os testes convencionais realizados diretamente em equipamentos físicos [5]. A OPAL-RT Technologies é uma das empresas que capacita profissionais com tecnologia de simulação em tempo real, para acelerar o desenvolvimento de dispositivos [6]. Foi fundada em 1997, e se destaca na criação de equipamentos de teste em ambiente de simulação em tempo real, como HIL e outros, projetados para sistemas elétricos [7].

A Faculdade de Ciências e Tecnologia da Universidade Nova de Lisboa adquiriu o equipamento OP4610XG da OPAL-RT Technologies para simulação em tempo real. No entanto, para maximizar o uso desse equipamento, a universidade carece atualmente de um componente essencial, o Amplificador de Potência (AP). Em simulações PHIL, os amplificadores de potência amplificam sinais de corrente e tensão em um ambiente de simulação em tempo real. Devido à necessidade de conectar o simulador, que gera sinais com tensões e correntes reduzidas, a equipamentos de alta potência, que operam com tensões e correntes muito superiores, a utilização de amplificadores de potência em PHIL é de extrema importância.

## 1.2 Objetivos

Esta dissertação tem como objetivo projetar um amplificador de potência de modo comutado para funcionar em um ambiente de simulação PHIL, utilizando o Simulador OP4610XG adquirido pela universidade. Este Trabalho propõe-se a:

1. Projetar um amplificador de potência de modo comutado com uma potência máxima de 5 kW e fator de potência unitário.

2. Garantir que o amplificador funcione tanto com sinais DC quanto AC. Assim como permitir a amplificação de sinais monofásicos e trifásicos.

3. Implementar técnicas de controlo que permitam a operação do amplificador nos quatro quadrantes, funcionando como carga ou gerador.

4. Realizar simulações por meio do ambiente de simulação MATLAB/Simulink para validar o projeto do amplificador.

## 1.3 Estrutura da Dissertação

A tese está organizada da seguinte forma:

- **Capítulo 1**: Introdução
  Este capítulo, apresenta uma introdução e descrição do tema abordado, define os objetivos do e fornece uma visão geral do conteúdo da tese.

- **Capítulo 2**: Estado da Arte
  Este capítulo, fornece uma revisão da literatura relacionada ao tema, explicando os princípios básicos das simulações em tempo real e os tipos de amplificadores de potência utilizados nesse contexto.

- **Capítulo 3**: Metodologia de Desenvolvimento
  Este capítulo, descreve a metodologia para projetar o amplificador de potência, incluindo os cálculos e os passos seguidos no seu dimensionamento.

- **Capítulo 4**: Modelo e Simulação
  Este capítulo, apresenta o modelo do amplificador de potência e os resultados das simulações realizadas no MATLAB/Simulink.

- **Capítulo 5**: Conclusões e Trabalho futuro
  Este capítulo, apresenta as conclusões da tese e sugere direções para trabalhos futuros.

# 2

# Estado da arte

Neste capítulo, será apresentado o estado da arte da simulação em tempo real, com foco especial nas simulações PHIL e nos amplificadores de potência. Será analisada as suas aplicações e evolução histórica que levou na sua relevância no âmbito da engenharia eletrotécnica.

## 2.1 Simulação em Tempo Real

A simulação em tempo real ocorre quando um sistema simulado reage a estímulos externos tão rapidamente quanto o sistema real reagiria [8]. Esta definição foi uma das primeiras a surgir, quando a simulação em tempo real era exclusivamente aplicada à simulação de voos. Nessa fase inicial, as simulações eram físicas e evoluíram posteriormente para simulações digitais em tempo real, beneficiando-se dos avanços em microprocessadores e ferramentas de software como Matlab/Simulink. As principais vantagens incluem a realização de simulações rápidas e a capacidade de simular falhas. No entanto, o desafio reside na seleção adequada do simulador em tempo real, que envolve a análise da complexidade do sistema, a quantidade de entradas e saídas, bem como o poder de computação exigido [9] [10]. Relativamente à estrutura de hardware, os DRTS podem ser divididos em diferentes tipos: baseados em PC padrão, baseados em processadores personalizados, e baseados em supercomputadores [11].

A figura 2.1 mostra a evolução das tecnologias de simulação em tempo real, desde os simuladores analógicos até os digitais. Inicialmente, os simuladores usavam componentes analógicos, depois surgiram os híbridos que combinavam analógicos e digitais. Os simuladores digitais personalizados utilizam hardware e software para sistemas específicos, enquanto os supercomputadores digitais atendem a demandas de alto desempenho. Simuladores digitais COTS (Commercial-Off-The-Shelf) aplicam hardware e software comerciais em diversos setores, e os simuladores com *Field-programmable Gate Array* (FPGA) em chip utilizam circuitos programáveis, destacando-se pela capacidade de lidar com aspetos temporais [12].

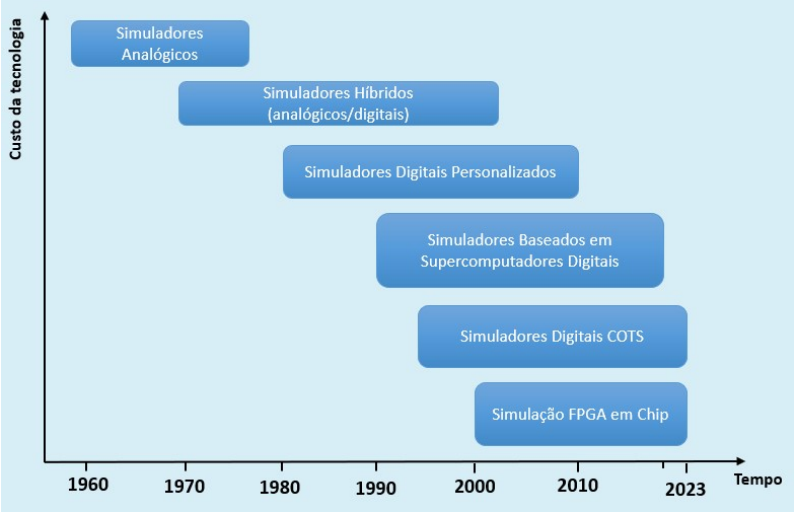



Figura 2.1: Avanço tecnológico na simulação em tempo real [13].

Os artigos [14] e [10] oferecem uma visão geral do desenvolvimento e evolução dos simuladores em tempo real, começando com processadores dedicados como *Digital Signal Processor* (DSP)s e RISC (Reduced Instruction Set Computer). O primeiro simulador comercial baseado em DSPs foi lançado em 1991, seguido por outros modelos e, a partir de 1996, o uso de PCs comuns e, mais tarde, o supercomputador HYPERSIM para sistemas mais complexos. Simuladores modernos que utilizam FPGAs e GPUs (Graphics processing units) permitem simulações com intervalos de tempo variados. A simulação em tempo real requer que a reprodução das formas de onda e a resolução das equações do modelo ocorram em intervalos discretos sincronizados com o relógio real. O DRTS usa hardware com computação paralela para simular sistemas de energia. A simulação é considerada em tempo real se o tempo de execução é menor ou igual ao passo de tempo definido, caso contrário é fora do tempo real. O passo de tempo é importante e varia conforme o sistema testado. A figura 2.2 ilustra essas situações.

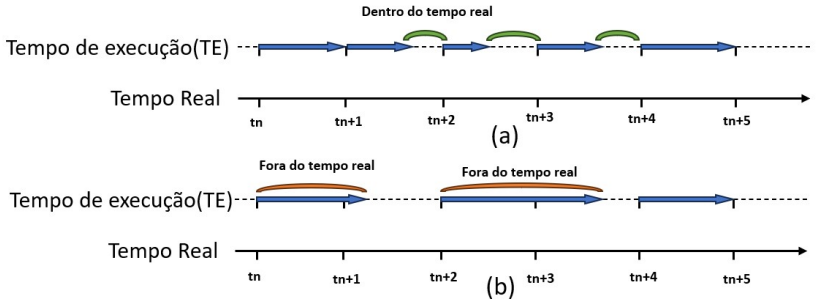



Figura 2.2: Adaptação da representação da simulação (a) em tempo real. (b) não em tempo real [14].

A simulação em tempo real é aplicada em diversas áreas, como na indústria aeroespacial, na indústria automóvel, indústria elétrica, na educação (ensino e pesquisa universitária). Na indústria elétrica as simulações são utilizadas para diversos fins, como geração de energia, integração de energias renováveis, navios elétricos, tração elétrica(carros, comboios), testes de motores elétricos, testes de equipamentos, treinamento de operadores e técnicos, robótica e automação industrial, entre outras [13].

Existem diversos tipos de DRTS, envolvendo: *Rapid Control Prototyping (RCP)*, *Software-in-the-Loop (SIL)*, *Processor-in-the-Loop (PIL)*, *Model-in-the-Loo (MIL)*, HIL, *Control Hardware-in-the-Loop (CHIL)*, PHIL, e outros. Para este projeto, o tipo de simulação em tempo real a ser utilizado é o PHIL. De seguida, serão apresentados algumas das formas de simulação em tempo real.

### 2.1.1 Rapid Control Prototyping (RCP)

O RCP facilita criação de estratégias de controlo para uso em sistemas de laboratório de forma rápida. No contexto do RCP, não é necessário programar diretamente as portas do processador ou placa de desenvolvimento. A programação da plataforma de desenvolvimento, é realizada com base em diagramas. Embora o RCP seja empregado em várias áreas, como mecânica, programação de computadores e eletrónica digital. O RCP é mais utilizado em sistemas de controlo dinâmicos [15]. A estrutura da simulação RCP está representada na figura 2.3.

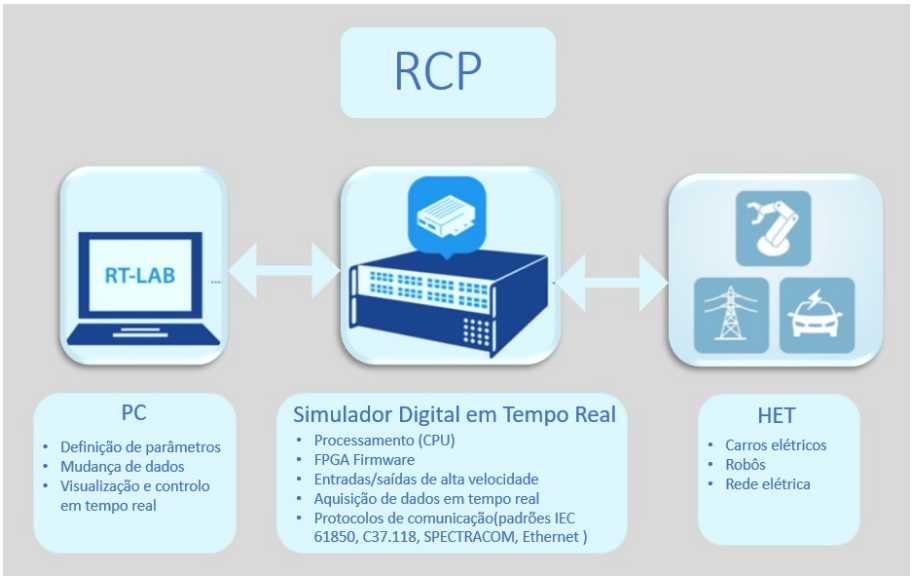



Figura 2.3: Arquitetura da simulação RCP [16].

No artigo [17], foi implementada uma metodologia de projeto auxiliado por Computador para prototipagem de controlo rápido de veículos aéreos não tripulados "Quad Tilt Wing (QTW)". O estudo abordou e analisou métodos para aprimorar a eficácia na prototipagem rápida de controladores de voo. E o artigo [18], descreve o projeto de um

conversor de fonte de tensão de três níveis com uma capacidade de 200 kW. Os resultados confirmaram que o RCP é capaz de controlar um conversor de alta potência.

### 2.1.2 Software-in-the-Loop (SIL)

O SIL é uma simulação realizada com o controlador e o sistema em tempo real no mesmo ambiente, sem a necessidade de entradas e saídas, ocorrendo a simulação em apenas um dispositivo. Devido à alta flexibilidade, esse sistema pode operar em velocidades tanto mais rápidas quanto mais lentas do que o tempo real, sendo ideal para simulações aceleradas, que executam testes em grande escala em curtos períodos, e para simulações estatísticas [13]. Na figura 2.4 está representada a estrutura da simulação SIL.

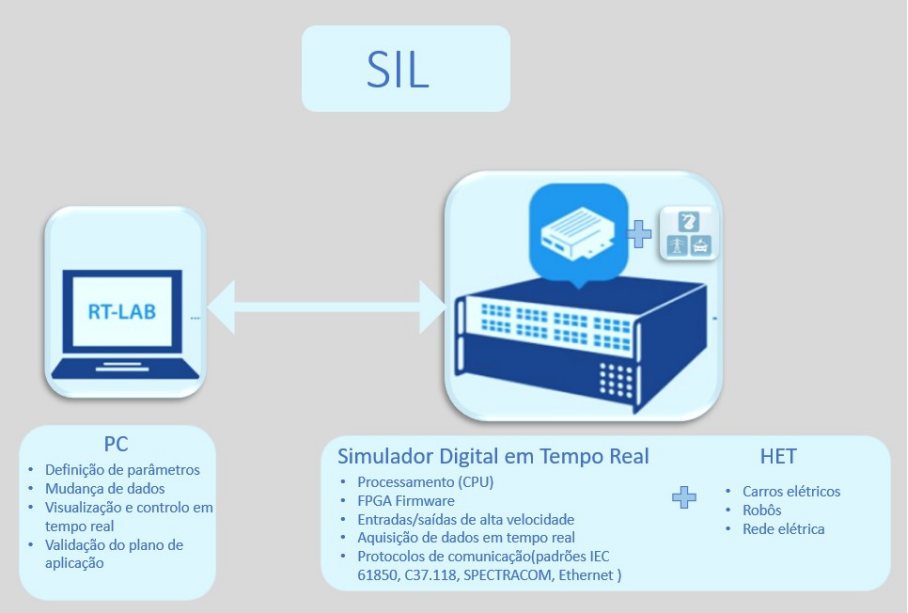



Figura 2.4: Arquitetura da simulação SIL [19].

O artigo [20] investiga a fiabilidade do SIL, com foco na avaliação de algoritmos destinados ao controlo de sistemas num motor DC sem escovas, operando em conjunto com um sistema de tempo real. A utilização desse sistema tem por finalidade, a deteção antecipada de defeitos, para acelerar o processo de desenvolvimento. No artigo [21], elabora-se uma estratégia para a avaliação da reprogramação de sinais de trânsito na Alemanha, usando simulações SIL. Este sistema é benéfico para pequenas e médias cidades, as quais não dispõem de instalações para determinar o estado atual do trânsito.

Os autores em [22] buscam a autonomia dos satélites de observação, eliminando a necessidade de operadores na terra. Realizaram simulações SIL, envolvendo o satélite e estações terrestres. O satélite recebe tarefas de capturar fotos de pontos de interesse na terra, e realiza automaticamente todos os ajustes necessários, para fornecer a melhor imagem possível. Os resultados mostraram que a média das falhas por missão causadas pelo software é 32% menor que a dos operadores.

### 2.1.3 Hardware-in-the-loop (HIL)

A simulação HIL é uma técnica para testar sistemas em tempo real, combinando componentes físicos e modelos simulados. Nessas simulações, não são necessários amplificadores de potência, pois os dispositivos testados têm uma faixa de potência compatível com as saídas do simulador. A potência nominal é baixa e o dispositivo em teste não afeta a simulação [23]. A simulação HIL, foi usada originalmente para testes de mísseis, e posteriormente para a indústria automóvel, como em sistemas ABS e suspensão. O objetivo principal é fazer com que o ambiente simulado seja o mais parecido possível com o real, embora isso seja desafiador devido a problemas nas conexões e a dificuldade em modelar com precisão o ambiente [24]. Na figura 2.5 está representada a arquitetura da simulação HIL.

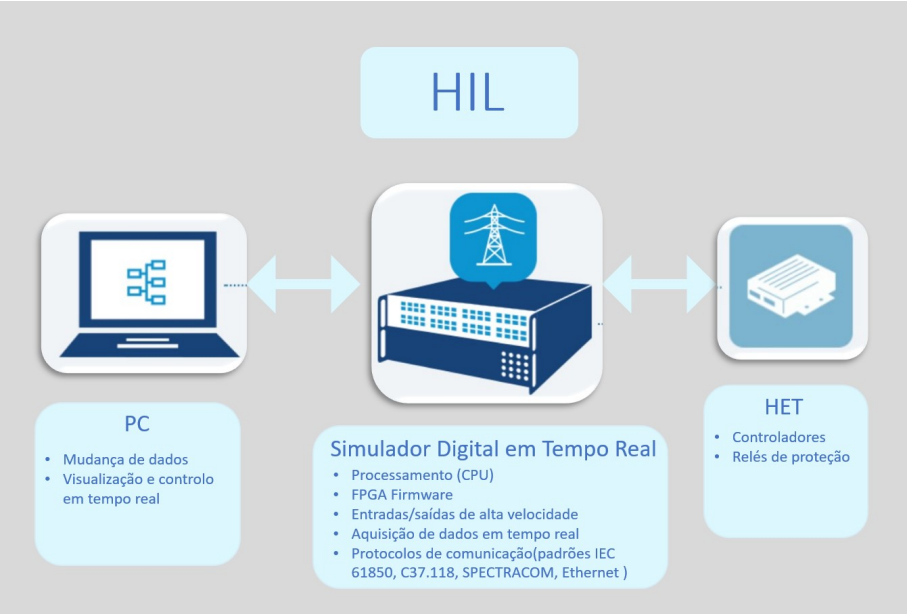



Figura 2.5: Arquitetura da simulação HIL [4].

O HIL permite projetar produtos industriais conectando o HET à simulação em tempo real. Utiliza FPGA e DSP, procurando evitar danos aos equipamentos e reduzir os custos dos testes. É benéfico começar a simulação HIL na universidade, preparando melhor os alunos para a indústria com plataformas como National Instruments, dSPACE, Typhoon HIL, MATLAB Simulink Real-Time e sistemas Speedgoat [25] [26]. A maioria das empresas que criam os sistemas de simulação em tempo real estão localizadas perto das universidades para facilitar a colaboração dos pesquisadores no desenvolvimento desses sistemas.

Os artigos [25], [26], e [27] apresentam uma revisão da literatura das simulações HIL, onde a sua história é retratada. Todos os artigos ressaltam a importância e a necessidade do HIL. No entanto, o artigo [27], diferencia-se ao explorar a estrutura de um laboratório próprio para HIL, destacando aplicações dinâmicas e propondo uma estrutura geral de

laboratório para diferentes indústrias. O HIL possui aplicações em várias áreas como na indústria automóvel [28]-[29], controlo de acionamento elétrico [30]-[31], conversores eletrónicos de potência [32]-[33]-[34], aplicações de rede elétrica [35], sistemas de tração ferroviária [36], educação [37], entre outras.

O artigo [28], propõe um método para estimar o nível de carga de baterias de lítio (1,25 kWh e 48 V) em carros híbridos, testado em HIL com 2% de precisão em hardware real. No entanto, requer mais testes para aplicação em carros reais. O artigo [29], propõe um sistema com o objetivo de permitir que os carros sigam um caminho se ajustando automaticamente à direção. A simulação HIL consegue demonstrar a eficácia do sistema.

O artigo [30] apresenta como usar o HIL para definir os parâmetros do controlador de velocidade em bancadas para testes de motores. O artigo [31] avalia o desempenho de acionamentos elétricos com HIL, no contexto de um sistema de tração para uma mota elétrica, contribuindo para o desenvolvimento no controlo do sistema ao considerar restrições de hardware real.

O artigo [32], descreve uma plataforma para simulação HIL, utilizando DSPs e FPGAs. A intenção é proporcionar uma plataforma de investigação flexível, modular e acessível, capaz de integrar-se em sistemas de simulação mais extensos. É apresentado um exemplo prático ao simular um conversor Buck, com resultados comparados a medições reais. No artigo [33], é explorada a comunicação entre a unidade de processamento digital de sinais (DSP) e o MATLAB/Simulink durante a simulação de um conversor de potência boost DC-DC. O circuito do conversor é mantido no Simulink, e o controlador é programado na unidade de processamento de sinal. O artigo [34], aborda a utilização de um inversor multinível de ponte H em cascata trifásico alimentado por módulo solar fotovoltaico. Utiliza a técnica "Perturb and Observe"para otimizar a potência e manter a tensão constante no inversor. O simulador Typhoon HIL 402 é usado para validar o algoritmo de controlo em HIL.

Os artigos mencionados destacam a aplicabilidade e eficácia da simulação HIL em diversos domínios, abrangendo desde sistemas de baterias para veículos híbridos, inversores fotovoltaicos e até sistemas de controlo de direção. Cada um desses estudos contribuem para o avanço e desenvolvimento de sistemas, ao integrar de forma eficaz a simulação com hardware real.

## 2.2 Power Hardware-in-the-Loop (PHIL)

O PHIL, assim como o HIL, permite testes realistas ao integrar simulação digital com hardware real. Uma simulação PHIL consiste em três componentes principais: um simulador em tempo real (DRTS), equipamento em teste (HET), e uma unidade responsável pela amplificação da potência (AP) [1]. A figura 2.6, representa a arquitetura para a simulação PHIL. Para testar os dispositivos, as simulações HIL são úteis em todas as

fases de produção. No entanto, podem ser inviáveis se o dispositivo funcionar fora da faixa de conversão analógica/digital. Nestes casos, a simulação PHIL é necessária, pois incorpora amplificação de potência entre o DRTS e o HET [38]. O PHIL é uma extensão do HIL, destinada especificamente a testar dispositivos de potência, exigindo o uso de amplificadores de potência para ajustar os sinais provenientes do simulador em tempo real e, assim, permitir o teste eficaz desses dispositivos [39]. Por esta razão, em todas as simulações PHIL é necessário o uso de amplificadores de potência.

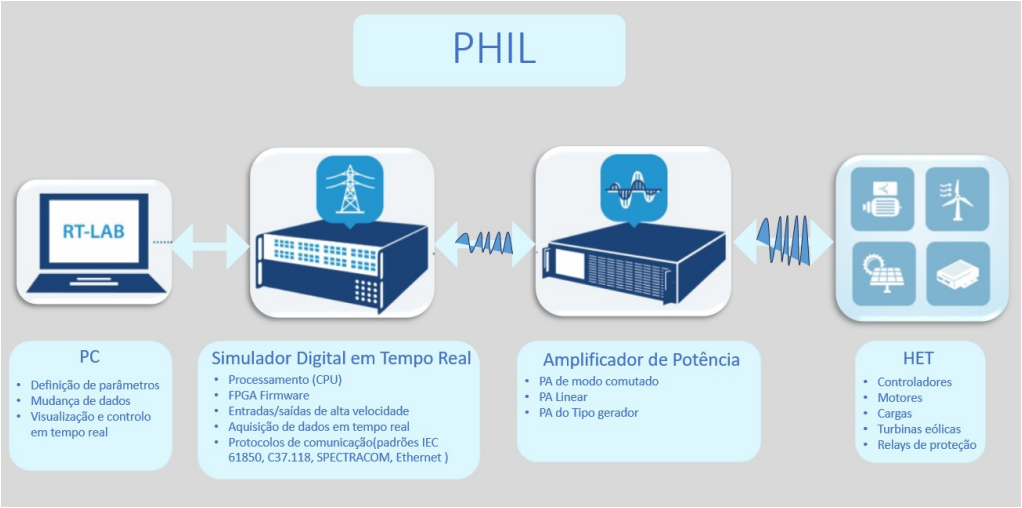



Figura 2.6: Arquitetura da simulação PHIL [5].

A simulação PHIL difere da simulação HIL, que envolve apenas troca de sinais. Em vez disso, o ambiente de simulação PHIL troca virtualmente energia com hardware real [40]. A simulação PHIL integra uma parte simulada numericamente com dispositivos reais para fornecer uma simulação completa de um sistema. O amplificador utilizado deve ser capaz de alimentar os dispositivos em teste e absorver a energia que eles produzem. A carga do amplificador influencia a simulação em PHIL, mas não afeta as simulações em HIL. Os simuladores PHIL replicam redes de comunicação e comunicam com o hardware, possibilitando a integração de diversos protocolos e sistemas em um único ambiente [23].

Nas simulações PHIL, a precisão e a estabilidade são influenciadas pela interface de potência, que afeta a forma como a energia é transferida entre os componentes. Nas simulações HIL, tanto o simulador como o hardware funcionam em níveis de potência baixos, e utilizam apenas conversores analógicos/digitais. Em contraste, nas simulações PHIL, dispositivos de potência, como motores ou geradores, que podem consumir ou gerar energia real, exigindo a necessidade de amplificação e conversão adequadas de potência. Enquanto as simulações HIL são limitadas em termos de potência, a abordagem PHIL supera essas limitações, mas traz desafios adicionais, como problemas de estabilidade devido à inclusão de um loop de controlo adicional. Os amplificadores de potência também podem introduzir erros, afetando a precisão da simulação. O comportamento dinâmico do AP é importante, pois pode causar instabilidades na simulação PHIL. Assim, o projeto

da simulação PHIL e a escolha do algoritmo de interface são fortemente influenciados pela natureza do AP [41] [38].

A figura 2.7 ilustra também a arquitetura da simulação PHIL, que inclui uma plataforma de simulação em tempo real, conversores digital para analógico (D/A), e analógico para digital (A/D), amplificador de potência, HET, e sensores de medição, que não deve ser instáveis ou oscilantes. O DRTS envia sinais ao HET e recebe uma resposta, criando uma malha fechada que permite a simulação em tempo real, replicando sinais elétricos e resolvendo equações diferenciais dentro de um tempo definido para evitar instabilidade ou erros. A estabilidade é um requisito importante para a segurança do equipamento em teste e para a precisão da simulação. Quando o sistema fica instável, os dispositivos HET podem ser destruídos, portanto, medidas preventivas devem ser tomadas para identificar modos de operação indesejados e retornar a um estado seguro. A estabilidade não apenas influencia a precisão, mas também é uma condição essencial e suficiente para a simulação PHIL [11] [42].

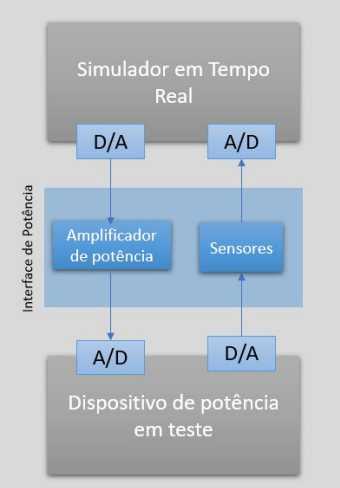



Figura 2.7: Estrutura básica PHIL [42]

A simulação PHIL de HET não lineares não possui um método padrão. Abordagens mistas de software e hardware são frequentemente mais económicas, e as simulações PHIL podem replicar o comportamento real do sistema em um ambiente controlado [11]. Desenvolver simulações PHIL estáveis e precisas para um hardware em teste específico é um desafio. No artigo [43], foi criada uma estrutura padronizada para simplificar este processo e servir de modelo para futuras plataformas de teste. Esta estrutura divide a plataforma PHIL em blocos funcionais mais pequenos, que podem ser reutilizados e ajustados conforme necessário para diferentes simulações PHIL.

Embora o trabalho [43] tenha introduzido essa estrutura útil, não abordou diretamente a análise da estabilidade do sistema PHIL. O artigo [44] expande este trabalho e apresenta uma metodologia para a avaliação completa da estabilidade das simulações PHIL, incluindo todos os subsistemas de software e hardware em simulação, além de demonstrar

como aplicar este método a outros sistemas PHIL. Um estudo de caso envolvendo testes PHIL de um inversor fotovoltaico valida essa abordagem com dados experimentais. O diagrama de blocos da função de transferência do sistema PHIL, representado na figura 2.8, inclui todos os elementos do loop: o simulador de tempo real (DRTS), a interface de software (com algoritmos de interface e controladores), a interface de hardware (conversores A/D e D/A, amplificador de potência, sensores) e o equipamento sob teste (HET). A análise de estabilidade considera todos esses elementos para garantir uma avaliação completa e precisa.

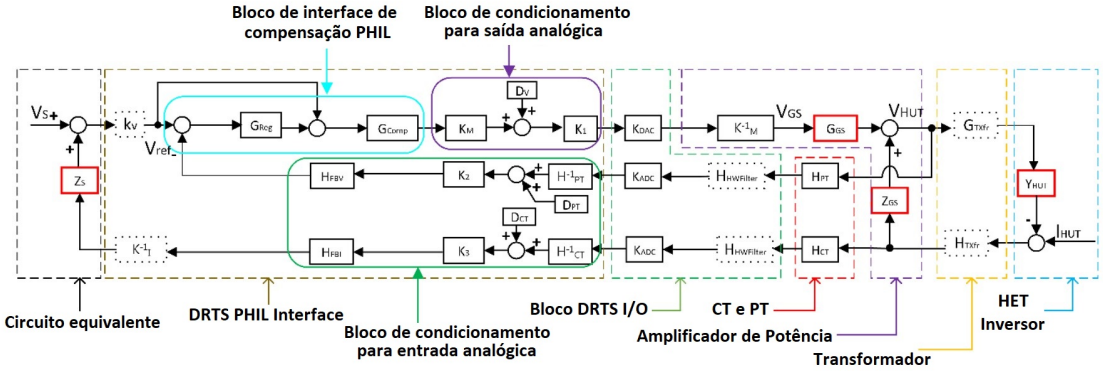



Figura 2.8: Diagrama de blocos da malha fechada do PHIL, incorporando a função de transferência e todos os seus elementos. [44].

Na figura 2.8, (YHUT) representa a admitância paralela e (IHUT) a corrente injetada no sistema. (HFBV) e (HFBI) são filtros para realimentação de tensão e corrente, respectivamente. As funções de transferência (HPT) e (HCT) definem a resposta dos transdutores de potencial e corrente. Os conversores (KADC) e (KDAC), no módulo de I/O do DRTS, realizam a conversão entre sinais analógicos e digitais. (HHWFilter) é um filtro opcional para prevenir aliasing e melhorar a precisão das medições, enquanto o bloco de condicionamento ajusta sinais de corrente e tensão para processamento [44].

A seguir, serão resumidas algumas das principais características encontradas na literatura sobre simulações PHIL.

### 2.2.1 Algoritmos de interface

Um algoritmo de interface é fundamental para integrar o ambiente simulado com o hardware físico em teste, é utilizado entre o AP e o HET. Também conhecido como topologia do circuito de interface de potência, ele permite relacionar as tensões e correntes simuladas e o hardware em teste (HET) com as tensões e correntes medidas no amplificador de potência [45] [46] [47]. Portanto, este elemento tem um impacto significativo na precisão e estabilidade das simulações PHIL [48]. Uma descrição abrangente dos algoritmos de interface mais comummente utilizados pode ser encontrada em [48] e [39].

Uma interface comum é o uso do modelo de transformador ideal (ITM). Ela se destaca pela sua precisão e simplicidade de implementação, embora apresente problemas relacionados à estabilidade [48]. Com base no sinal a ser amplificado, classifica-se o ITM como do tipo tensão ou do tipo corrente. Certos algoritmos de interface oferecem maior estabilidade e precisão que outros, mas não existe uma interface perfeita para todos os testes de potência [39]. Outros algoritmos de interface utilizados, incluem o algoritmo de aproximação de primeira ordem variante no tempo (TFA) [49], métodos de impedância de amortecimento (DIM), métodos de duplicação de circuito parcial (PCD) e modelos de linha de transmissão (TLM), entre outros [11] [41] [39].

A interface DIM pode ser melhorada com mais conhecimento do hardware em teste, sendo que para a maioria das aplicações PHIL, este método é recomendado. o algoritmo TFA, compensa atrasos sendo sensível ao ruído [39].

A Tabela 2.1 contém os algoritmos de interface para as simulações PHIL. Na Tabela 2.2, é possível visualizar as vantagens e desvantagens destes algoritmos, sendo que a prática sugerida para o uso dos algoritmos de interface baseia-se muito nestas vantagens e desvantagens.

Tabela 2.1: Algoritmos de interface para simulações PHIL [41].

| **Algoritmo** | **Descrição** |
|---|---|
| Modelo de Transformador Ideal (ITM) | Dividido em dois tipos: Tipo de tensão usado com amplificadores de tensão; Tipo de corrente usado com amplificadores de corrente. |
| Modelo de Aproximação de Primeira Ordem Variante no Tempo (TFA) | Este método trata o hardware em teste (HET) como um sistema linear de primeira ordem na simulação PHIL. |
| Modelo de Linha de Transmissão (TLA) | Simula partes discretas, em secções de linha de transmissão, conhecidas por links. |
| Técnica de Duplicação Parcial de Circuito (PCD) | Divide o circuito original em sub circuitos separados e encontra a solução por meio de um método de iteração como Gauss-Seidel. A solução é garantida correta se a iteração permanecer convergente. |
| Método de Impedância Amortecida (DIM) | Híbrido dos métodos ITM e PCD, com a estabilidade sendo uma compensação entre os dois. |

### 2.2.2 Estabilidade e flexibilidade

A simulação PHIL é propensa a instabilidades devido a fatores naturais como atrasos, restrições na largura de banda e introdução de harmónicas pelo AP, o que pode comprometer a precisão da simulação e causar danos ao HET [39]. Portanto, é necessário identificar os comportamentos instáveis e tomar ações corretivas para manter o sistema seguro. A precisão das simulações PHIL está diretamente ligada à estabilidade, e quando o sistema não apresenta alta precisão os resultados das simulações não terão grande sentido. A simulação pode ficar instável quando o amplificador de potência não funciona corretamente, ou seja, apresentando atrasos adicionais, comportamento dinâmico diferente ou distorções devido à não linearidade em operação em malha fechada [1].

Tabela 2.2: Vantagens e desvantagens dos principais algoritmos de interface em PHIL [47].

| Método | Vantagens | Desvantagens |
|---|---|---|
| ITM | - Prático de implementar.<br>-Muito preciso. | -A relação entre a impedância da fonte e a carga determina a estabilidade. |
| TFA | - Elevada largura de banda.<br>- Permite correção de erro. | - Complexidade computacional causada pela inversão de matriz condicionante<br>- Incerteza devido ao comportamento preditivo.<br>- Imprecisão devido à extrema sensibilidade ao ruído do sensor. |
| TLA | - Elevada estabilidade como resultado da aproximação trapezoidal. | -A indutância de linha é mostrada pela resistência real, que usa muita energia.<br>- Baixa flexibilidade e elevado custo de manutenção. |
| PCD | - Muito estável<br>- Bom para circuitos/sistemas em grande escala | -A precisão é influenciada pelo valor da relação do componente de ligação com a impedância da fonte/carga.<br>- Precisão por vezes reduzida devido aos requisitos de estabilidade.<br>- A eficácia do método de relaxamento é reduzida por falta de convergência. |
| DIM | - Quando a impedância de carga do HET é igual à impedância de amortecimento, ocorre alta precisão e estabilidade.<br>- Capacidade de adaptação. | -Embora por vezes não esteja disponível, um modelo de alta fidelidade baseado na impedância do HET é necessário. |

Uma das principais causas de instabilidade nas simulações PHIL é o tempo necessário para processar e obter dados do sistema DRTS. Esses problemas podem variar conforme os equipamentos em teste. Para atender aos requisitos específicos de cada configuração PHIL, é necessário examinar e avaliar parâmetros como limites de entradas e saídas, isolamento galvânico, comportamento em curto-circuito, *Taxa máxima de Distorção Harmónica* (TDH), e comportamentos estáticos e dinâmicos do sinal. A introdução de um amplificador de potência pode tornar o sistema instável, mesmo que o sistema real seja estável, devido à criação de um circuito de controlo adicional. As características operacionais de um AP têm um grande impacto na precisão e estabilidade da simulação PHIL, sendo fundamental conhecer bem essas características para garantir uma simulação segura. [11] [38] [42].

### 2.2.3 Vantagens e desafios da simulação PHIL

Os benefícios da simulação PHIL decorrem da capacidade de conectar e testar dispositivos de potência. A simulação PHIL permite replicar condições extremas e anormais que seriam difíceis ou perigosas de reproduzir em um ambiente real. Isso ajuda a entender melhor o comportamento do sistema, facilita o desenvolvimento e o teste de novos dispositivos, e permite identificar e corrigir potenciais problemas antes que eles ocorram em situações reais [40].

A simulação PHIL também tem a vantagem de representar com precisão o comportamento real do sistema de energia e permitindo testes flexíveis e escaláveis. No entanto, enfrenta desafios em termos de precisão, estabilidade e recursos necessários. A busca por algoritmos de interface adaptativas para as unidades HET é um desafio de pesquisa em andamento na área de simulação PHIL [1]. As simulações PHIL têm vantagens sobre outras simulações, ao determinar melhor as características e comportamentos de um hardware em teste (HET) em seu ambiente de operação [50].

Uma outra vantagem da simulação PHIL é a possibilidade de dimensionar tanto o software quanto o sistema de hardware. Com um hardware reduzido, é possível analisar o comportamento do dispositivo em escala real. Para lidar com problemas de estabilidade, é necessário implementar algoritmos de interface apropriados, garantindo estabilidade e mantendo um nível razoável de precisão. O PHIL também contribui para o treinamento de operadores, oferecendo muitos benefícios em comparação com os testes em sistemas reais [51].

### 2.2.4 Aplicações da simulação PHIL

Algumas das áreas de aplicação da simulação PHIL estão listadas na tabela 2.3. A simulação PHIL testa dispositivos como sistemas de geração e conversão de energia eólica, motores de propulsão, sistemas de tração de veículos elétricos, painéis solares, geradores, relés de proteção, entre outros[40] [42]. De seguida, serão apresentados alguns estudos em que a simulação PHIL foi aplicada.

Neste estudo [49], utiliza-se a simulação PHIL para investigar o impacto de cargas não lineares em sistemas elétricos. Os resultados práticos vão de encontro com a simulação. A abordagem descreve a interface como um transformador ideal, mas são necessárias mais pesquisas para padronizar a metodologia experimental. A experiência é supervisionada para garantir estabilidade, e a combinação de monitorização e interface oferece uma maneira eficiente e económica de prototipagem e integração de sistemas.

O artigo em [52] apresenta uma simulação de PHIL para avaliar o desempenho e a solidez do dispositivo "PowerCorner" na alimentação de microrredes isoladas. Um modelo em tempo real foi criado para simular a microrrede, incluindo baterias e painéis fotovoltaicos, com critérios de modelação para aprimorar a estabilidade da simulação. O PHIL simula ambientes de *Corrente Alternada* (AC) e *Corrente Contínua* (DC) em torno dos inversores de energia, utilizando amplificadores de potência controlados por um simulador digital em tempo real. A estrutura PHIL proposta tem como objetivo testar o "PowerCorner" em regiões rurais da África, replicando o comportamento ambiental do dispositivo em laboratório. Isso permite identificar problemas nos inversores antes da implementação real e estudar falhas em condições extremas. O artigo também aborda a simplificação computacional das cargas AC e sugere trabalhos futuros para casos de teste mais complexos e a integração de proteção contra falhas em microrredes.

| Aplicações | Exemplos |
|---|---|
| **Aplicações em Rede (50, 60, 400 Hz)** | • Simulação de cargas na rede.<br>• Simulação de inversores fotovoltaicos.<br>• Simulação de geradores eólicos.<br>• Simulação de inversores na rede. |
| **Aplicações em micro redes e motores** | • Simulação de motores ou geradores.<br>• Simulação de inversores de acionamento.<br>• Simulação de inversores de frequência. |
| **Militar/Aeroespacial** | • Simulação de rede de alimentação.<br>• Simulação de fontes de alimentação DC.<br>• Simulação de equipamentos aeroespacial.<br>• Simulação de acoplamentos AC-DC. |
| **Aplicações na indústria automóvel e Transporte** | • Simulação de comboios elétricos.<br>• Simulação de baterias.<br>• Simulação de motores.<br>• Aplicações em veículos elétricos.<br>• Simulação de estação de carregamento de veículos elétricos.<br>• Bancada de testes para carregamento.<br>• Simulação de rede de alimentação.<br>• Simulação de máquinas elétricas. |

Tabela 2.3: Aplicações da simulação PHIL [23].

Ambos os artigos [49] e [52], estão relacionados à aplicação de simulação PHIL, mas em contextos diferentes. O primeiro [49] aborda a segurança e eficácia da interface em cenários de carga não linear, enquanto o segundo [52] utiliza PHIL para testar um dispositivo específico, o "PowerCorner", em micro redes isoladas, com ênfase em aplicações rurais na África. Ambos contribuem para um melhor entendimento das simulações PHIL e onde podem ser utilizadas.

O artigo [53] trata do desenvolvimento e validação de um algoritmo de interface para testes PHIL de inversores. O artigo inclui detalhes sobre o modelo de interface, a plataforma de teste, o procedimento de modelação de software com fórmulas para funções de transferência, além da simulação e implementação em uma bancada de teste de 30 kW. o trabalho apenas se concentrou em aplicar o modelo a inversores que atuam como fonte de corrente controlada. Estender o modelo para incluir inversores que atuam como fonte de tensão é o próximo objetivo dos autores.

O artigo [43] apresenta blocos padronizados para simplificar os testes de inversores

conectados à rede usando a técnica PHIL. Esses blocos são projetados para serem reutilizados com facilidade, permitindo uma rápida reconfiguração para diferentes testes. Os resultados experimentais demonstram a eficácia dos blocos ao testar baterias e inversores fotovoltaicos, enfatizando sua utilidade e flexibilidade para acelerar os testes PHIL.

Ambos os artigos [43] e [53] contribuem para melhorar os testes de hardware em sistemas PHIL. O artigo [53] concentra-se na validação de um algoritmo de interface para amplificadores em PHIL, com o objetivo de realizar testes específicos de inversores de rede. O artigo [43] aborda a padronização de blocos de funções de aplicação para facilitar os testes PHIL, destacando a reutilização e a reconfiguração desses blocos.

O artigo [54] tem como principal objetivo validar as funcionalidades de um inversor fotovoltaico inteligente de 500 kW. O artigo fornece detalhes sobre a configuração do laboratório, a modelação do sistema de energia, a interface e o procedimento de teste, preenchendo uma lacuna de conhecimento existente na literatura. Os resultados mostram a utilidade do teste PHIL para validação em sistemas de energia, contribuindo para a compreensão dos impactos dos inversores inteligentes no sistema elétrico. O artigo sugere futuras pesquisas para a interface PHIL para validar dispositivos com tempos de resposta mais rápidos.

O artigo [55] apresenta uma simulação de um sistema fotovoltaico usando o PHIL. Emprega-se um algoritmo de controlo com o objetivo de aumentar a largura de banda de um amplificador de potência, resultando na redução de atrasos na interface PHIL. Um protótipo capaz de amplificar 260 W, é construído para este fim. O modelo da instalação fotovoltaica é simulado em tempo real, proporcionando flexibilidade para estudos de integração de rede. O artigo destaca a eficácia do PHIL na simulação fotovoltaicas com um amplificador de alta largura de banda, evidenciando resultados experimentais em conformidade com o modelo teórico da simulação.

Os artigos [55] e [54], compartilham o contexto de sistemas fotovoltaicos e inversores, mas o artigo [54] se concentra em criar um ambiente de teste PHIL de um inversor inteligente de 500 kW, enquanto o artigo [55] apresenta um sistema fotovoltaico usando PHIL para estudos de integração de rede. Os trabalhos que foram destacados se concentraram principalmente em testes de sistemas PHIL, com ênfase em inversores, microrredes, blocos de funções de aplicação e simulação de sistemas fotovoltaicos. Juntos, esses trabalhos contribuem para o desenvolvimento e aprimoramento de métodos em PHIL.

### 2.2.5 Medidas de segurança e procedimento de testes

Como uma grande quantidade de energia elétrica afeta as simulações PHIL, é necessário ter em conta medidas de segurança, em dois níveis de proteção, hardware e software [11]:

1-O nível de proteção do hardware é importante para a segurança, abrangendo medidas preventivas para proteger tanto pessoas quanto máquinas. A principal função é garantir

um elevado nível de segurança do hardware, incluindo a designação cuidadosa de sinais com isolamento galvânico do DRTS para as entradas do amplificador. Isso assegura a transmissão livre de interferências e falhas dos sinais de entrada/saída, garantindo a supervisão independente de cada fonte elétrica conectada em sua própria área de operação segura.

2-O nível de segurança de software é importante para controlar os sinais de medição. O DRTS emite sinais corretivos em caso de violação de limites, como amplitude do sinal e valor médio. Essas medidas de segurança, específicas para cada teste PHIL, não devem ser subestimadas. Desligar o sinal de saída, pode não ser seguro em algumas aplicações. As medidas de segurança baseadas em software são integradas ao modelo em tempo real da simulação PHIL, trabalhando em conjunto com a interface de potência para uma resposta mais rápida do que as proteções tradicionais de hardware, como disjuntores.

## 2.3 Amplificadores de Potência em PHIL

Em uma simulação PHIL, é necessário usar uma interface de potência, conforme mostrado nas figura 2.6 e 2.7. Essa interface de potência inclui um AP e um sensor, que trabalham juntos para possibilitar a interação entre o ambiente simulado e o HET [1] [42]. A simulação PHIL requer um amplificador, caracterizado pela elevada precisão, baixa distorção, elevada largura de banda e baixo atraso de fase, para proporcionar resultados mais confiáveis. A largura de banda infinita e o atraso zero são características ideais do AP, mas na prática é impossível ter estas caraterísticas desejadas. A precisão e a validade das simulações são prejudicadas significativamente pela extensão dos erros dos AP [38] [40] [23].

Os AP precisam operar em quatro quadrantes, simulando condições de operação para testar os sistemas antes da implementação prática. Um Amplificador de 4 quadrantes funciona em cada um dos quatro quadrantes do eixo tensão-corrente, representado pela figura 2.12. A saída pode mudar de tensões negativas para positivas, assim como a corrente. Como resultado disso, o equipamento pode funcionar como gerador ou carga, ou seja, fornecer ou absorver energia [42]. A operação nos quatro quadrantes de um amplificador de potência (AP) é determinada pela direção da tensão e da corrente. No quadrante 1, a tensão e a corrente são ambas positivas, indicando que o amplificador fornece energia a carga [56]. A figura 2.9 ilustra essa condição.

Já no quadrante 2, a tensão é negativa enquanto a corrente é positiva, indicando o que AP absorve energia e funciona como carga. A figura 2.10 mostra a operação nos quadrantes 1 e 2, destacando como o amplificador pode alternar entre fornecer e absorver energia.

No quadrante 3, tanto a tensão quanto a corrente são negativas, o que significa que o amplificador continua a atuar como fonte de energia, mas com ambas as polaridades invertidas. A figura 2.11 ilustra essa operação.

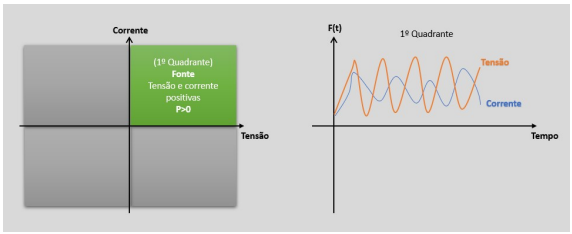



Figura 2.9: Operação no 1º quadrante, onde a tensão e a corrente são positivas (energia do AP para a carga) [56].

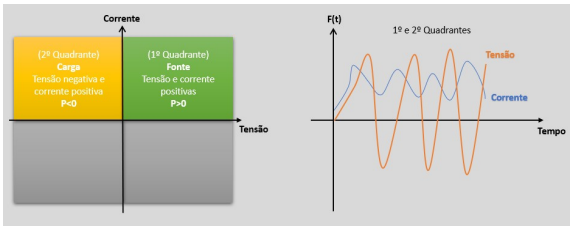



Figura 2.10: Operação nos quadrantes 1ª e 2ª: No quadrante 2, com tensão negativa e corrente positiva (energia da carga para o AP) [56].

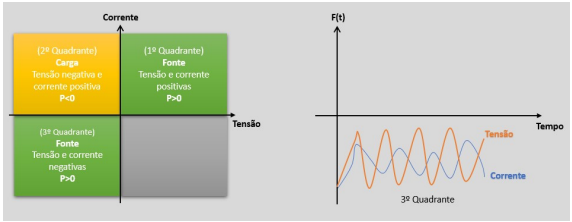



Figura 2.11: Operação nos quadrantes 1ª, 2ª e 3º: No 3º quadrante, a tensão e a corrente são negativas (energia do AP para a carga) [56].

No quadrante 4, a tensão é positiva e a corrente é negativa, o que significa que o amplificador está novamente absorvendo energia, mas desta vez com polaridades opostas em relação ao quadrante 2. A figura 2.12 apresenta a operação completa nos quatro quadrantes, destacando como o amplificador pode alternar entre fornecer e absorver energia dependendo da combinação de tensão e corrente. Um conversor de quatro quadrantes consegue controlar a corrente em qualquer direção sem limitações, podendo absorver e controlar a energia da carga [56].

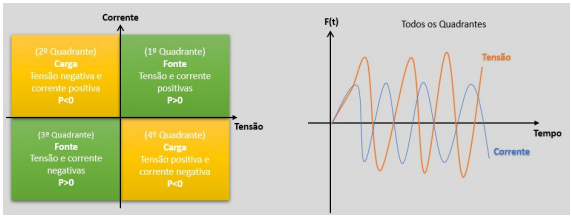



Figura 2.12: Operação em todos os quatro quadrantes: No 4º quadrante, a tensão positiva e corrente negativa (energia da carga para o AP) [56].

o AP deve extrair a energia da carga, nos quadrantes 2 e 4 onde ocorre a absorção de

energia. As soluções para a receção incluem: [56]:

- Armazenamento local de energia: condensadores ou super condensadores são usados para coletar a energia da carga.
- Devolução de energia à rede: com o auxílio de topologias baseadas em tiristores/transístores, comuns em aplicações de alta potência.
- Dissipação de energia: Utiliza-se a dissipação da energia em calor, adequada quando a performance é a prioridade.

O PHIL requer amplificadores escaláveis em potência e operáveis em 2 quadrantes para geração de energia ou 4 quadrantes para geração e absorção. A largura de banda pode variar conforme as necessidades da aplicação. AP de 2 quadrantes são usados para simular células fotovoltaicas e cargas resistivas, enquanto os de 4 quadrantes são empregados em cargas ativas, como motores ou geradores, e simulação de redes elétricas. Amplificadores AC são utilizados para simulação de redes e motores AC, enquanto os DC simulam células fotovoltaicas e podem estar ligados a baterias. A combinação de amplificadores DC e AC aumenta a largura de banda e estabilidade do sistema. O hardware pode ser reutilizado devido à sua versatilidade e capacidade de atualização. A análise caso a caso é importante para determinar a configuração adequada [23].

Os amplificadores de potência são classificados essencialmente em três tipos [38] [1]: amplificador de potência de modo comutado (Switched-Mode Power Amplifier), amplificador de potência linear e o amplificador de potência do tipo gerador (Generator-Type Power Amplifier). A seguir, serão analisados estes tipos de amplificadores de potência com foco especial nos amplificadores de modo comutado.

### 2.3.1 Amplificador de Potência do Tipo Gerador

Os amplificadores de potência do tipo gerador são usados em sistemas de simulação PHIL para fornecer uma energia controlada e estável para os componentes de hardware simulados. Um gerador síncrono trifásico é usado para realizar a amplificação, onde o gerador é acionado por um motor DC ou AC, e o controlador de sistema comanda esse conjunto motor-gerador em tempo real. O gerador aplica a tensão solicitada no HET depois que o DRTS envia a referência de tensão para o controlador do sistema em tempo real. A corrente que passa pelo HET é medida e enviada para o DRTS. E um banco de cargas normalmente absorve a energia produzida pelo HET. Diferentes sistemas de controlo, como PID, modo de torque, etc., são conectados ao ponto de acoplamento comum através de uma interface. Esse sistema é projetado para redes trifásicas equilibradas em faixas de potência média e baixa [11] [1] [42].

A estabilidade de saída e a capacidade de resposta rápida são características necessárias para os amplificadores do tipo gerador, para garantir a precisão das simulações PHIL.

Eles geralmente incorporam recursos de proteção para garantir a segurança durante as simulações [11] [38] [57].

Este artigo [57], apresenta o controlo de um gerador síncrono como interface entre o software e hardware em uma rede. Sendo que a limitação ao empregar um gerador síncrono como interface entre o hardware e a simulação reside na impossibilidade de introduzir harmónicas e desequilíbrios no hardware. Para alcançar o nível de precisão desejada, é necessário que o gerador síncrono esteja equipado com um motor de resposta rápida e um termo de controlo para aceleração.

### 2.3.2 Amplificador de Potência Linear

Os amplificadores lineares são utilizados em simulações PHIL quando é necessário preservar a integridade do sinal de entrada, como em testes de sistemas de controlo em malha fechada ou em sistemas de comunicação. Devido à sua rápida resposta, elevada largura de banda, precisão e menor instabilidade, as unidades de amplificação linear são adequadas para muitas aplicações, oferecendo uma topologia de interface mais direta. As desvantagens incluem altos custos monetários, elevado peso e volume. A amplificação linear pode dissipar uma quantidade significativa de energia sob a forma de calor, especialmente em potências elevadas, o que pode ser um fator importante a considerar em simulações PHIL de longa duração [1] [11].

A topologia da amplificação linear inclui vários transístores controlados, que permanecem sempre em condução, ao contrário dos amplificadores de modo comutado, nos quais os transístores só conduzem durante um período específico para realizar a reprodução do sinal desejado. A TDH, o tempo de subida, e a largura de banda efetiva são as especificações necessárias para os amplificadores lineares, e um sinal de entrada interno ou externo podem ser usados para controlar o amplificador. No ambiente PHIL, as entradas analógicas do simulador e a medição da corrente são parte do ramo de realimentação. Para estabilizar a simulação PHIL em certas aplicações, um filtro adicional também é necessário [38].

O artigo [58] descreve um sistema para testar um inversor de acionamento com amplificadores lineares para uma simulação de alta precisão. O artigo apresenta o projeto e implementação do controlo, com a validação dos resultados experimentais que mostram a concordância entre o sistema simulado e o protótipo real, demonstrando a precisão e utilidade dos amplificadores lineares para simular comportamentos transientes.

### 2.3.3 Amplificador de Potência de Modo Comutado

Os amplificadores de potência de modo comutado são utilizados em simulações PHIL devido à sua alta eficiência energética e capacidade de fornecer altas potências com baixas perdas. Correspondem a conversores de potência e podem ser do tipo back-to-back, cuja

arquitetura é ilustrada na figura 2.13. Esta arquitetura usa um link DC para conectar dois conversores, um deles funciona como retificador e o outro como inversor. Eles são compostos por conjuntos de *Transístor bipolar de porta isolada* (IGBT) ou *Transístor de Efeito de Campo de Semicondutor de Óxido Metálico* (MOSFET), com díodos em paralelo. O controlo da tensão no Link DC é realizado pelo retificador, enquanto o controlo do inversor garante o sinal desejado na saída. Este tipo de amplificador tem a capacidade de amplificar também sinais DC, cuja saída é fornecida no link DC. Além de permitir o fluxo de energia em duas direções, permite que cada conversor seja controlado individualmente [42] [59]. Estes AP funcionam com base em ciclos de comutação, onde os transístores alternam rapidamente entre os estados de condução e corte para controlar o sinal de saída desejado.

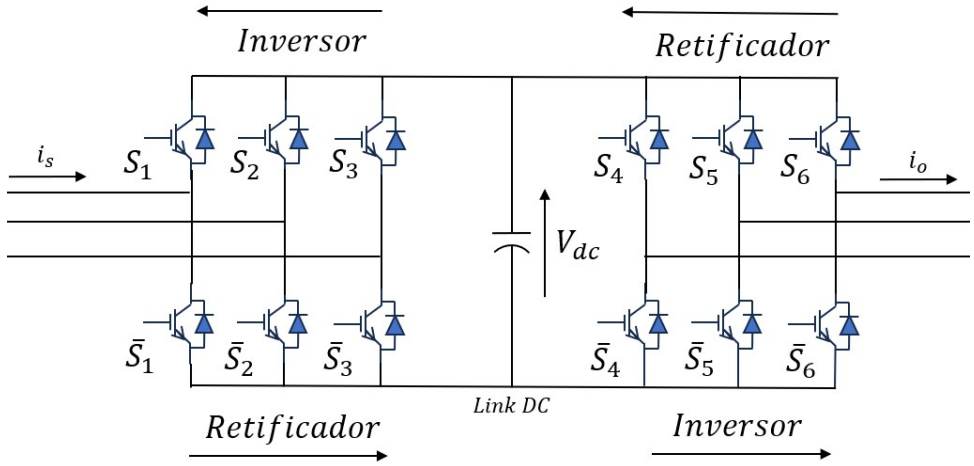



Figura 2.13: Amplificador de potência trifásico com conversores AC/DC/AC do tipo back-to-back com IGBT [59].

A figura 2.14, apresenta a topologia de um amplificador back-to-back monofásico, que ao utilizar três unidades, funciona como um amplificador trifásico, com cada fase operando de forma independente [46].

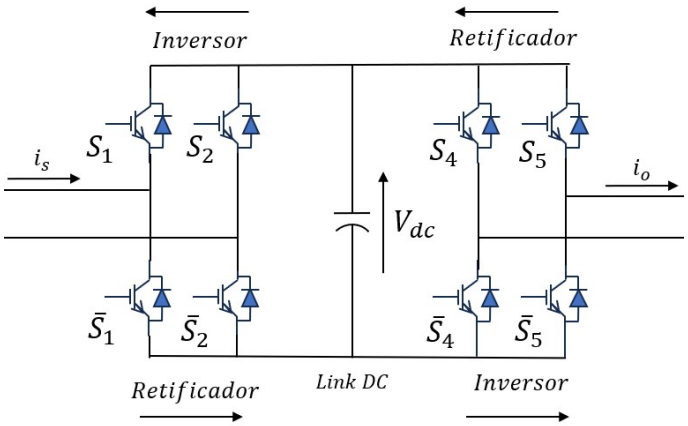



Figura 2.14: Amplificador de potência monofásico do tipo back-to-back com IGBT [46].

Os AP amplificam tensões AC ou DC passadas como referencia pelo DRTS para uma

tensão de saída desejada no HET. Os amplificador de potência do tipo back-to-back, podem usar um modelo de controlo em cascata para controlar os IGBTs ou MOSFETs do conversor e ajustar a tensão de saída do HET. A equação 2.1 mostra a função de transferência do amplificador em malha fechada. Onde $V_{in}(s)$ é a referência de tensão, $V_{out}(s)$ é a tensão na saída, e $i_{out}(s)$ é a corrente na saída. O ganho do amplificador $G_{GS}(s)$ e a impedância de saída $Z_{GS}(s)$ caracterizam a dinâmica do amplificador independentemente das condições de teste. Na equação 2.2, o ganho do amplificador é modelado usando técnicas para encontrar sistemas ajustando o modelo aos dados medidos de $V_{in}(s)$ e $V_{out}(s)$. A impedância de saída $Z_{GS}(s)$ pode ser determinada pelo diagrama de Bode, pela medição direta dos componentes do filtro de saída, ou por testes com uma carga resistiva conhecida [44].

$$v_{\text{out}}(s) = G_{GS} v_{\text{in}}(s) - Z_{GS}(s) i_{\text{out}}(s) \tag{2.1}$$

$$G_{GS}(s) = \frac{V_{out}(s)}{V_{in}(s)} \tag{2.2}$$

No geral os amplificadores de modo comutado são mais acessíveis, eficientes, compactos, e leves, o que reforça a sua utilização em simulações PHIL. No entanto, devido à pulsação na saída, apresentam harmónicas e oscilações, sendo necessário o uso de filtros [60] [61]. Os amplificadores de modo comutado são adequados para diversas escalas de potência, o que os torna muito comuns nas simulações PHIL. Amplificadores trifásico usam uma variedade de topologias de semicondutores, incluindo inversores de 3 pernas e de 4 pernas, para operação desequilibrada. As topologias de conversores AC/DC/AC bidirecionais, com retificadores e inversores, oferecem flexibilidade como fonte de tensão ou corrente e facilitam a conexão com a rede elétrica, permitindo o fornecimento e absorção de energia para o HET. O simulador DRTS controla o inversor com um sinal de referência utilizando algoritmos de controlo adequados. A escolha da frequência de comutação, do tipo de controlo (PI, PID, controlo preditivo, etc.) e dos filtros de saída (LC ou LCL) permite otimizar o comportamento dinâmico para o AP adaptar-se a diferentes aplicações PHIL. Para acompanhar a dinâmica rápida do DRTS, é necessário uma alta frequência de comutação [11] [38].

O algoritmo de controlo pode ser feito em Matlab/Simulink, com medições de tensão e corrente fornecendo feedback ao DRTS. Diversas entradas e saídas analógicas permitem comunicação com o DRTS, tornando o conversor AC/DC/AC apropriado para simulação PHIL. Para avaliar a estabilidade e precisão da simulação PHIL é necessário derivar a função de transferência da interface de potência. O atraso de tempo e o filtro de saída do conversor fornecem a função de transferência dos amplificadores de modo comutado. Assim, a função de transferência do amplificador é dada por $G_{\text{AMP}}$ conforme definido na equação 2.3, onde $(G_f)$ é a função de transferência do filtro de saída e $(T_{d1})$ o atraso de tempo, que pode ser diminuído ao aprimorar o algoritmo de controlo e é medido

quando o sistema atinge um estado estacionário. Considerando um filtro de segunda ordem, medições harmónicas na tensão, pode-se determinar a função de transferência do filtro de saída, conforme representado na equação 2.4, onde $\xi$ é a taxa de amortecimento, $\omega_n$ é a frequência angular de ressonância, e $f_a$ é a frequência de amostragem [38].

$$G_{\text{AMP}} = e^{-sT_{d1}} \cdot G_f \tag{2.3}$$

$$G_f = \frac{1}{\left(\frac{1}{f_a}\right)^2 s^2 + 2\xi\left(\frac{1}{f_a}\right)s + 1} = \frac{\omega_n^2}{s^2 + 2\xi \cdot \omega_n \cdot s + \omega_n^2} \tag{2.4}$$

Eles têm uma resposta de comutação mais lenta do que os AP lineares [61]. A técnica de modulação por *Pulse Width Modulation* (PWM) é comummente utilizada para controlar as comutações dos transístores nos AP, regulando a amplitude e a frequência das correntes alternadas em conversores para gerar tensões quase sinusoidais. Esta técnica envolve comutações rápidas que criam harmónicas de alta frequência, filtradas pelas indutâncias do sistema. Existem diferentes tipos de PWM, como o PWM clássico, que compara um sinal modulante ajustável com um sinal portador de frequência fixa, e o Space Vector PWM (SVPWM), que utiliza uma sequência de configurações do conversor armazenada e lida ciclicamente. O *Sinusoidal Pulse Width Modulation* (SPWM) é uma variante do PWM clássico que utiliza sinais sinusoidais como modulantes, em conjunto com um sinal portador dente de serra ou triangular, sendo eficaz na geração de sinais sinusoidais em sistemas de corrente alternada. [62].

A análise e o controlo de sistemas trifásicos pode ser desafiadora devido à complexidade envolvida. Uma abordagem eficaz para simplificar essa análise é utilizar transformações matemáticas que convertem o sistema trifásico em um sistema que reduz o número de variáveis a serem controladas, facilitando o projeto de sistemas elétricos. Essas transformações são conhecidas como transformações de Clarke ($\alpha\beta$) e Park (dq) e elas descrevem com maior facilidade um sistema trifásico, e são muito importantes no auxilio para o controlo desses sistemas [63]. A tabela 2.4, apresenta os prós e contras das estratégias de controlo para os sistemas trifásicos.

A transformada de Clarke é utilizada na análise de sistemas trifásicos para simplificar a representação matemática e facilitar o controlo. Esta técnica converte as grandezas elétricas trifásicas (tensão e corrente) num sistema de coordenadas fixas, geralmente representado por $\alpha\beta$. Os componentes $\alpha$ e $\beta$ correspondem às grandezas no plano ortogonal ao sistema $\alpha\beta$, simplificando a análise dos sistemas trifásicos. A figura 2.15 ilustra esta transformação, onde os eixos $\alpha$ e $\beta$ são ortogonais, e o eixo $\alpha$ está alinhado com a fase a [64].

Os sinais trifásicos $x_a$, $x_b$ e $x_c$ podem ser convertidos nos eixos $\alpha$ e $\beta$ pelas seguintes expressões:

Tabela 2.4: Vantagens e desvantagens das estratégias de controlo para os sistemas trifásicos [65].

| **Estratégias de controlo** | **Tipo de controlador** | **Vantagens** | **Desvantagens** |
|---|---|---|---|
| Controlo $dq$ | PI | Filtragem e controlo simples. | Baixa capacidade de compensação para harmónicos de baixa ordem. Erro em estado estacionário não eliminado. |
| Controlo $\alpha\beta$ | PR | Alto ganho em torno da frequência de ressonância. Erro em estado estacionário eliminado. Alta dinâmica. | Controlo limitado do fator de potência. Hardware complexo. |
| Controlo $abc$ | PI | Controlo robusto. | Função de transferência complexa. |
| | PR | Função de transferência simples. | Mais complexo do que histerese e Dead-Beat. |
| | Histerese | Alta dinâmica e desenvolvimento rápido. | Alta complexidade na regulação de corrente. |
| | Dead-Beat | Controlo simples e alta dinâmica. Desenvolvimento rápido. | Implementação em microcontrolador de alta frequência. |

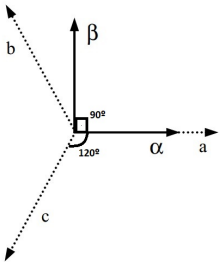



Figura 2.15: Eixos das coordenadas abc e transformação de Clarke $\alpha\beta$ [64].

$$\begin{aligned} x_\alpha &= x_a - x_b\cos(60^\circ) - x_c\cos(60^\circ) \\ x_\beta &= 0 + x_b\cos(30^\circ) - x_c\cos(30^\circ) \end{aligned} \Rightarrow \begin{aligned} x_\alpha &= x_a - x_b\cdot\frac{1}{2} - x_c\cdot\frac{1}{2} \\ x_\beta &= 0 + x_b\cdot\frac{\sqrt{3}}{2} - x_c\cdot\frac{\sqrt{3}}{2} \end{aligned} \tag{2.5}$$

A transformação direta para o sistema $\alpha\beta$ é dada por:

$$\begin{bmatrix} x_\alpha \\ x_\beta \\ x_0 \end{bmatrix} = \frac{2}{3}\begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix}\begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \tag{2.6}$$

Em sistemas trifásicos equilibrados, o componente de sequência zero ($x_0$) é nulo, permitindo a simplificação das matrizes de transformação, aplicável em casos onde a sequência zero não está presente, resultando em operações mais eficientes [64]. Uma forma alternativa de representar o sistema trifásico é através de um sistema de coordenadas

rotativas sincronizado com a frequência da rede, conhecido como transformação de Park ou transformação dq0. Neste sistema, o referencial dq gira em torno do referencial $\alpha\beta$ com uma frequência angular constante $\omega$, de forma que o ângulo $\theta$ entre os dois sistemas varia de acordo com $\theta = \omega t$ [64].

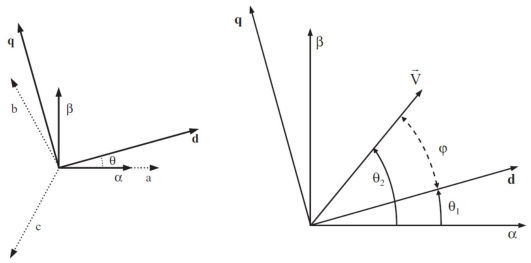



Figura 2.16: Representação da transformação de Park [64].

Os sinais obtidos pela transformação de Park podem ser vistos como um vetor rotativo $V$ que gira a uma velocidade angular correspondente à frequência do sinal trifásico. O ângulo $\varphi$ e as projeções de $V$ nos eixos d e q permanecerão constantes se a frequência angular for igual à velocidade de $V$. Assim, duas constantes nas coordenadas dq representarão um sinal senoidal nas coordenadas abc [64].

A transformação direta de Park é dada por:

$$\begin{bmatrix} x_d \\ x_q \end{bmatrix} = \begin{bmatrix} \cos(\theta) & \sin(\theta) \\ -\sin(\theta) & \cos(\theta) \end{bmatrix} \begin{bmatrix} x_\alpha \\ x_\beta \end{bmatrix} \tag{2.7}$$

Essas equações descrevem a conversão entre as grandezas nos sistemas de coordenadas $\alpha\beta$ e dq, onde $\theta$ é o ângulo elétrico correspondente à fase angular do sistema trifásico [64]. A sincronização dos conversores de energia com a rede é importante para garantir que a corrente injetada tenha um fator de potência unitário, ou seja, em fase com a tensão da rede. O *Phase Locked Loop* (PLL) ajusta continuamente a frequência e o ângulo da tensão na rede, informações importantes para a transformação de Park. Essa transformação alinha o eixo d com o vetor da tensão, fazendo com que $I_d$ represente a corrente ativa e $I_q$ a corrente reativa, assegurando uma conversão eficiente da energia [66].

As tensões e correntes trifásicas são expressas como:

$$v_{abc}(t) = V\cos(\omega t + \phi_{Vabc}), \quad i_{abc}(t) = I\cos(\omega t + \phi_{Iabc}), \tag{2.8}$$

Após a transformação de Clarke e Park:

$$\begin{aligned} I_d &= I\cos(\phi_{Vabc} - \phi_{Iabc}) = I\cos(\phi), \\ I_q &= -I\sin(\phi_{Vabc} - \phi_{Iabc}) = -I\sin(\phi), \end{aligned} \tag{2.9}$$

onde $\phi = \phi_{Vabc} - \phi_{Iabc}$ é o ângulo que existe entre a corrente e a tensão, com $I_d$ associado à potência ativa e $I_q$ à reativa. De seguida, serão apresentados o modelo do retificador trifásico e o do inversor monofásico, que funcionarão como amplificador de potência.

#### 2.3.3.1 Modelo do retificador trifásico

A figura 2.17 apresenta a arquitetura geral do retificador trifásico. Esse tipo de conversor é responsável por transformar a corrente alternada trifásica em corrente contínua. O retificador inclui um filtro indutivo, que tem a função de filtrar a corrente para garantir um sinal mais estável [67].

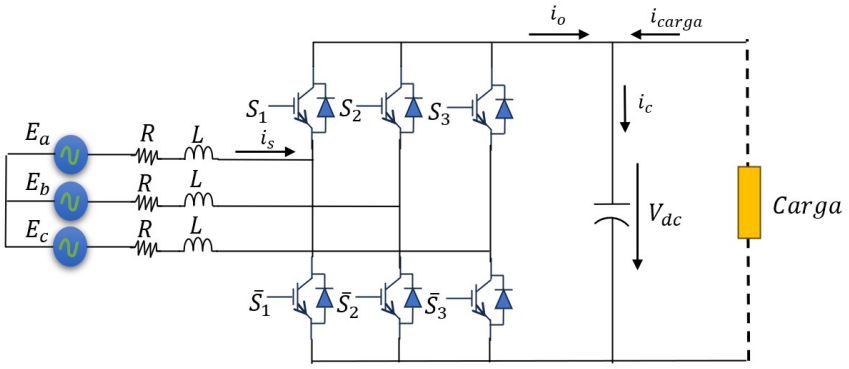



Figura 2.17: Retificador trifásico com filtro L [67].

O trabalho [62], aborda o desenvolvimento de um retificador trifásico controlado e bidirecional em potência, com fator de potência quase unitário. O modelo do retificador é apresentado em três sistemas de coordenadas distintas: abc, $\alpha\beta$ e dq. Esses sistemas permitem diferentes estratégias de controlo. Para simplificar os cálculos na modelação, os dispositivos semicondutores IGBTs foram considerados ideais, com queda de tensão nula durante a condução, impedância infinita no corte e tempos de comutação nulos. Os semicondutores do ramo superior (S1, S2 e S3) e seus complementares do ramo inferior (S1', S2' e S3') são controlados pelas funções de comando f1, f2 e f3. Essas funções assumem o valor 1 quando o semicondutor está em condução e 0 quando está em corte.

A equação 2.10 apresenta o modelo matemático no sistema de coordenadas abc, que representa diretamente as tensões e correntes nas fases do sistema.

$$\frac{d}{dt}\begin{bmatrix} i_{Ra} \\ i_{Rb} \\ i_{Rc} \\ u_{DC} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & 0 & -\frac{F_{Ra}}{L} \\ 0 & -\frac{R}{L} & 0 & -\frac{F_{Rb}}{L} \\ 0 & 0 & -\frac{R}{L} & -\frac{F_{Rc}}{L} \\ \frac{f_{Ra}}{C} & \frac{f_{Rb}}{C} & \frac{f_{Rc}}{C} & 0 \end{bmatrix} \begin{bmatrix} i_{Ra} \\ i_{Rb} \\ i_{Rc} \\ u_{DC} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & 0 & 0 \\ 0 & \frac{1}{L} & 0 & 0 \\ 0 & 0 & \frac{1}{L} & 0 \\ 0 & 0 & 0 & \frac{1}{C} \end{bmatrix} \begin{bmatrix} e_a \\ e_b \\ e_c \\ i_o \end{bmatrix} \tag{2.10}$$

O outro sistema de coordenadas é o $\alpha\beta$, que facilita a análise de sistemas trifásicos convertendo as três fases abc em duas componentes ($\alpha$ e $\beta$), conforme apresentado na equação 2.11.

$$\frac{d}{dt}\begin{bmatrix} i_\alpha \\ i_\beta \\ i_\gamma \\ u_{DC} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & 0 & -\frac{F_\alpha}{L} \\ 0 & -\frac{R}{L} & 0 & -\frac{F_\beta}{L} \\ 0 & 0 & -\frac{R}{L} & -\frac{F_\gamma}{L} \\ \frac{f_\alpha}{C} & \frac{f_\beta}{C} & \frac{f_\gamma}{C} & 0 \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \\ i_\gamma \\ u_{DC} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & 0 & 0 \\ 0 & \frac{1}{L} & 0 & 0 \\ 0 & 0 & \frac{1}{L} & 0 \\ 0 & 0 & 0 & \frac{1}{C} \end{bmatrix} \begin{bmatrix} e_\alpha \\ e_\beta \\ e_\gamma \\ i_o \end{bmatrix} \tag{2.11}$$

O sistema de coordenadas dq0 é comummente utilizado, pois permite a simplificação do controlo, transformando as componentes alternadas em componentes contínuas. A equação 2.12 descreve esse modelo.

$$\frac{d}{dt}\begin{bmatrix} i_d \\ i_q \\ i_0 \\ u_{DC} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & 0 & -\frac{F_d}{L} \\ 0 & -\frac{R}{L} & 0 & -\frac{F_q}{L} \\ 0 & 0 & -\frac{R}{L} & -\frac{F_0}{L} \\ \frac{f_d}{C} & \frac{f_q}{C} & \frac{f_0}{C} & 0 \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_0 \\ u_{DC} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} & 0 & 0 & 0 \\ 0 & \frac{1}{L} & 0 & 0 \\ 0 & 0 & \frac{1}{L} & 0 \\ 0 & 0 & 0 & \frac{1}{C} \end{bmatrix} \begin{bmatrix} e_d \\ e_q \\ e_0 \\ i_o \end{bmatrix} - \begin{bmatrix} 0 & -w & 0 \\ w & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_d \\ i_q \\ i_o \end{bmatrix} \tag{2.12}$$

Em [62] foi dimensionado o *Controlador Proporcional Integral* (PI) para as malhas internas de controlo de corrente e tensão. As equações para as constantes do controlo PI da corrente são apresentadas nas equações 2.13, e 2.14.

$$K_{pi} = \frac{L}{4 \cdot \zeta^2 \cdot T_e \cdot k} = \frac{L}{4 \cdot (\frac{\sqrt{2}}{2})^2 \cdot \frac{1}{2 \cdot f_{comutao}} \cdot \frac{V_{dc}}{U_m}} \tag{2.13}$$

$$K_{ii} = \frac{R}{4 \cdot \zeta^2 \cdot T_e \cdot k} \tag{2.14}$$

Nas equações 2.15, e 2.16 são apresentadas as constantes do controlo da tensão.

$$K_{pu} = \frac{C}{2 \cdot T_e \cdot f_d} = \frac{C}{2 \cdot \frac{1}{2 \cdot f_{comutao}} \cdot \frac{\sqrt{3} \cdot U_{ef}}{V_{dc}}} \tag{2.15}$$

$$K_{iu} = \frac{1}{2 \cdot T_e \cdot f_d \cdot R_{carga}} \tag{2.16}$$

Onde L representa a indutância na entrada do retificador, R a resistência em série com a indutância, $\zeta$ é o fator de amortecimento adotado na literatura normalmente como $\frac{\sqrt{2}}{2}$, $T_e$ é o atraso estatístico, $f_{comutao}$ é a frequência de comutação dos semicondutores, e $V_{dc}$ é a tensão contínua de saída do conversor.

O artigo [68] faz a modelação e o projeto dos controladores PI do retificador para os loops de corrente e tensão com o objetivo de obter respostas rápidas e estabilidade da tensão de saída. As equações 2.17, e 2.18 permitem calcular as constantes dos controladores da corrente no domínio dq.

$$K_{pi} = \frac{L}{3 \cdot T_s \cdot K_{pwm}} \tag{2.17}$$

$$K_{ii} = \frac{R}{3 \cdot T_s \cdot K_{pwm}} \tag{2.18}$$

As equações 2.19, e 2.20 permitem calcular as constantes dos controladores da tensão no domínio dq.

$$K_{pu} = \frac{C}{5 \cdot T_u} = \frac{C}{5 \cdot 10 \cdot T_s} \tag{2.19}$$

$$K_{iu} = \frac{K_{pu}}{20 \cdot T_s} \tag{2.20}$$

Onde $T_s$ é o período de amostragem do circuito de corrente interno (ou seja, o período de comutação do PWM), e $K_{pwm}$ é o ganho equivalente PWM do retificador, e C é o condensador na saída do retificador.

A ligação do retificador trifásico à rede elétrica pode ser feita com um filtro indutivo, que consiste em um indutor em série com uma resistência. Este filtro reduz as harmónicas de corrente causados pela comutação dos transistores. Para evitar uma grande queda de tensão, o valor do indutor não deve ser demasiado elevado. Em sistemas de baixa potência, opta-se por um filtro puramente indutivo, devido às altas frequências de comutação que diminuem a necessidade de filtragem dos harmónicas do conversor. A indutância do filtro pode ser calculada conforme a equação 2.21. [69] [70].

$$L_f = \frac{V_{fase}}{2\sqrt{6} \cdot f_{ch} \cdot i_{ripple}} \tag{2.21}$$

onde $V_{fase}$ representa a tensão por fase, que se refere à tensão de alimentação do conversor. $f_{ch}$ é a frequência de comutação. $i_{ripple}$ é o valor máximo de ondulação de corrente admissível e é calculada conforme a equação 2.22.

$$i_{ripple} = 0.035 \cdot \frac{P_n}{\sqrt{\frac{3}{2}} \cdot V_{fase}} \tag{2.22}$$

A equação 2.23 permite dimensionar o condensador na saída do retificador e eliminar oscilações de tensão. O cálculo leva em conta a potência nominal de operação do conversor $P_{nom}$, a frequência de comutação $f_{ch}$ e o valor máximo da oscilação de tensão desejada na saída $\Delta V_{cc}$. A variação da tensão do link DC geralmente é causada pelos desequilíbrios do conversor, especialmente durante mudanças repentinas de carga e fonte [71].

$$C_{cc} \geq \frac{P_{nom}}{f_{ch}(V_{cc}\Delta V_{cc} \pm \frac{1}{2}\Delta V_{cc}^2)} \tag{2.23}$$

#### 2.3.3.2 Modelo do Inversor Monofásico

Os inversores são responsáveis por converter energia DC em AC. No entanto, as harmónicas geradas durante este processo podem causar perdas de potência e reduzir a vida útil dos equipamentos. Por isso, é necessário filtrar essas harmónicas. A figura 2.18 ilustra

a arquitetura do inversor monofásico, incluindo o filtro LC. Técnicas de controlo, como controladores de corrente por histerese, controlador preditivo (P), PI e *Controlador Proporcional Ressonante* (PR), garantem a qualidade dos sinais de corrente e tensão na saída, tanto para cargas não lineares como lineares. O controlador por histerese é preciso, o preditivo ajusta a corrente medida à referência, o PI pode apresentar erros de estado estacionário, e o PR reduz esses erros com alto ganho e baixa TDH. Em aplicações conectadas à rede, o conversor deve cumprir parâmetros específicos de corrente, fator de potência, frequência, e tensão [72] [73].

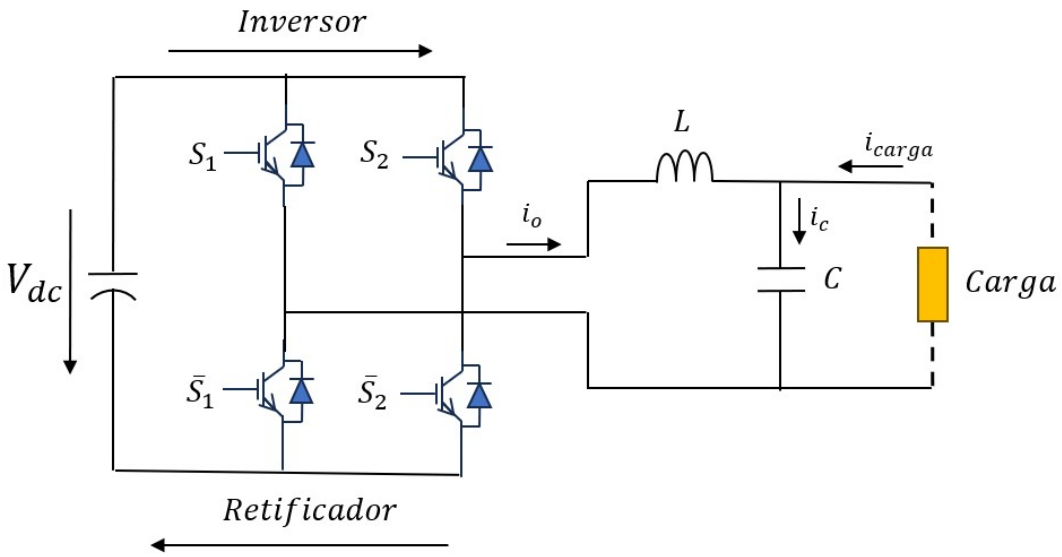



Figura 2.18: Inversor monofásico incluindo o filtro LC [72] [73].

O artigo [72], apresenta a implementação e o projeto de um inversor monofásico de 2KW com controlo PR. Este inversor possui na sua entrada é uma fonte DC de 400V, que é convertida para 230 V AC de valor eficaz, com uma frequência 50Hz. O inversor utiliza quatro interruptores IGBTs com uma frequência de comutação de 10KHz. O sinal na saída é controlado por um sistema de malha fechada, onde um controlador de corrente compara a corrente real da carga com uma corrente de referência. O sinal de erro é modulado por um controlador PR, gerando pulsos PWM unipolares para acionar os semicondutores do inversor. A equação 2.24 permite o dimensionamento da indutância do filtro LC, e a equação 2.25 permite o calculo do condensador do filtro.

$$L = \frac{V_{dc}}{4 \cdot f_{sw} \cdot i_{ripple}} = \frac{V_{dc}}{4 \cdot f_{sw} \cdot 0.2 \cdot \sqrt{2} \cdot \frac{P_n}{V_{fase}}} \tag{2.24}$$

$$C = \left( \frac{1}{2 \cdot \pi \cdot \frac{f_{sw}}{10}} \right)^2 \cdot \frac{1}{L} \tag{2.25}$$

Onde Vdc é a tensão na entrada do inversor, $V_{fase}$ é a tensão simples AC, L é a indutância do filtro LC, $i_{ripple}$ é a variação máxima de corrente desejada, sendo 20% da corrente de pico. O diagrama de blocos do controlo do inversor monofásico é apresentado na figura 2.19. A função de transferência do controlo ressonante é expressa por $Y(s) = E(s) * (k_p + \frac{K_r s}{s^2+\omega^2})$. Onde $k_p$ é o ganho proporcional e $\omega$ é a frequência angular, definida como $2 \cdot \pi \cdot 50$ rad/s para uma frequência de 50 Hz.

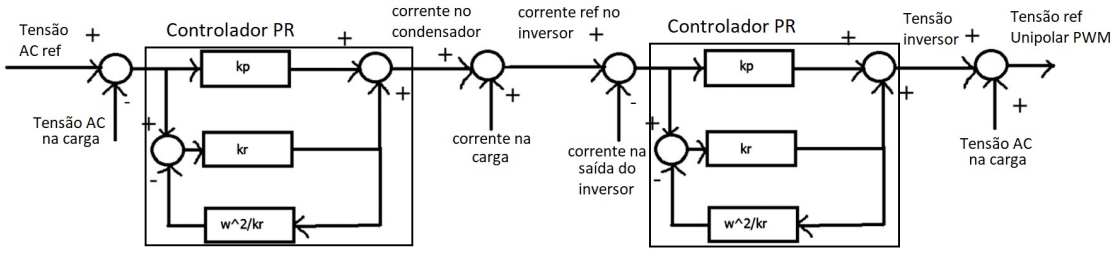



Figura 2.19: Diagrama de blocos para o controlo PR do inversor [73].

A equação 2.26 permite calcular a constante proporcional do controlo ressonante da corrente, enquanto a constante ressonante na equação 2.27 é obtida por tentativa e erro, atribuindo um valor a $k_{r_i}$, e verificando o seu desempenho.

$$K_{pi} = \frac{\text{Indutância do filtro LC}}{T_i} \tag{2.26}$$

$$K_{r_i} \wedge \frac{\omega^2}{k_{r_i}} \tag{2.27}$$

A equação 2.28 permite determinar a constante proporcional do controlo ressonante da tensão, enquanto a constante ressonante na equação 2.29 é obtida também por tentativa e erro, atribuindo um valor a $k_{r_u}$.

$$K_{pu} = \frac{\text{Condensador do filtro LC}}{T_u} \tag{2.28}$$

$$K_{r_u} \wedge \frac{\omega^2}{k_{r_u}} \tag{2.29}$$

Onde $k_p$ é o ganho proporcional, $T_i$ é a constante de tempo do controlador da corrente que é definida como 150 $\mu$s. $T_u$ é a constante de tempo do controlador da tensão definida como 200 $\mu$s. No controlo da corrente o valor de $k_{r_i}$ é definido como 100 e a expressão $\frac{\omega^2}{k_{r_i}}$ é calculada como $\frac{(2\pi 50)^2}{100} = 986.96$ que oferece bons resultados. No caso da tensão $k_{r_u}$ é 400 e o a expressão $\frac{\omega^2}{k_{r_u}}$ é calculada como $\frac{(2\pi 50)^2}{400} = 246.74$

Este artigo [73] apresenta um circuito que controla a eletricidade doméstica. O circuito utiliza um sistema retificador-inversor com um filtro LC para reduzir as harmónicas geradas pelo inversor. O artigo propõe um controlador de tensão com dois loops em

cascata, um para o controlo da corrente e outro para controlo da tensão. O controlador utiliza uma estratégia de controlo PI ou PR, com o controlador PR oferecendo desempenho aprimorado devido a um loop de realimentação negativa adicional. O artigo detalha o processo de projeto para o filtro LC, incluindo cálculos para valores de indutor e condensador, e explica como esses valores são usados para determinar os ganhos para os controladores PI e PR. O artigo conclui com uma simulação do circuito usando MATLAB Simulink, demonstrando a eficácia da abordagem proposta na redução do consumo de energia.

### 2.3.4 Comparação dos Amplificadores de Potência

Os amplificadores de modo comutado geralmente apresentam maior atraso e menor precisão, em comparação com os amplificadores lineares. No entanto, eles são mais acessíveis financeiramente, e podem ser construídos com facilidade mesmo para potências na faixa de megawatts, oferecendo maior flexibilidade. Mediante a aplicação de um algoritmo de controlo apropriado, o mesmo amplificador pode ser adaptado para funcionar com diversos dispositivos e atuar tanto como amplificador de corrente quanto de tensão. O alto desempenho dinâmico de um amplificador linear é sua principal vantagem. É possível usar uma topologia de interface mais direta com menos problemas de estabilidade devido ao atraso curto e função de transferência simples [38].

Os amplificadores lineares se destacam por proporcionar baixa distorção na saída, alta estabilidade, resposta rápida com tempos de subida/descida na faixa de micro segundos e uma impedância interna extremamente baixa [61]. O amplificador linear oferece a vantagem de operar em faixa linear, permitindo uma resposta mais rápida. No entanto, ele amplifica perturbações e efeitos transitórios, que os amplificadores de comutação conseguem atenuar. A limitação do alcance operacional em relação aos amplificadores comutados é uma desvantagem. Isso resulta em maiores despesas e dimensões para níveis de potência comparáveis [60] .

Para testes que exigem uma alimentação trifásica equilibrada, o gerador síncrono como amplificador de potência é muito utilizado. É útil em situações como testes de inversores ou motores trifásicos, além de estudar a interação entre dispositivos conectados a diferentes fases monofásicas [38]. Inserir um sinal de degrau pode ajudar a entender o comportamento dinâmico dos amplificadores de potência. No artigo [60], o comportamento dos amplificadores comutados e lineares, bem como sua resposta ao degrau, são abordados. Os resultados mostram que, além de ter uma transição de sinal mais suave, o amplificador linear funciona três vezes mais rápido que o amplificador comutado. O controlo de amplificadores de potência do tipo gerador pode ser muito mais complexo, e eles têm limitações de frequência, um custo mais elevado e uma eficiência menor que os outros amplificadores.

## 2.4 Trabalhos relacionados

Em seguida, serão apresentados alguns trabalhos existentes na literatura sobre o desenvolvimento de amplificadores de potência de modo comutado com características semelhantes às desejadas para o amplificador a ser desenvolvido.

O artigo [59] apresenta a implementação de um inversor para um amplificador de potência trifásico bidirecional, destinado a simulações PHIL. Este amplificador atua como interface entre o HET e o simulador em tempo real da OPAL-RT, permitindo simular interações entre um sistema elétrico real e um virtual. Os primeiros resultados da integração são satisfatórios, mostrando consistência entre simulações em tempo real na rede OP5700 e no OpenDSS. O sistema, composto por uma instalação fotovoltaica e um micro inversor, é inserido numa rede elétrica modelada computacionalmente. Posteriormente, os autores implementarão a outra parte do amplificador, incluindo o retificador com controlo da tensão no link DC e o fluxo de energia para a rede real. O trabalho destaca resultados positivos e delineia os próximos passos para o desenvolvimento do amplificador e a sua aplicação em simulações PHIL mais abrangentes. No geral, o trabalho é muito semelhante ao que se pretende realizar no âmbito desta tese.

O artigo [74], propõe o uso de simulações PHIL, que permitem a interface entre sistemas físicos de geração distribuída e modelos de rede elétrica em tempo real. O foco principal é o desenvolvimento de um amplificador de potência baseado em inversor de fonte de tensão controlada por corrente para melhorar a capacidade do simulador educacional em tempo real na realização de simulações PHIL. O amplificador trifásico é testado com um gerador síncrono e uma carga resistiva, demonstrando resultados satisfatórios sob diversas condições. Este trabalho visa aprimorar a capacidade do simulador educacional para conduzir simulações mais precisas e representativas de sistemas de geração distribuída em redes elétricas.

Na tese [75], destaca a importância dos amplificadores de potência em diversas aplicações, desde áudio até simulações de rede e Power Hardware-in-the-Loop (PHIL), com baixo custo, alta largura de banda e dinâmica rápida. A proposta do AP combina um inversor e controlo implementado em uma FPGA, resultando em um AP comutado de alta largura de banda. A tese aborda estratégias de controlo, considerações de implementação, e resultados experimentais. São discutidos os efeitos de fatores não ideais, como a largura de banda limitada dos componentes. A tese também propõe um método analítico para estimar a largura de banda do sistema, sendo validado experimentalmente. Com uma potência nominal de 1000 W, uma largura de banda de 7,1 kHz, uma frequência média de comutação de 30 kHz e um ganho do amplificador de 100 V/V, os resultados mostram que o sistema é capaz de lidar com mudanças rápidas em referência e carga.

A tese [76] aborda o desenvolvimento de amplificadores de potência de modo comutado com resposta rápida para testes em sistemas fotovoltaicos. As simulações com

amplificadores de modo comutado oferecem vantagens em termos de custo e eficiência em comparação com amplificadores lineares, embora apresentem uma resposta dinâmica mais lenta. A tese propõe estratégias de controlo não-linear para superar problemas relacionados com conversores do tipo buck e cargas capacitivas, bem como um controlador para garantir estabilidade em diferentes regiões da curva V-I. A tese implementa um sistema de simulação PHIL para a avaliação de conversores fotovoltaicos, baterias e carregadores de veículos elétricos conectados à rede. Os resultados experimentais validam o trabalho, destacando a eficácia das estratégias de controlo e a aplicabilidade prática dos testes desenvolvidos.

Na tese [77], é desenvolvido um módulo amplificador de potência para amplificar sinais elétricos, como tensão e corrente. Esses módulos são importantes para simulações em tempo real de sistemas, especialmente para a simulação PHIL. Esta abordagem permite examinar a operação de filtros ativos em sistemas de distribuição elétrica e avaliar o impacto da geração distribuída nas redes elétricas. O trabalho propõe o projeto de um amplificador de potência utilizando um conversor DC/AC com configuração de ponte H, modulação por largura de pulso (PWM) e um filtro LCL na saída. A configuração é capaz de gerar sinais de até 110 V de tensão, 10 A de corrente e operar em frequências de 60 Hz, com harmónicas ímpares até à 25ª ordem. A geração dos sinais é realizada por meio do controlo dos IGBT.

No trabalho [78], é estudada a diferença entre os métodos de teste convencionais e a situação real da rede para sistemas de geração distribuída, mostrando que as impedâncias e efeitos retroativos irreais nos testes convencionais resultam em comportamentos distintos na realidade. Para corrigir isso, é proposto um sistema de teste PHIL, que inclui alguns algoritmos de interface, identificação de parâmetros de impedância em tempo real e compensação de fase, melhorando a precisão e estabilidade do sistema. Um método de modelação simplificada para geração distribuída e um amplificador de potência são também desenvolvidos para garantir a eficiência e precisão nos testes. A arquitetura deste amplificador é mostrada na figura 2.20.

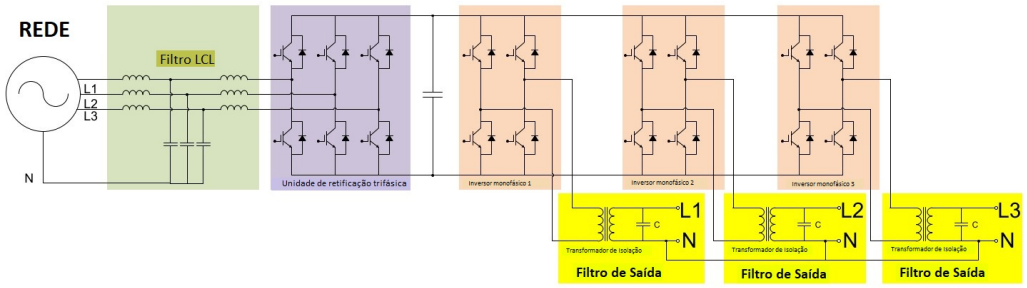



Figura 2.20: Topologia comum de um amplificador de potência para simulações PHIL [78].

O artigo [46] aborda o desenvolvimento de um amplificador de potência comutado com

desempenho estável e resposta rápida para sistemas PHIL. As principais limitações destes amplificadores são a largura de banda de saída e o desempenho dinâmico. Os autores sugerem um conversor back-to-back monofásico, presente na figura 2.14, e um controlador para melhorar a estabilidade e o desempenho dinâmico, a fim de superar as limitações dos amplificadores de potência de modo comutado tradicionais. Para garantir a resposta rápida e a estabilidade do sistema, é abordada a implementação de um controlador "feed-forward"e a análise dinâmica da tensão do link DC sob perturbações. O artigo explica também a estrutura básica de um sistema PHIL, que inclui um simulador em tempo real, hardware em teste e interface de potência. A interface de potência é essencial para criar uma troca virtual de energia entre o simulador e o hardware. Os resultados experimentais obtidos sob várias condições de operação, como respostas transitórias a mudanças de carga e testes de largura de banda de saída, demonstram que o amplificador de potência de modo comutado proposto é eficaz para sistemas PHIL.

Todos os artigos estão centrados no desenvolvimento de amplificadores de potência para realizar simulações PHIL, cada um com abordagens específicas para lidar com requisitos como alta tensão, potência, transmissão rápida de sinais ou melhoria da capacidade de simulação. As teses mencionadas apresentam contribuições para os amplificadores de potência em PHIL, abordando diferentes metodologias e desafios. No trabalho [78], um sistema PHIL completo com um AP de modo comutado é construído e validado em laboratório, enquanto o projeto [77] foca na utilização de módulos de amplificação para PHIL, especialmente em sistemas de distribuição de energia elétrica. Por sua vez, o trabalho [76] concentra-se em estratégias de controlo para simuladores de fonte DC em microrredes, com ênfase em sistemas fotovoltaicos, assim como [59], [78], e [74]. O trabalho [74] aborda sistemas de geração distribuída com teste do AP com gerador síncrono e uma carga resistiva. Em [75], destaca-se um amplificador para simulações PHIL, combinando a eficiência do conversor multi-nível com a capacidade de transmissão rápida do amplificador, realizando testes com mudanças rápidas na carga, assim como no trabalho [46]. Embora cada trabalho tenha a sua atenção especial, todos eles contribuem de forma conjunta para a compreensão da amplificação de potência e para o desenvolvimento do amplificador proposto nesta dissertação. A tabela 2.5 apresenta um resumo do tipo de aplicação destes trabalhos.

Tabela 2.5: Resumo dos trabalhos.

| Referência | Tipo de Amplificador | Aplicação |
|---|---|---|
| [59] | Amplificador de modo Comutado | Teste de um inversor fotovoltaico |
| [74] | Amplificador de modo Comutado | Teste de um gerador síncrono |
| [75] | Amplificador de modo Comutado | Teste com mudanças rápidas na carga. |
| [76] | Amplificador de modo comutado | Teste de sistemas fotovoltaicos |
| [77] | Amplificador de modo Comutado | Simulações PHIL com filtros ativos |
| [78] | Amplificador de modo Comutado | Sistemas de geração distribuída |
| [46] | Amplificador de modo Comutado | Testes com variações na carga do AP |

## 2.5 Empresas de simuladores digitais em tempo real

Existem atualmente várias empresas no mercado que desenvolvem simuladores de tempo real sendo algumas delas: RTDS Technologies, OPAL-RT Technologies, Typhoon HIL, Plexim, entre outras. Empresas como ABB, BMW, Eurospace, Siemens e outras líderes em diversos setores utilizam a simulação em tempo real para melhorar seus processos e produtos. [79]. A OPAL-RT Technologies é uma das empresas de simulação em tempo real e equipamentos HIL para setores como automóveis, aeroespacial, eletrónica de potência e geração de energia. Tem como missão reduzir custos, prototipagem e teste de sistemas complexos. A empresa procura democratizar a simulação em tempo real, tornando-a acessível a todos os engenheiros e investigadores [6]. Algumas empresas desenvolvedoras de amplificadores de potência estão ilustradas na figura 2.21.




Figura 2.21: Algumas Empresas que fabricam amplificadores de potência [80].

O amplificador de potência industrial "SPHEREA 3x10kVA"é um amplificador versátil com diversas aplicações, incluindo simulação de redes, motores, conversores, entre outros. Ele é um amplificador de potência com funcionamento em 4 quadrantes que suporta sinais AC e DC, tanto monofásico quanto trifásico, com regulação de tensão. É do tipo linear, com baixa distorção, pode fornecer até 4 vezes a potência nominal, e integra-se com simuladores como Opal-RT, Typhoon e Speedgoat. O controlo é feito via tela sensível ao toque ou remotamente por Ethernet/RS232, com capacidade de absorção aumentada [81].

### 2.5.1 Plataforma de simulação digital em tempo real OP4610XG

O OP4610XG é um avanço nos simuladores da OPAL-RT, sucedendo o OP4510. Com processador AMD e FPGA Kintex®-7 410T, oferece computação em tempo real para modelos extensos e responde rapidamente em simulações de alta frequência. Compacto e adequado para desktop, utiliza processamento paralelo para simulações em tempo real. É ideal para aplicações de RCP e HIL. Este dispositivo é compatível com diversos protocolos de comunicação [82]. A figura 2.22 exibe o simulador OP4610XG, enquanto a figura 2.23 ilustra a arquitetura do simulador.

**Principais Características do OP4610XG [82]:**




Figura 2.22: Simulador em tempo real OP4610XG [82]

- Desempenho: até 1,8x mais rápido que o OP4510, simulando sistemas complexos com menor uso de recursos.
- Fiabilidade: placa-mãe e CPU de nível de servidor para máxima fiabilidade.
- Precisão: simulações com intervalos de tempo menores e configurações de 4 a 44 núcleos, melhorando a precisão.
- Design Modular: slots de expansão para até quatro módulos de E/S analógica e digital, suportando até 64 canais analógicos ou 128 digitais.
- Expansibilidade: suporte para até 4 módulos de fibra ótica e LVDS, permitindo fácil expansão de capacidade e E/S.

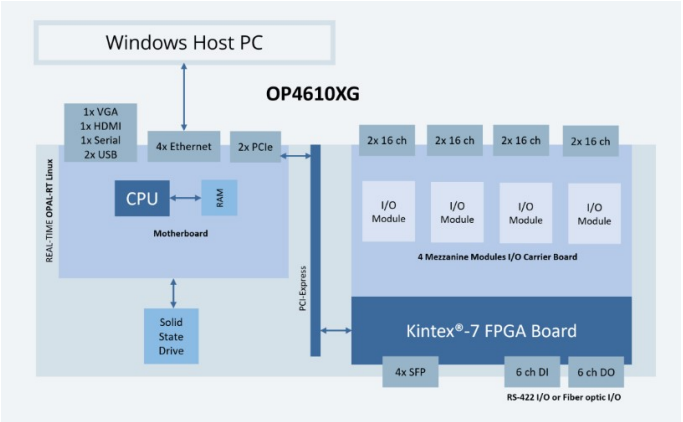



Figura 2.23: Arquitetura do Simulador OP4610XG [82].

#### 2.5.1.1 Sistemas de Simulação Compatíveis:

**HYPERSIM**

O HYPERSIM é uma ferramenta usada por engenheiros em indústrias e instituições académicas para controlar sistemas de energia. Oferece uma interface dedicada à pesquisa

de sistemas de energia, incorporando uma vasta biblioteca de componentes para criar modelos detalhados de sistemas de energia de forma eficiente [82].

**RT-LAB**

O RT-LAB é uma plataforma de simulação de controlo de alto nível que oferece uma biblioteca de projetos abrangente para uma variedade de aplicações e setores. Integrado ao MATLAB/Simulink®, proporciona um desenvolvimento baseado em modelo complexo para interação com ambientes do mundo real, permitindo editar, compilar, carregar, executar e analisar modelos de maneira integrada [82].

# 3

# Metodologia de Desenvolvimento

Este capítulo descreve a metodologia detalhada utilizada para o desenvolvimento do amplificador de potência, destacando os passos e os cálculos necessários para o dimensionamento do amplificador para simulações PHIL. A secção 3.1 refere as características desejadas para o amplificador, a secção 3.2 apresenta a arquitetura do amplificador de potência proposto, a secção 3.3 descreve o transformador a ser utilizado como isolamento galvânico, a secção 3.4 apresenta o filtro indutivo à entrada do retificador trifásico, a secção 3.5 descreve o dimensionamento do condensador na saída do retificador trifásico. A secção 3.6 aborda o cálculo das constantes dos controladores PI dos transístores do retificador, a secção 3.7 descreve o dimensionamento do filtro LC na saída do inversor, a secção 3.8 trata do dimensionamento das constantes do controlo ressonante para os inversores monofásicos, e a secção 3.9 aborda a forma como serão realizados os testes.

## 3.1 Características Pretendidas para o Amplificador

O amplificador de potência a ser desenvolvido nesta dissertação será do tipo modo comutado, por apresentar maior simplicidade no dimensionamento e permitir alcançar os objetivos propostos. O objetivo principal é permitir que o amplificador teste diferentes tipos de equipamentos, atenuando perturbações com o uso de filtros para uma resposta mais estável. As características desejadas para o amplificador incluem:

- Operação nos 4 quadrantes, funcionando como carga e gerador.
- Sinais de referência entre 0 e 24 volts.
- Saídas em DC ou AC, operando com uma frequência e amplitude escolhidas.
- Potência de 5 kW.
- Fator de potência unitário.
- controlo flexível e ajustável.

## 3.2 Arquitetura do Amplificador de Potência Proposto

O amplificador de modo comutado a ser desenvolvido integra uma arquitetura de retificação trifásica com inversores monofásicos, para atender a cargas AC e DC de maneira flexível. Será construído com conversores bidirecionais e transístores MOSFETs. Conforme ilustrado na figura 3.1, a rede elétrica trifásica alimenta o amplificador, que inclui um transformador ideal para isolar a rede do sistema de amplificação e ajustar o nível de tensão. A corrente de entrada é filtrada por um indutor e convertida em corrente contínua (DC) através de um retificador trifásico, que assegura uma tensão constante de 500 V no link DC, essencial para o funcionamento do amplificador.

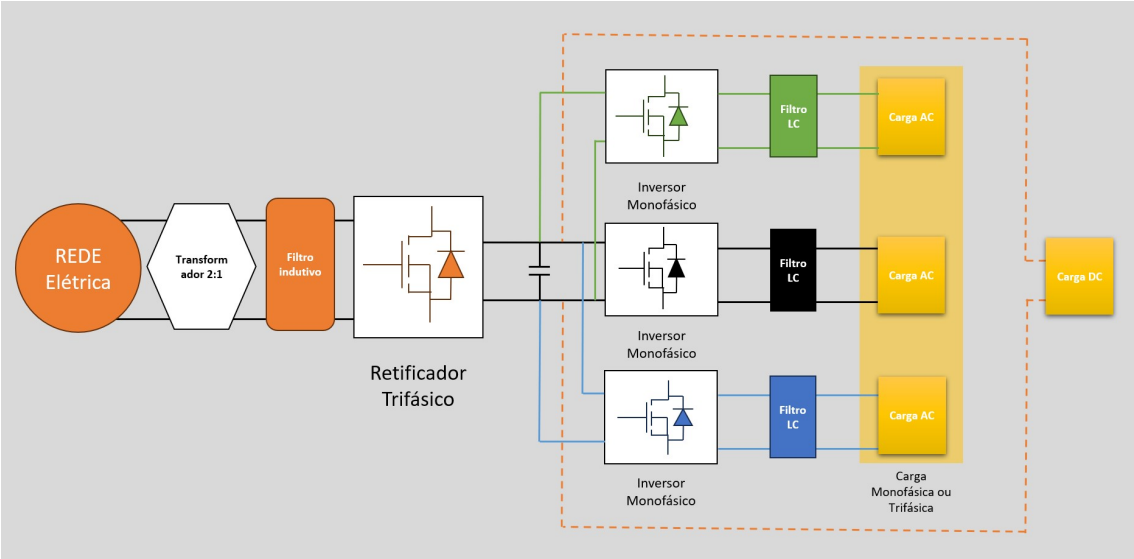



Figura 3.1: Arquitetura proposta para o amplificador de potência.

O amplificador inclui três inversores monofásicos conectados ao link DC, responsáveis por converter a tensão DC de volta para AC, com base nos sinais de referência fornecidos pelo DRTS. Esta configuração permite testar diferentes tipos de cargas e condições. Cada inversor é equipado com um filtro LC, que melhora a qualidade do sinal de saída. As saídas dos inversores podem ser configuradas para alimentar cargas AC monofásicas ou combinadas para formar uma carga trifásica, conforme as necessidades do sistema. Adicionalmente, o amplificador pode fornecer energia diretamente a uma carga DC a partir do link DC, com o sinal de referência passado ao amplificador através do DRTS.

A utilização de um retificador trifásico melhora a qualidade da retificação, reduzindo as ondulações no link DC. A independência dos inversores monofásicos permite o controlo separado de cada fase. Quando o amplificador funciona como carga, a energia recebida é enviada para a rede. As tabelas 3.1 e 3.2 resumem as especificações a serem consideradas para o projeto do amplificador, servindo de base para o dimensionamento dos componentes, filtros e controladores. A seguir, serão detalhados os procedimentos para o dimensionamento dos componentes no modelo do amplificador.

Tabela 3.1: Parâmetros para o projeto do retificador trifásico

| Símbolo | Descrição | Valor |
|---|---|---|
| $V_s$ | Tensão eficaz da rede | 230 V |
| $f_s$ | Frequência da rede | 50 Hz |
| $V_{in}$ | Tensão eficaz na entrada do retificador | 115 V |
| $V_{dc}$ | Tensão na saída | 500 V |
| $\Delta V_o$ | Ripple max de tensão na saída | 0.5% |
| $TDH$ | TDH das correntes na rede | 5% |
| $P_o$ | Potência de saída | 5 kW |
| $f_{sw}$ | Frequência de comutação | 25 KHz |

Tabela 3.2: Parâmetros para o projeto dos inversores monofásicos

| Símbolo | Descrição | Valor |
|---|---|---|
| $V_{in}$ | Tensão contínua na entrada | 500 V |
| $V_o$ | Tensão eficaz de saída | 230 V |
| $TDH$ | Taxa de distorção máxima na saída | 5% |
| $\Delta i_o$ | Ondulação máxima de corrente | 20% |
| $P_o$ | Potência de saída | 1.67 kW |
| $f_{sw}$ | Frequência de comutação | 25 KHz |

## 3.3 Transformador para Isolamento Galvânico

Para garantir a segurança do sistema, será utilizado um transformador com relação de transformação 2:1, proporcionando isolamento galvânico entre a rede elétrica e o amplificador. Este transformador converte a tensão de 230 V AC da rede para 115 V AC, ajustando os níveis de tensão para uma operação segura e constante de 500 V DC na saída do retificador trifásico. Um transformador com potência nominal de pelo menos 5 kVA deve ser utilizado, com uma conexão YY ou YYg. Os benefícios incluem aumento da segurança e a possibilidade de operação com tensões mais baixas no link DC, enquanto as desvantagens envolvem custos adicionais para o amplificador de potência.

## 3.4 Filtro Indutivo

Para o projeto, será utilizado um filtro indutivo, calculado com base na equação 2.21, e uma resistência em série com o valor especificado na tabela 3.3. A equação 2.22 permite calcular a ondulação máxima permitida. Apesar de os filtros LCL proporcionarem uma filtragem superior das harmónicas produzidas pelo conversor de potência, optou-se pela utilização de um filtro indutivo. Essa escolha se justifica pela eficiência e simplicidade dos filtros indutivos em sistemas de menor potência, onde as frequências de comutação são mais altas, contribuindo para a diminuição das harmónicas geradas pelo conversor.

$$\Delta i_o = \frac{0,035 \cdot P_n}{\sqrt{\frac{3}{2}} \cdot V_s} = \frac{0,035 \cdot 5kW}{\sqrt{\frac{3}{2}} \cdot 230} = 0,621247A \tag{2.22}$$

$$L = \frac{V_{fase}}{2\sqrt{6} \cdot f_{ch} \cdot \Delta i_o} = \frac{115}{2\sqrt{6} \cdot 25KHz \cdot 0,62} = 1,514mH \tag{2.21}$$

Tabela 3.3: Valores do filtro indutivo

| L (mH) | R (Ω) |
|---|---|
| 1,514 | 0,1 |

## 3.5 Condensador na Saída do Retificador Trifásico

Para estabilizar a saída do retificador trifásico, o condensador será dimensionado para minimizar a ondulação da tensão DC. Será também utilizada uma resistência em série com o condensador, com o valor especificado na tabela 3.4. O valor máximo desejado para a ondulação da tensão no link DC é de 0,5%, o que corresponde a $0,5\% \cdot 500 = 2,5V$. O condensador é calculado tendo em conta a equação 2.23, substituído a equação com os valores adotados na tabela 3.1. Temos então:

$$C = \frac{P_{nom}}{f_{ch}(V_{cc}\Delta V_{cc} \pm \frac{1}{2}\Delta V_{cc}^2)} = \frac{5kW}{25kHz(500 \cdot 2,5 \pm 0,5 \cdot 2,5^2)} \approx 159,60\mu F \tag{2.23}$$

Assim um condensador de 160 $\mu$ F será usado na saída do retificador trifásico.

Tabela 3.4: Valor do condensador no link DC

| C ($\mu$F) | R (Ω) |
|---|---|
| 160 | 0,02 |

## 3.6 Controlo do Retificador Trifásico

O controlo do retificador trifásico visa manter uma tensão constante nos terminais do condensador, assegurando que, durante o funcionamento AC do amplificador, a tensão no link DC seja mantida em 500 V. Este controlo é realizado no domínio dq, e a figura 3.2 ilustra o processo de transformação do domínio abc para o domínio dq. Os controladores utilizados são do tipo PI, e permitem ao retificador manter uma tensão DC específica, fornecida como referência pelo simulador em tempo real. Dessa forma, o retificador pode amplificar sinais DC quando solicitado pelo DRTS.

O diagrama de blocos adotado para o controlo em cascata é apresentado na figura 3.3. O sinal de referência Udc, proveniente do DRTS e convertido da escala analógica de 24V para a real, é utilizado para gerar o valor de referência na saída. A tensão de saída DC é subtraída do valor de referência, resultando no erro de tensão, que é então processado pelo controlador PI de tensão, gerando uma corrente de referência id. Esta corrente de referência é comparada com a corrente id da rede, produzindo um erro de corrente que,

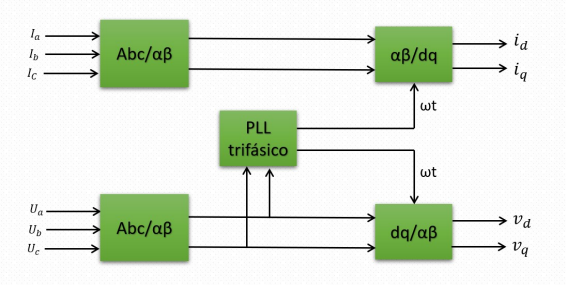



Figura 3.2: Transformação do domínio abc para dq.

após passar pelo controlador de corrente, gera uma tensão de referência na componente d para os transístores. O valor de iq é definido como nulo para evitar a presença de energia reativa no sistema. A componente q da corrente da rede é subtraída de iq de referência, de modo a gerar uma tensão de referência na componente q, assegurando que a energia reativa no sistema seja nula.

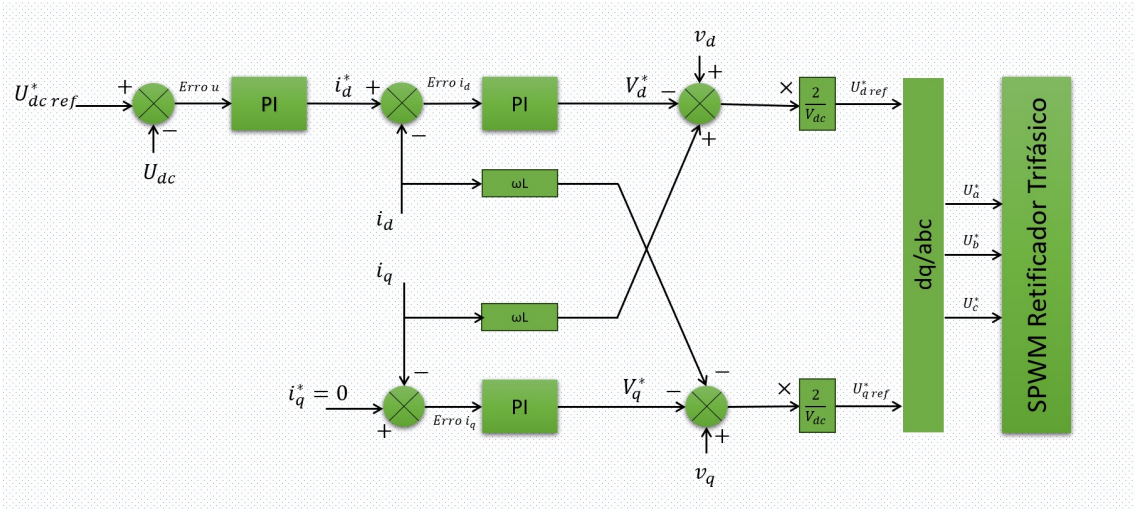



Figura 3.3: Diagrama de blocos para o controlo do retificador trifásico [69].

Para calcular as constantes dos controladores PI ($K_p$ e $K_i$) foram utilizadas as equações 2.17, 2.18, 2.19 e 2.20, e posteriormente serão ajustadas se necessário utilizando métodos de tentativa e erro. A tabela 3.5, apresenta um resumo dos valores das constantes dos controladores. Para o controlo da corrente, os parâmetros são determinados tendo em conta os valores das tabela 3.3, 3.1 e:

$$T_s = \frac{1}{f_{sw}} = \frac{1}{25\,\text{kHz}} = 0,04\,\text{ms}, \quad K_{pwm} = 1$$

Com esses valores, as constantes do controlador PI são calculadas da seguinte forma:

$$K_{p_i} = \frac{L}{3 \cdot T_s \cdot K_{pwm}} = \frac{1.514\,\text{mH}}{3 \cdot 0.04\,\text{ms} \cdot 1} = 12,62 \tag{2.17}$$

$$K_{i_i} = \frac{R}{3 \cdot T_s \cdot K_{pwm}} = \frac{0,1}{3 \cdot 0,04 \cdot 10^{-3} \cdot 1} = 833,33 \tag{2.18}$$

Para o controlo de tensão, os parâmetros são determinados tendo em conta os valores das tabela 3.4, 3.1 e:

$$T_u = 10 \cdot T_s = \frac{10}{f_{sw}} = \frac{10}{25\,\text{kHz}} = 0,4\,\text{ms}, \quad K_{pwm} = 1$$

As constantes dos controladores para o controlo da tensão são então determinadas pelas equações abaixo:

$$K_{p_u} = \frac{C}{5 \cdot T_u} = \frac{160\,\mu F}{5 \cdot 0,4\,\text{ms}} = 0,08 \tag{2.19}$$

$$K_{i_u} = \frac{K_{pu}}{20 \cdot T_s} = \frac{0,08}{20 \cdot 0,04 \cdot 10^{-3}} = 100 \tag{2.20}$$

Tabela 3.5: Constantes de controlo para o retificador trifásico

| Símbolo | Descrição | Valores |
|---|---|---|
| $K_{p_i}$ | Constante proporcional do controlador de corrente | 12,62 |
| $K_{i_i}$ | Constante integral do controlador de corrente | 833,33 |
| $K_{p_u}$ | Constante proporcional do controlador de tensão | 0,08 |
| $K_{i_u}$ | Constante integral do controlador de tensão | 100 |

## 3.7 Dimensionamento do Filtro LC na Saída do Inversor

O dimensionamento do filtro LC é realizado com base nos valores apresentados na tabela 3.2 e nas equações 2.24, e 2.25. A tabela 3.6, apresenta um resumo dos valores do filtro LC. Neste contexto, $R_L$ e $R_c$ correspondem às resistências selecionadas para serem conectadas em série com a bobina e o condensador do filtro, respetivamente.

$$\Delta i_o = 0,2 \cdot \sqrt{2} \cdot i_{pico} = 0,2 \cdot \sqrt{2} \cdot \frac{P_n}{V_{fase}} = 0,2 \cdot \sqrt{2} \cdot \frac{1666,67W}{230} = 2,049585A$$

$$L = \frac{V_{dc}}{4 \cdot f_{sw} \cdot \Delta i_o} = \frac{500}{4 \cdot 25\text{kHz} \cdot 2,049585} = 2,4395\text{mH} \tag{2.24}$$

$$C = \left(\frac{1}{2 \cdot \pi \cdot \frac{f_{sw}}{10}}\right)^2 \cdot \frac{1}{L} = \left(\frac{1}{2 \cdot \pi \cdot \frac{25kHz}{10}}\right)^2 \cdot \frac{1}{2,4395\text{mH}} = 1,6613\mu F \tag{2.25}$$

Tabela 3.6: Valores do filtro LC.

| **L (mH)** | $R_L$ **(mΩ)** | **C ($\mu$F)** | $R_c$ **(mΩ)** |
|---|---|---|---|
| 2,4395 | 1 | 1,6613 | 4,2 |

## 3.8 Controlo dos Inversores Monofásicos

Os inversores monofásicos são controlados de forma a reproduzir o sinal de saída de acordo com o sinal de referência fornecido pelo DRTS. O controlo é realizado no domínio do tempo, atuando de forma independente em cada uma das fases. Para garantir uma replicação precisa do sinal de referência, utiliza-se um controlador do tipo PR, e figura 3.4, apresenta o diagrama de blocos do controlo da tensão na saída do inversor, através do controlo da corrente. A tensão de referência AC é comparada com a tensão de saída, gerando um erro que é utilizado pelo controlador ressonante para determinar a corrente de referência. Em seguida, essa corrente de referência é comparada com a corrente de saída, resultando em um sinal de tensão de referência para os transístores de potência.

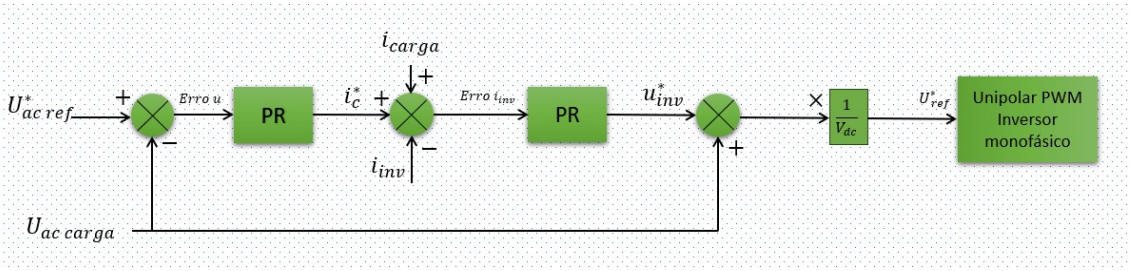



Figura 3.4: Diagrama de blocos para o controlo em cascata do Inversor monofásico [72] [73].

Tanto o retificador como o inversor podem operar de forma inversa quando o fluxo de potência se inverte, permitindo que o inversor funcione como retificador e o retificador trifásico como inversor. Essa bidirecionalidade garante também o funcionamento em todos os quadrantes. No controlo do inversor os ganhos proporcionais ($K_p$) são determinados pelas equações 2.26 e 2.28 do capítulo anterior, enquanto os valores atribuídos aos ganhos ressonantes ($K_r$) são encontrados nas equações 2.27 e 2.29. A tabela 3.7, apresenta um resumo dos valores das constantes dos controladores. Caso necessário, estes valores serão otimizados. Para o controlo da corrente os parâmetros do Controlador PR são encontrados tendo em conta as tabelas 3.2, 3.6 e:

$$T_i = 150\mu s, \quad K_{r_i} = 100$$

Assim, as constantes do Controlador PR da corrente são:

$$K_{p_i} = \frac{L}{T_i} = \frac{2,4395mH}{150\mu s} = 16,263 \tag{3.1}$$

$$K_{r_i} = 100 \wedge \frac{\omega^2}{k_{r_i}} = \frac{(2 * \pi * 50)^2}{100} = 986,96 \tag{3.2}$$

Para o controlo da tensão os parâmetros do Controlador PR são encontrados tendo em conta as tabelas 3.2, 3.6 e:

$$T_u = 200\mu s, \quad K_{r_i} = 400$$

Assim, as constantes do Controlador PR da corrente são:

$$K_{p_u} = \frac{C}{T_u} = \frac{1,6613\mu F}{200\mu \text{s}} = 0,0083065 \tag{3.3}$$

$$K_{r_i} = 400 \wedge \frac{\omega^2}{k_{r_i}} = \frac{(2 * \pi * 50)^2}{400} = 246,74 \tag{3.4}$$

Tabela 3.7: Constantes de controlo para o inversor monofásico

| Símbolo | Descrição | Valores |
|---|---|---|
| $K_{p_i}$ | Constante proporcional do controlador de corrente | 16,263 |
| $K_{r_i}$ | Constante ressonante do controlador de corrente | 100 |
| $K_{p_u}$ | Constante proporcional do controlador de tensão | 0,0083 |
| $K_{r_u}$ | Constante ressonante do controlador de tensão | 400 |

## 3.9 Procedimento de Testes

Os testes a realizar incluem: um teste com apenas uma carga; um teste para analisar a resposta do sistema a variações de carga; e um teste com uma carga ativa com injeção de corrente na saída. Primeiro, serão testados individualmente o retificador e o inversor, e depois o sistema completo. Como não é possível simular o comportamento do DRTS no Simulink juntamente com o amplificador, será assumido que os sinais de referência já estão ajustados para a escala correta. A impedância mínima necessária para que o retificador mantenha uma tensão constante de 500 V nos terminais do condensador, com uma potência de 5 kW, é dada por: $Z_{\text{min}} = \frac{U_{dc}^2}{P_{max}} = \frac{500^2\,\text{V}}{5000\,\text{W}} = 50\,\Omega$, e a corrente máxima na saída é $I = \frac{U}{Z_{\text{min}}} = \frac{500}{50} = 10\,A$. A tabela 3.8, apresenta os valores esperados nos testes do retificador. A corrente esperada na rede é dada por $I = \sqrt{2} \cdot \frac{P}{3 \cdot V_s}$, e a corrente na saída é $I_{sada} = \frac{U}{R}$. O segundo teste corresponde à variação da carga, e o terceiro teste inclui a injeção de corrente contínua de 10 A na saída, para testar o comportamento com uma carga ativa. A corrente inicial de 5 A passa a $5 - 10 = -5\,A$ após a injeção.

Tabela 3.8: Testes do retificador trifásico

| **Teste** | **Carga** | $\mathbf{I}_{\text{rede,eficaz}}$ **(A)** | $\mathbf{I}_{\text{rede}}$ **(A)** | $\mathbf{I}_{\text{saída}}$ **(A)** |
|---|---|---|---|---|
| **1º** | $R = 50\,\Omega$ | 14,49 | 20,49 | 10 |
| **2º** | $R = 100\,\Omega$ | 7,25 | 10,25 | 5 |
| | $R = 250\,\Omega$, $L = 10\,\text{mH}$ | 2,89 | 4,10 | 2 |
| | $R = 300\,\Omega$, $C = 10\,\text{mF}$ | 2,41 | 3,42 | 1,67 |
| **3º** | $R = 100\,\Omega$ e injeção de 10 A | 7,25 | -10,25 | -5 |

A impedância mínima necessária para o inversor monofásico manter a tensão na saída de $U = \sqrt{2} \cdot 230\angle 0°\,\text{V} = 325,269\angle 0°\,\text{V}$, com uma potência de 1,67 kW, é: $Z_{\text{min}} = \frac{U_{dc}^2}{P_{max}} = \frac{230^2\,\text{V}}{1666,67\,\text{A}} = 31,74\,\Omega$. A tabela 3.9, apresenta os valores esperados nos testes do inversor, a corrente na saída é $I = \sqrt{2} \cdot \frac{U}{Z}$, a potência reativa é calculada por $Q = U \cdot I \cdot sin(\varphi)$. No

terceiro teste com carga ativa. A corrente inicial é de $\sqrt{2} \cdot 7,246 = 10,24\,A$, passando para $10,24 - 20 = -9,76\,A$ após a injeção.

Tabela 3.9: Testes do inversor monofásico

| Teste | Carga | $I_{saída}$ (A) | $Q_{reativa}$ (var) |
|---|---|---|---|
| **1º** | $31,74\angle 0°\,\Omega$ | 10,247 | 0 |
| **2º** | $31,74\angle 0°\,\Omega$ | 10,247 | 0 |
| | $31,89\angle -5,723°\,\Omega$ ($R = 31,74\,\Omega$, $C = 1\,mF$) | $10,196\angle 5,723°$ | −165,36 |
| | $31,74\angle 0,567°\,\Omega$ ($R = 31,74\,\Omega$, $L = 1\,mH$) | $10,247\angle -0,567°$ | 16,49 |
| **3º** | $R = 31,74\,\Omega$ e injeção de 20 A | −9,76 | 0 |

Para testar a saída DC do amplificador, será utilizado apenas o retificador trifásico com uma carga de $R = \frac{U^2}{P} = \frac{900^2}{5\,k\Omega} = 162\,\Omega$. A tensão de referência será ajustada sucessivamente de 400 V para 600 V, 900 V, 700 V, e depois para 500 V, de modo a analisar o comportamento do retificador face à variação da tensão de referência. A tabela 3.10 apresenta os valores esperados.

Tabela 3.10: Teste da saída DC do amplificador com variação da tensão de referência.

| Tensão (V) | $I_{saída}$ (A) | $I_{rede}$ (A) | $P_{ativa}$ (kW) |
|---|---|---|---|
| 400 | 2,47 | 4,05 | 0,988 |
| 600 | 3,70 | 9,10 | 2,22 |
| 900 | 5,56 | 20,49 | 5,00 |
| 700 | 4,32 | 12,34 | 3,02 |
| 500 | 3,09 | 6,31 | 1,54 |

A tabela 3.11 apresenta os valores esperados para o teste do AP com cargas trifásicas. Por sua vez, a tabela 3.12 mostra o teste do AP com uma carga monofásica de 100 Ω. A corrente na saída é dada por $I = \sqrt{2} \cdot \frac{U}{Z}$, e a potência ativa é calculada como $P = U \cdot I \cdot \cos(\varphi)\,(W)$.

Tabela 3.11: Testes do amplificador com carga trifásica

| Teste | Carga | $I_{saída}$ (A) | $Q_{reativa}$ (var) | $P_{ativa}$ (W) |
|---|---|---|---|---|
| **1º** | $162,63\angle 22,73°\,\Omega$ ($R = 150\,\Omega$, $L = 200\,mH$) | $1,99\angle -22,73°$ | 125,31 | 324,3 |
| **2º** | $150\,\Omega$ | 2,17 | 0 | 351,9 |
| | $200\angle -0,009°\,\Omega$ ($R = 200\,\Omega$, $C = 100\,mF$) | $1,62\angle 0,009°$ | -2,38 | 264,48 |
| | $301,64\angle 5,98°\,\Omega$ ($R = 300\,\Omega$, $L = 100\,mH$) | $1,08\angle -5,98°$ | 18,27 | 174,39 |
| **3º** | $150\,\Omega$ e injeção de 4 A AC | 1,83 | 0 | 297,62 |

Tabela 3.12: Teste do amplificador com carga monofásica

| Carga | $U_{saída}$ (V) | $I_{saída}$ (A) | $Q_{reativa}$ (var) | $P_{ativa}$ (W) |
|---|---|---|---|---|
| $100\,\Omega$ | $325,27\angle 0°$ | $3,25\angle 0°$ | 0 | 529 |

# 4

# Modelo e Simulação

Neste capítulo, serão apresentados os modelos de cada componente do amplificador de potência implementado em Matlab/Simulink, assim como os resultados das simulações. Considerando os valores dimensionados no capítulo anterior, as simulações serão realizadas primeiramente sobre o retificador trifásico e, em seguida, sobre o inversor monofásico. Na fase final, o modelo completo do amplificador de potência, que inclui o retificador trifásico e os três inversores monofásicos, será implementado. Os resultados serão discutidos e os pontos mais relevantes de cada simulação serão abordados.

## 4.1 Arquitetura do Retificador Trifásico no Simulink

A figura 4.1, apresenta a arquitetura do retificador trifásico implementada no Matlab/Simulink. O sistema inclui um bloco "Universal Bridge"configurado com MOSFETs e díodos, um bloco SPWM implementado no Simulink, dois blocos de medição de tensões e correntes, um bloco para controlo, uma fonte de tensão sinusoidal e um transformador ideal 2:1. Os valores dos componentes utilizados na construção do retificador estão indicados na tabela 4.1.

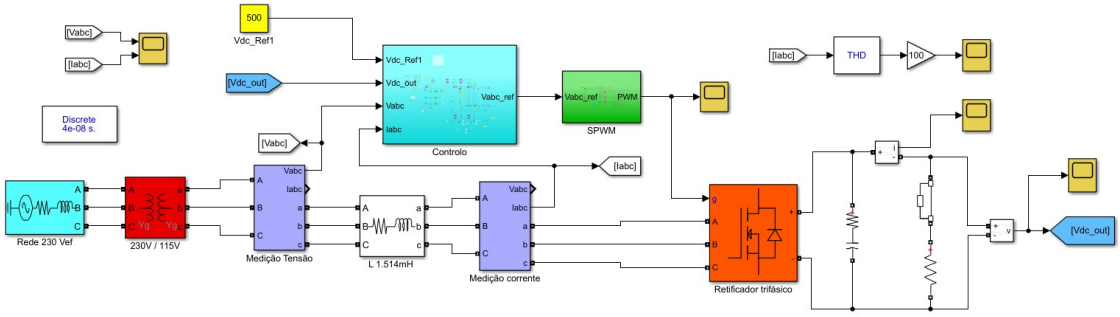



Figura 4.1: Arquitetura do retificador trifásico construída no Matlab/Simulink.

Na figura 4.2 está representada a implementação do bloco de controlo do retificador. Neste bloco, as variáveis de tensão e corrente medidas são convertidas para o domínio dq utilizando os blocos "abc to Alpha-Beta-Zero"e "Alpha-Beta-Zero to dq"do Simulink. O

Tabela 4.1: Parâmetros do retificador trifásico no Simulink

| Componente | Descrição | Valores |
|---|---|---|
| Bloco rede | Tensão composta/simples eficaz da rede | 400/230 V |
| Bloco rede | Frequência da rede | 50 Hz |
| Transformador 2:1 | Tensão simples eficaz no secundário do transformador | 115 V |
| Filtro LR | Indutância do filtro da rede | ver tabela 3.3 |
| Condensador | Condensador na saída do retificador | ver tabela 3.4 |
| Condensador | Tensão inicial do condensador na saída | 350 V |
| Comutação | Frequência de comutação dos semicondutores | 25 kHz |
| Tempo | Tempo de amostragem da simulação | $4 \times 10^{-7}$ s |

bloco PLL está configurado como ideal. Os controladores de corrente com blocos PI têm uma saturação de 20, enquanto o controlador de tensão está saturado a 25. Os blocos do Simulink utilizados para o controlador PI do retificador são discretos, com um tempo de amostragem de $\frac{1}{1 \cdot 10^5} \Leftrightarrow 10\mu s$.

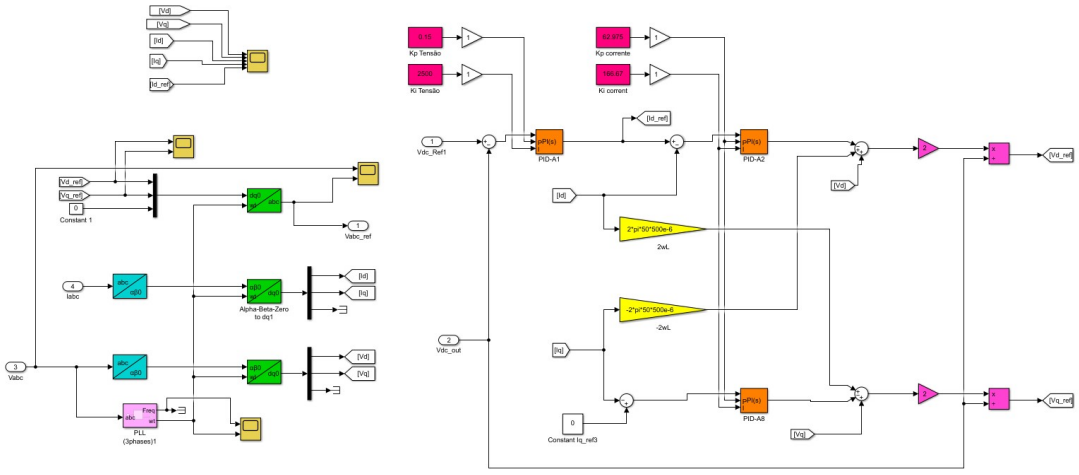



Figura 4.2: Bloco para o controlo do retificador trifásico no simulink.

O bloco SPWM permite a modulação por largura de pulso sinusoidal e está ilustrado na figura 4.3. A onda portadora triangular tem uma frequência de 25 kHz, e os comparadores comparam o sinal modulante com a portadora para gerar os pulsos necessários para os MOSFETs do retificador.

A seguir, serão apresentados os resultados das simulações realizadas com o retificador trifásico. Como mencionado no capítulo anterior, foram realizados três tipos de testes distintos. O primeiro teste foi feito com uma carga resistiva. No segundo teste envolveu a variação da carga, com o objetivo de avaliar o desempenho do sistema de controlo em diferentes condições. E o terceiro teste simulou uma carga ativa, injetando corrente na saída do retificador.

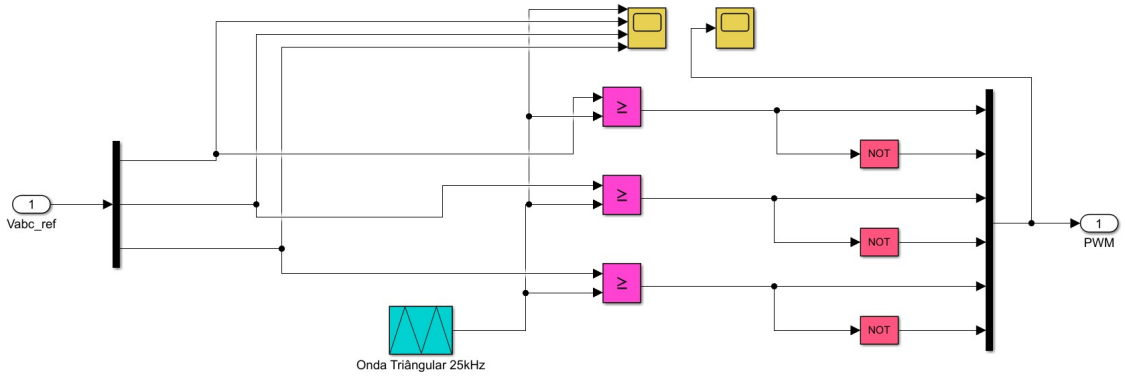



Figura 4.3: Bloco para o SPWM do retificador trifásico no simulink.

### 4.1.1 Resultados da simulação do Retificador Trifásico com uma carga de 50 Ω

A simulação do circuito retificador com uma carga resistiva de 50 Ω foi realizada utilizando os valores dos componentes e constantes de controlo calculados no capítulo anterior e presentes na tabela 4.2. A figura 4.4, apresenta a tensão nos terminais do condensador, bem como a tensão de referência do sistema, ao longo de 100 ms da simulação. Observa-se uma sobreelevação de 550 V, que é relativamente pequena. O sistema respondeu em aproximadamente 35 ms, e aos 40 ms a tensão já se encontrava estabilizada em 500 V. A figura 4.5, mostra o zoom da tensão na saída do retificador, onde se verifica uma oscilação inferior a 1 V em torno da tensão de referência. A oscilação máxima permitida no dimensionamento foi 2,5 V.

Tabela 4.2: Parâmetros para a Simulação do Retificador Trifásico

| Símbolo | Descrição | Valores |
|---|---|---|
| $V_{ref}$ | Tensão de referência para o retificador | 500 V |
| $T$ | Duração da simulação | 100 ms |
| $f_{sw}$ | Frequência de comutação dos semicondutores | 25 KHz |
| L | Indutância do filtro da rede | 1,514 mH |
| $R_L$ | Resistência em série com L | 0,1 Ω |
| C | Condensador na saída do Retificador | 160 $\mu$F |
| $R_c$ | Resistência em série com C | 20 mΩ |
| $K_{p_i}$ | Constante proporcional do controlador de corrente | 12.62 |
| $K_{i_i}$ | Constante integral do controlador de corrente | 833,33 |
| $K_{p_u}$ | Constante proporcional do controlador de tensão | 0,08 |
| $K_{i_u}$ | Constante integral do controlador de tensão | 100 |

A corrente na saída do retificador é apresentada na figura 4.6a. Como pode ser observado, a corrente segue o mesmo padrão do sinal da tensão e estabiliza no valor de 10 A, como mencionado no capítulo anterior. A figura 4.6b mostra um zoom na corrente de saída do retificador, onde se pode observar uma oscilação inferior a 0,03 A em torno dos 10 A, revelando uma elevada precisão.

A figura 4.7, mostra as tensões na rede. Observa-se que as tensões permanecem aproximadamente constantes e estão desfasadas em 120°, com uma amplitude de 162,63

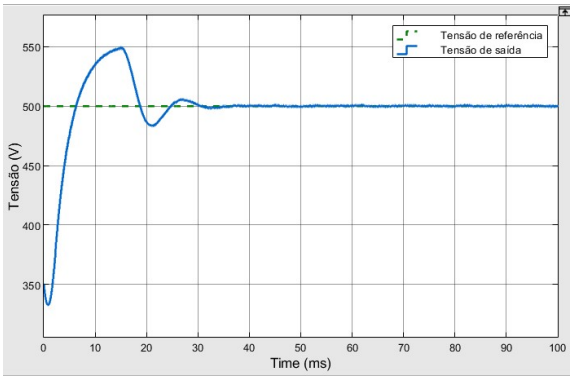
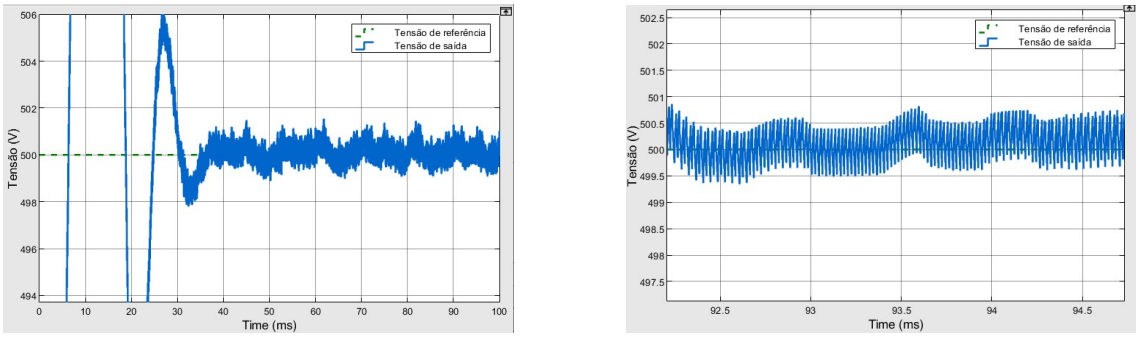
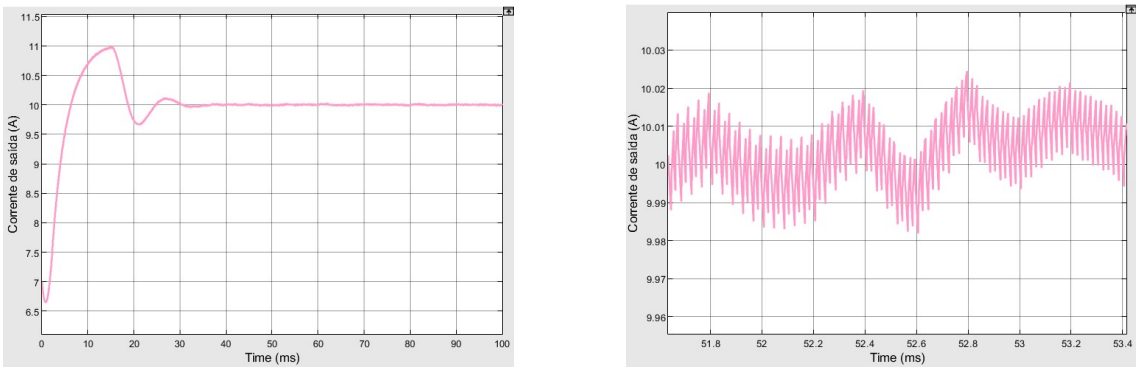



Figura 4.4: Tensão na saída do retificador com uma carga de 50 Ω e tensão de referência a 500 V.




(a) (b)

Figura 4.5: Tensão na saída do retificador com carga de 50 Ω em diferentes níveis de zoom.



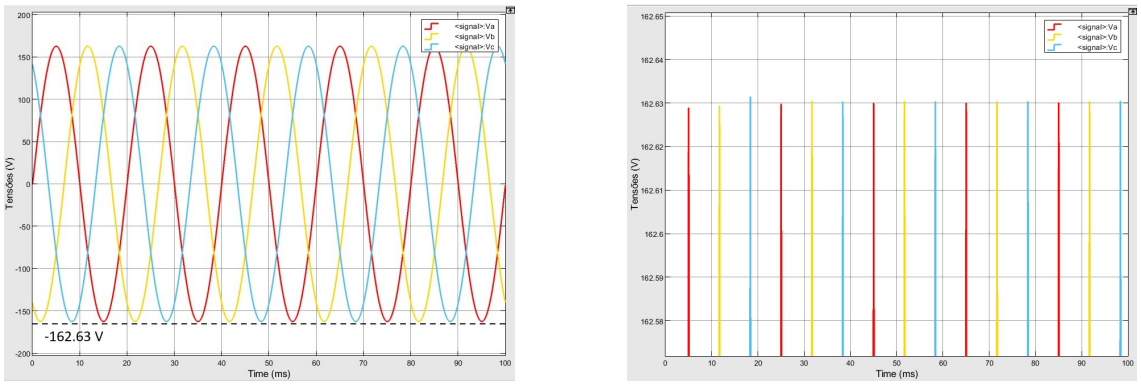

(a) (b)

Figura 4.6: a) Corrente na saída do retificador com carga de 50 Ω, b) zoom.

V, que corresponde ao valor eficaz de 115 V, como mencionado.

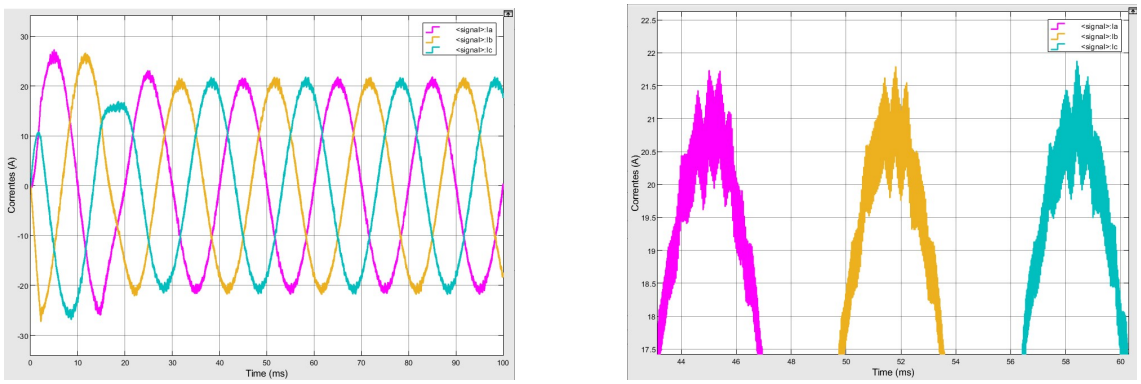
A figura 4.8, ilustra as correntes na rede, que estabilizam cerca de 30 ms e se mantêm aproximadamente constantes a partir desse ponto. A amplitude das correntes é de 20,5 A, equivalente ao valor eficaz de 14,5 A, tal como foi previsto na tabela 3.8.

A figura 4.9, apresenta a tensão e a corrente em uma das fases, onde é possível observar que a tensão está em fase com a corrente, esse comportamento se repete nas outras fases, resultando num fator de potência unitário do ponto de vista da rede.




(a) (b)

Figura 4.7: Tensões na rede com carga no retificador de 50 Ω.




(a) (b)

Figura 4.8: a) Correntes na rede com carga no retificador de 50 Ω, b) zoom.

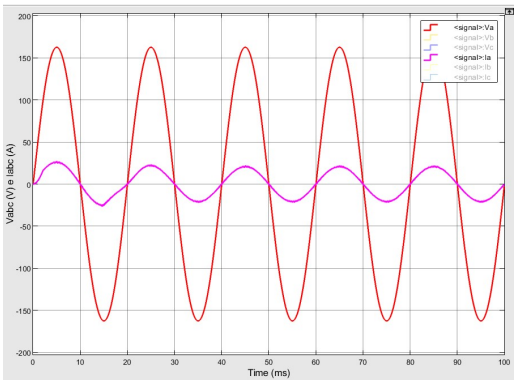
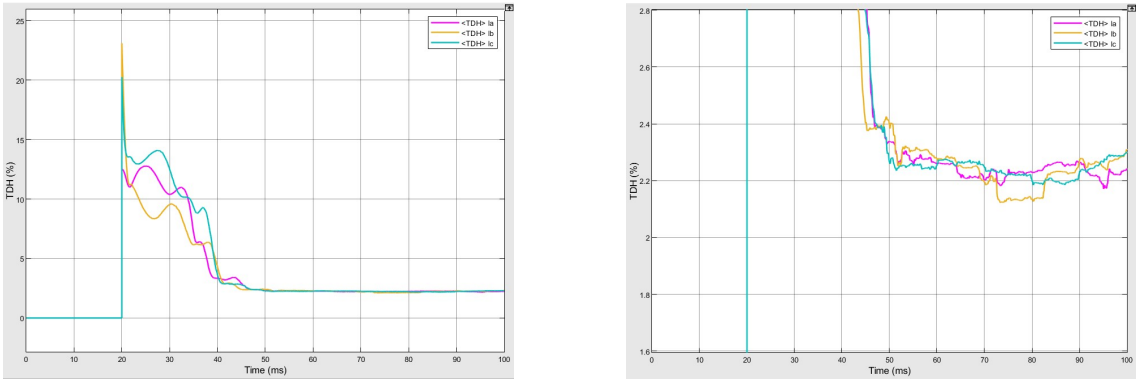



Figura 4.9: Tensão e corrente na fase A da rede com carga de 50 Ω.

A figura 4.10 mostra a variação da TDH das correntes na rede ao longo do tempo, calculada pelo bloco "THD"do Simulink. Observa-se que o sistema opera dentro dos limites estabelecidos de 5%, mantendo uma TDH abaixo de 2,4%. Há uma sobre elevação no início, o que é normal, pois o sistema de controlo ainda não estava completamente estabilizado.

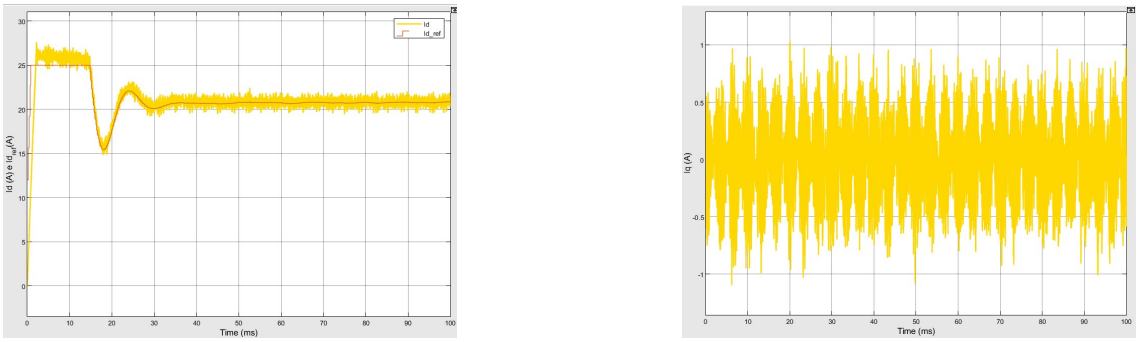
A figura 4.11a, apresenta as correntes $Id$ e $Id_{ref}$ na rede. É possível observar que o




(a) (b)

Figura 4.10: a) TDH das correntes na rede com carga no retificador de 50 Ω, b) zoom.

controlo da corrente alinha a corrente $Id$ na rede com a corrente de referência $Id_{ref}$. A figura 4.11b ilustra a corrente $Iq$ na rede, a qual contribui para a energia reativa do sistema. Esta corrente oscila em torno de 0, com uma variação inferior a 1 A, indicando a ausência de componente reativa significativa. Quando $Iq = 0$, a amplitude de $Id$ corresponde à amplitude do sinal de corrente, que neste caso é próxima de 20,49 A, com valor em torno de 20,8 A e uma flutuação inferior a 1 A.




(a) (b)

Figura 4.11: a) Correntes $Id$ e $Id_{ref}$ na rede, b) Corrente $Iq$ na rede.

A figura 4.12 mostra a saída do PLL. A frequência é mantida constante em 50 Hz, enquanto o ângulo $wt$ varia de 0 a 6,28 rad (360º). O PLL é importante para a sincronização com a rede elétrica, garantindo que o referencial síncrono acompanhe a frequência da rede. Isso permite que a transformada de park gere dois sinais constantes que representam o sistema trifásico, como mencionado anteriormente.

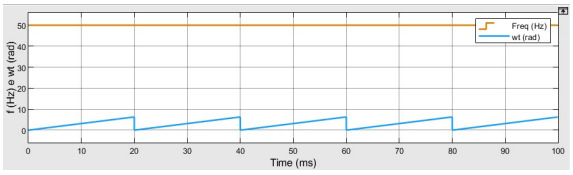
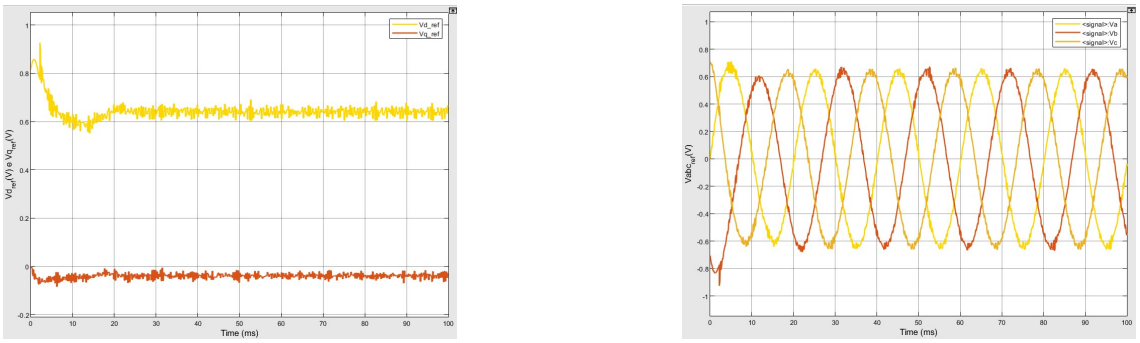



Figura 4.12: Saída do PLL com a frequência em Hz e ângulo em rad.

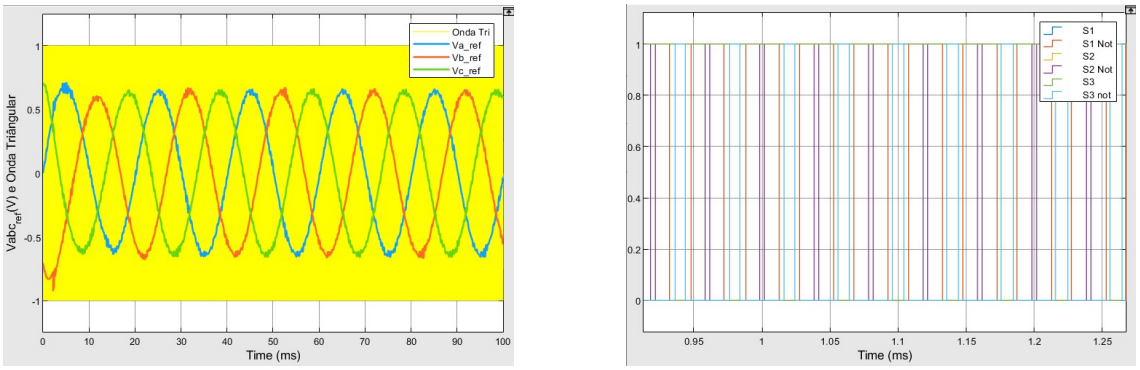
A Figura 4.13a ilustra as tensões $V_{d,ref}$ e $V_{q,ref}$, que são usadas para gerar as referências de tensão $V_{abc,ref}$ aplicadas na modulação SPWM. A tensão $V_{d,ref}$ oscila em torno de 0.64 V, com variação inferior a 0.025 V, enquanto $V_{q,ref}$ oscila em torno de -0.04 V, com variação inferior a 0.014 V. A figura 4.13b mostra as referências de tensão $V_{abc,ref}$ após a transformação inversa de Park para o domínio abc, com amplitude de 0.64 ± 0.02 V.




(a) (b)

Figura 4.13: a) $V_{d,ref}$ e $V_{q,ref}$ para $V_{abc,ref}$, e b) $V_{abc,ref}$ para o SPWM.

A figura 4.14 exibe a onda triangular como portadora e a onda $V_{abc,ref}$ como modulante para o SPWM. Por sua vez, a a figura 4.14b mostra os pulsos gerados para os transístores do retificador.




(a) (b)

Figura 4.14: a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos para os MOSFETs.

#### 4.1.1.1 Conclusões

Na simulação realizada do retificador trifásico com uma carga de 50 Ω, os resultados mostram um desempenho satisfatório e conforme os requisitos de projeto estabelecidos. A tensão e a corrente na saída mantiveram-se aproximadamente constantes ao longo da simulação. A tensão na saída apresentou uma variação inferior a 1 V, o que representa menos de 0,5% (2,5V) da oscilação máxima permitida pelo projeto do condensador, revelando uma elevada precisão. A corrente estabilizou-se em 10 A, conforme previsto para a carga de 50 Ω. As tensões na rede mantiveram-se constantes, com amplitude

frequência e desfasamento corretos. As correntes na rede estão em fase com a tensão, com valores de amplitude e fase alinhados com os valores esperados. a TDH das correntes foi inferior a 5% (2,4%), cumprindo os limites estabelecidos no dimensionamento. O controlo do retificador é altamente preciso e rápido, com um fator de potência unitário. A precisão é uma das características importantes nas simulações PHIL, sendo que quanto maior a precisão do retificador, melhor os inversores conseguem cumprir o seu papel e replicar o sinal desejado na sua saída.

Embora os resultados sejam positivos, observou-se uma pequena sobreelevação na resposta do sistema, e o controlo está consideravelmente reativo, o que pode causar instabilidades. Para melhorar a estabilidade e reduzir essa sobreelevação, foi realizada uma otimização no controlo do retificador, reduzindo o valor de Ki em 30 vezes. Esta alteração levou a uma melhoria nos resultados, que serão apresentados a seguir. No anexo I, é possível encontrar um resumo das simulações realizadas com o controlo não otimizado para as demais situações.

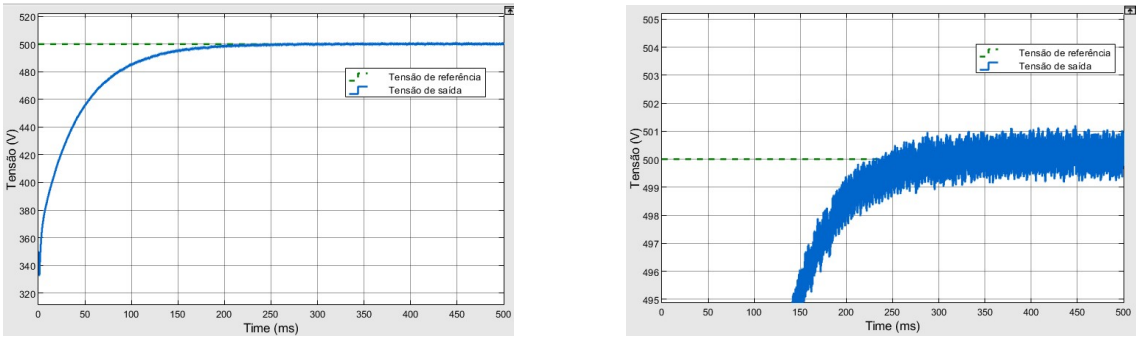
### 4.1.2 Resultados da simulação com otimização do controlo com carga de 50 Ω

A tabela 4.3, apresenta as constantes otimizadas para o controlo do retificador trifásico. Nessa otimização, o valor de ki dos controladores de corrente e tensão foi reduzido em 30 vezes, resultando nos novos valores indicados na tabela. A tensão de referência mantém-se em 500 V, e a duração da simulação é de 500 ms.

Tabela 4.3: Constantes de controlo otimizado para o Retificador Trifásico

| Símbolo | Descrição | Valores |
|---|---|---|
| $K_{pi}$ | Ganho proporcional do controlador de corrente | 12.62 |
| $K_{ii}$ | Ganho integral do controlador de corrente | 27.78 |
| $K_{pu}$ | Ganho proporcional do controlador de tensão | 0.08 |
| $K_{iu}$ | Ganho integral do controlador de tensão | 3.33 |

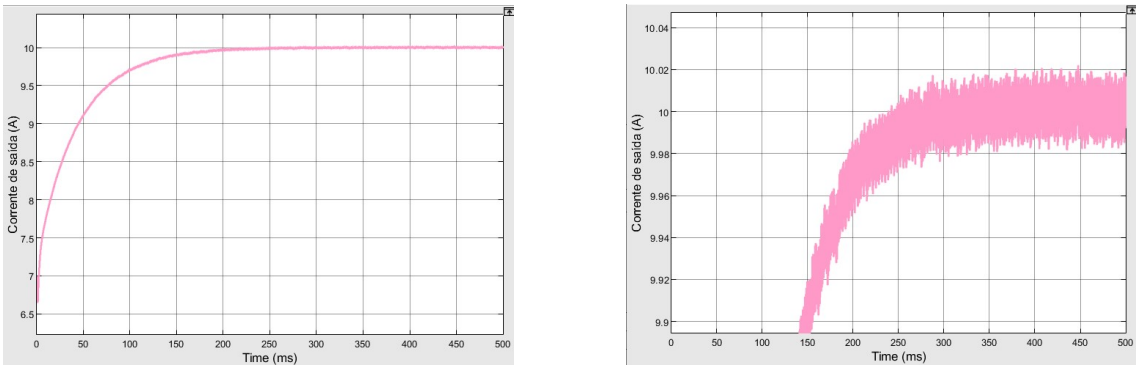
A figura 4.15, mostra a tensão na saída do retificador trifásico. Observa-se que o tempo de resposta aumentou, levando quase 300 ms para atingir os 500 V. A oscilação em torno dos 500 V permaneceu novamente inferior a 1 V.




(a) (b)

Figura 4.15: a) Tensão na saída do retificador com carga de 50 Ω, b) zoom.

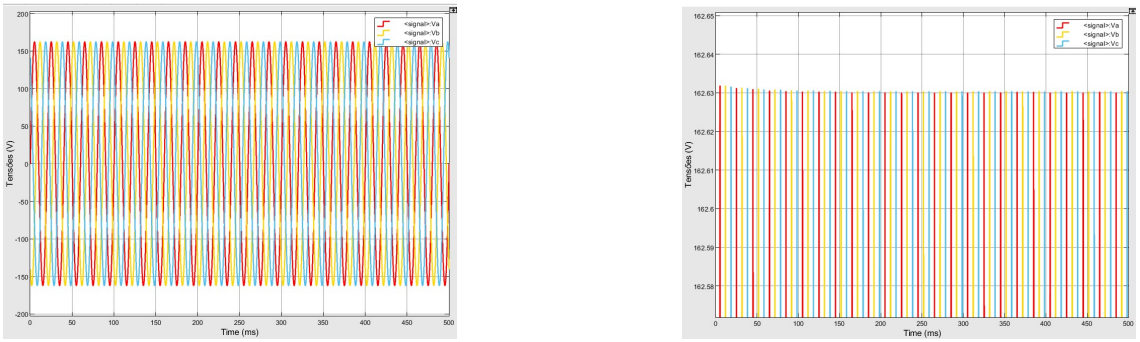
A figura 4.16, mostra a corrente na saída do retificador, que segue a forma de onda da tensão com um tempo de resposta semelhante para atingir os 10 A. A oscilação em torno dos 10 A foi inferior a 0,02 A, indicando também uma precisão elevada.




(a) (b)

Figura 4.16: a) Corrente na saída do retificador com carga de 50 Ω, b) zoom.

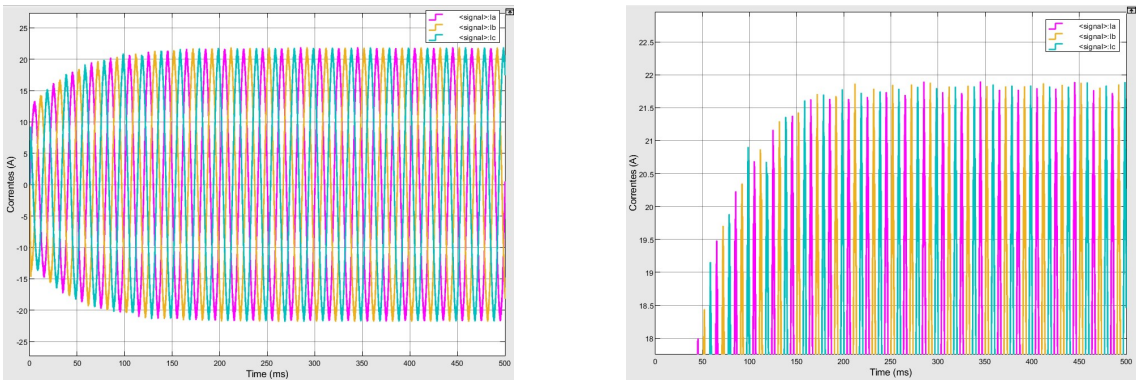
A figura 4.17, apresenta as tensões na rede. Observa-se que possuem uma amplitude de 162,63 V, corresponde a um valor eficaz de 115 V, conforme esperado.




(a) (b)

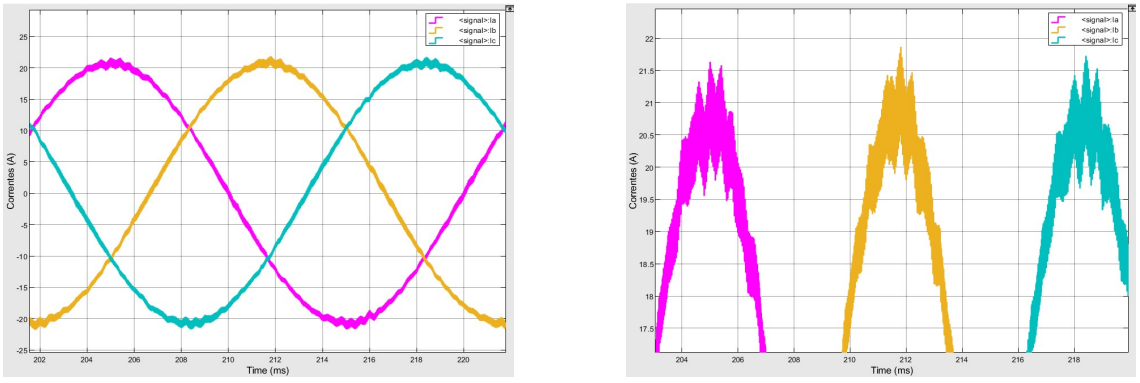
Figura 4.17: a) Tensões na rede com carga de 50 Ω, b) zoom.

As figuras 4.18 e 4.19, mostram as correntes na rede. Observa-se que essas correntes estão desfasadas em 120º e possuem uma amplitude de 20,5 ± 1 A, o que corresponde a um valor eficaz de 14,5 A, conforme esperado.




(a) (b)

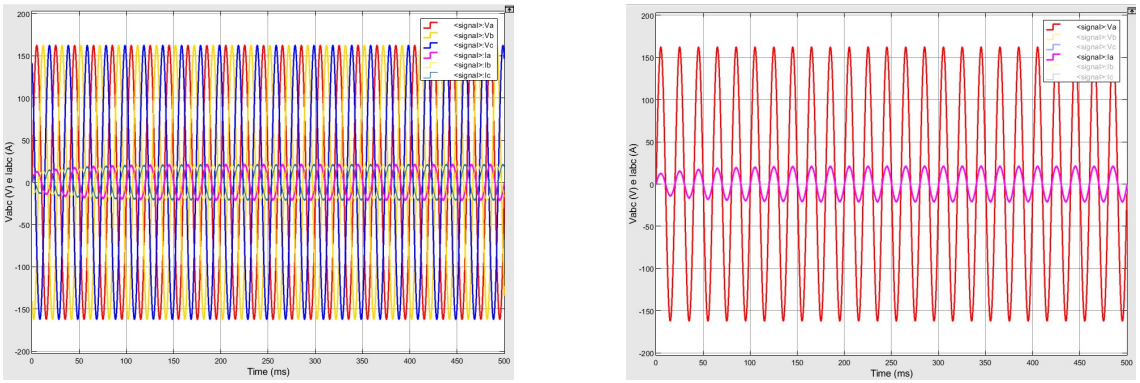
Figura 4.18: a) Correntes na rede com carga de 50 Ω, b) zoom.




(a) (b)

Figura 4.19: Correntes na rede com diferentes níveis de zoom.

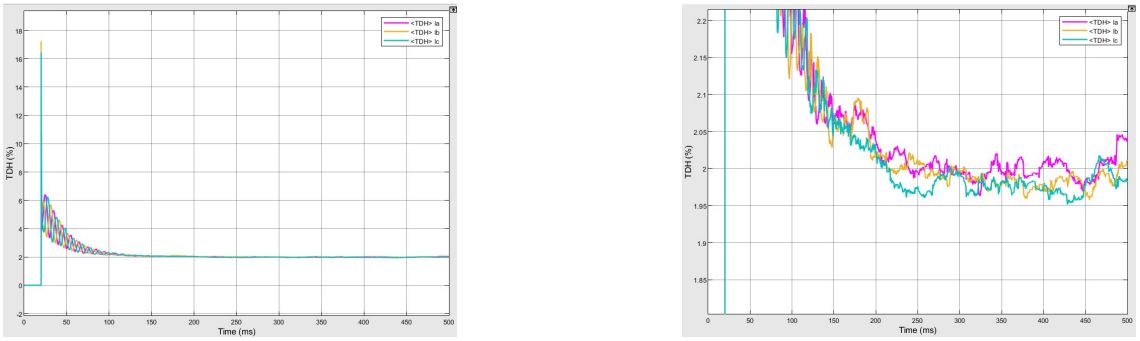
A figura 4.20, amostra as tensões e correntes na rede. É possível observar que estão em fase e apresentam uma amplitude aproximadamente constante, indicando um fator de potência unitário.




(a) (b)

Figura 4.20: a) Tensões e correntes na rede, b) Tensões e correntes na fase A da rede.

A figura 4.21, mostra a taxa de distorção harmónica das correntes na rede. Observa-se que, após a estabilização do sistema, a TDH permanece abaixo de 2,05%.




(a) (b)

Figura 4.21: a) TDH das correntes na rede, b) zoom.

A figura 4.22, mostra a saída do PLL com o controlo otimizado. Observa-se que, tal como no caso anterior, a frequência permanece constante em 50 Hz, enquanto o ângulo varia de 0 a 6,283 rad (360º).

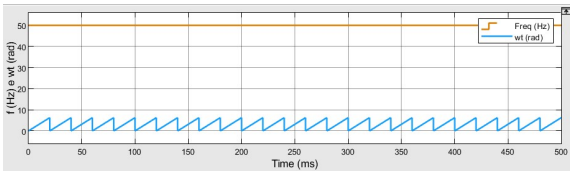
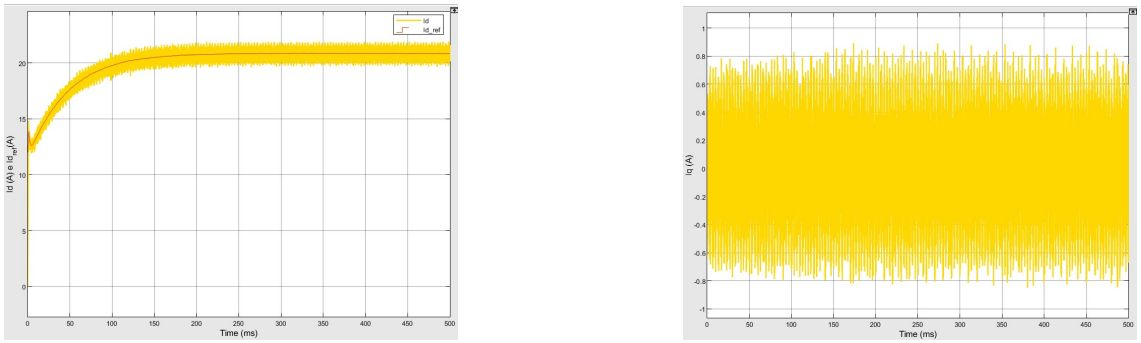



Figura 4.22: Saída do PLL com a frequência em Hz e ângulo em rad com controlo otimizado.

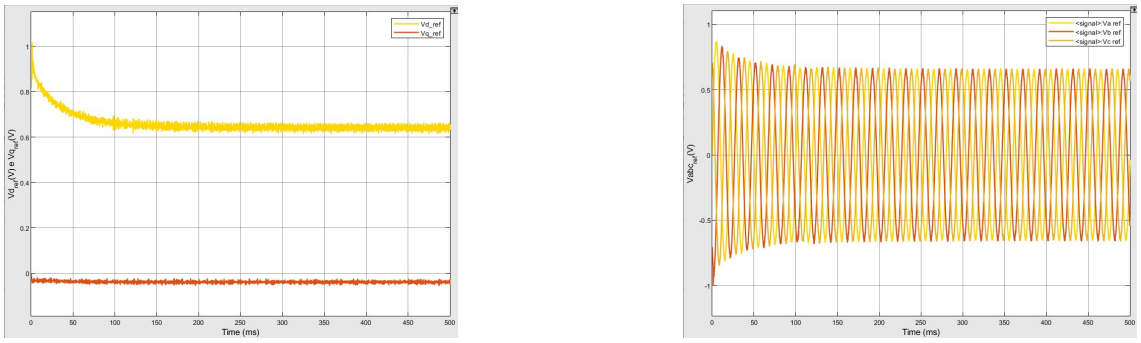
A figura 4.23, apresenta as correntes $Id$ na rede e $Id_{ref}$ utilizadas no controlo. Observa-se que $Iq$ oscila em torno de 0, com uma variação inferior a 1 A. A corrente $Id$ na rede acompanha $Id_{ref}$, estabilizando em aproximadamente 20,8 A e oscilando com uma variação inferior a 1,15 A.




(a) (b)

Figura 4.23: a) $Id$ e $Id_{ref}$ para as correntes na rede, b) $Iq$ das correntes na rede.

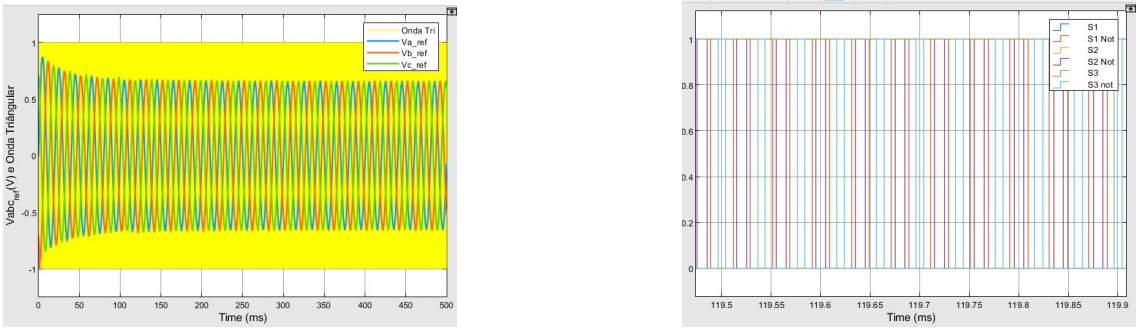
A figura 4.24, apresenta as tensões de referência para o SPWM nos domínios dq e abc. A amplitude de $V_{abc,ref}$ é de 0,64 ± 0,02 V, enquanto, no domínio dq, $V_{d,ref}$ estabiliza em 0,64 ± 0,0245 V e $V_{q,ref}$ é de -0,04 ± 0,028 V.




(a) (b)

Figura 4.24: $V_{d,ref}$ e $V_{q,ref}$ para $V_{abc,ref}$, e b) $V_{abc,ref}$ para o SPWM.

A figura 4.25, mostra as tensões de referência $V_{abc,ref}$ e os pulsos gerados para os MOSFETs do retificador trifásico.




(a) (b)

Figura 4.25: a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos.

#### 4.1.2.1 Conclusões

A simulação do retificador trifásico com carga de 50 Ω e controlo otimizado revelou um bom desempenho. O tempo de resposta foi ajustado para aproximadamente 300 ms, reduzindo a suscetibilidade à instabilidade, e a sobreelevação foi eliminada. As tensões e correntes mantiveram amplitudes constantes e desfasamentos corretas, com o fator de potência permanecendo unitário, uma vez que as tensões e correntes estavam em fase. A taxa de distorção harmónica das correntes foi significativamente inferior a 5%, fixando-se em 2,05%, o que atende aos requisitos do projeto. A corrente na saída estabilizou em 10 A com alta precisão, e a tensão na saída oscilou com menos de 1 V novamente, indicando uma precisão elevada e adequada para simulações PHIL.

A seguir, serão analisados os resultados da simulação com variação da carga no retificador, utilizando o controlo otimizado. As demais simulações envolvendo o retificador também serão realizadas com este controlo otimizado.

### 4.1.3 Resultados da simulação para variações na carga do retificador

A figura 4.26, apresenta a arquitetura para a variação da carga no retificador, e será efetuada a cada 300 ms, com cada carga sendo desligada no mesmo instante em que se liga a nova carga. Inicialmente, a carga de 100 Ω será desligada aos 300 ms e será ligada a carga com R=250 Ω e L=10mH. Posteriormente, esta carga será desligada aos 600 ms e, no mesmo instante, será ligada a carga com R=300Ω e C=10 mF. A simulação terminará aos 900 ms. A figura 4.27, ilustra a tensão na saída do retificador durante a variação da carga. Observa-se que, apesar das alterações na carga, o controlo do retificador ajusta-se de forma a manter a tensão de saída constante em 500 V, correspondendo à tensão de referência estabelecida. A oscilação permanece inferior a 1 V, evidenciando a alta precisão do controlo.

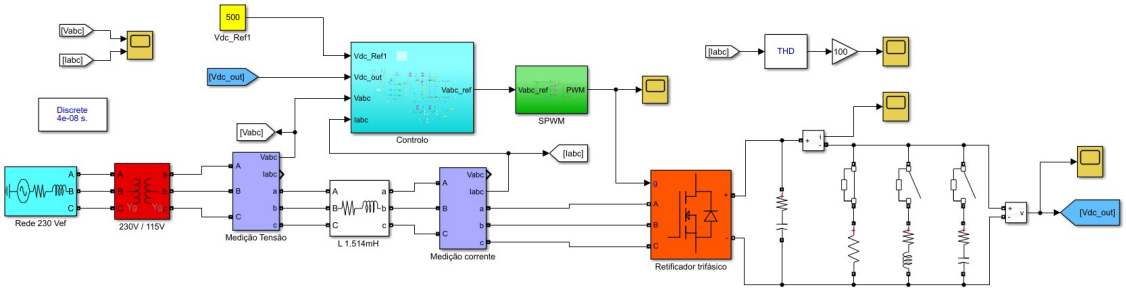



Figura 4.26: Arquitetura do retificador trifásico construída no Matlab/Simulink para a variação da carga.

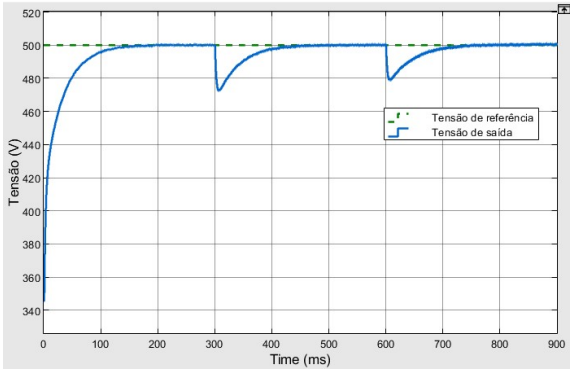



Figura 4.27: Tensão na saída do retificador durante a variação da carga.

A figura 4.28, mostra a corrente na saída do retificador, que assume valores aproximados de 5 A, 7 A e 8,5 A, correspondendo a cada uma das cargas alteradas durante a simulação.

As figuras 4.29 e 4.30, mostram as correntes na rede durante a variação das cargas, com amplitudes aproximadas de 11,4 A, 15,5 A e 18,8 A.

A figura 4.31, mostra a tensão e corrente na fase A da rede. Observa-se que, apesar das variações na carga, o fator de potência permanece unitário, pois as tensões e correntes continuam a estar em fase.

A figura 4.32, mostra a THD das correntes na rede, evidenciando que a taxa de distorção

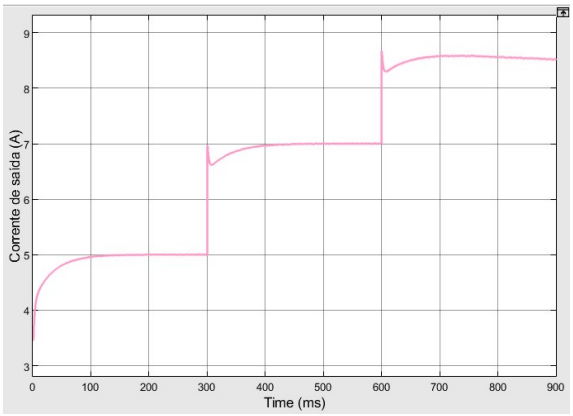



Figura 4.28: Corrente na saída do retificador durante a variação da carga.

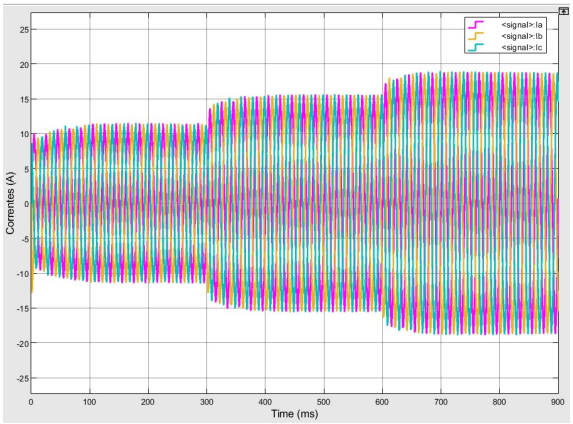
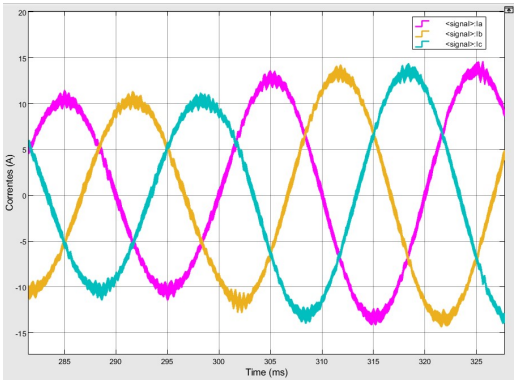
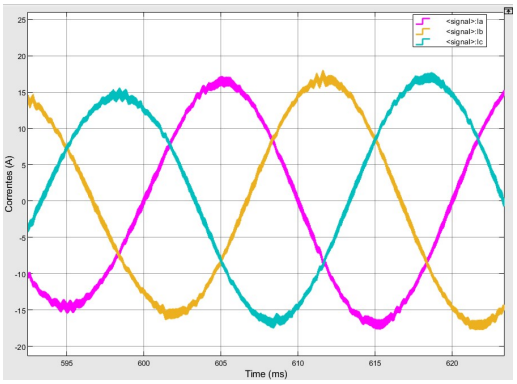



Figura 4.29: Correntes na rede durante a variação da carga.



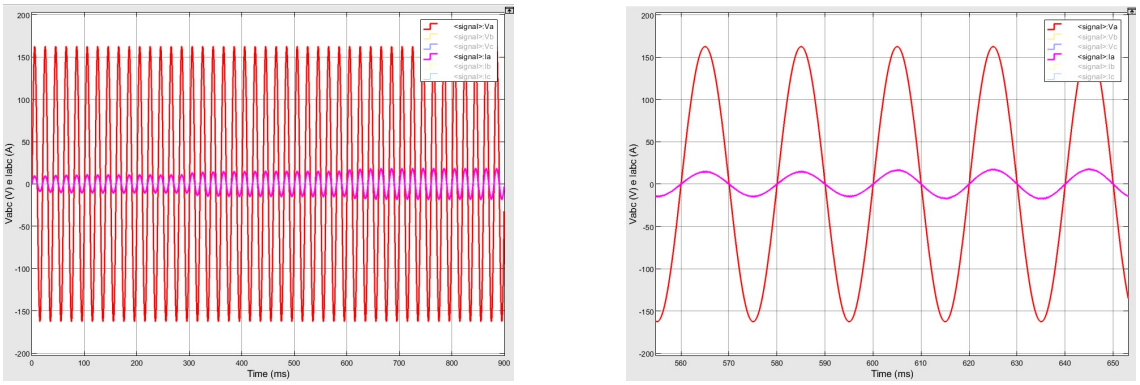

(a)




(b)

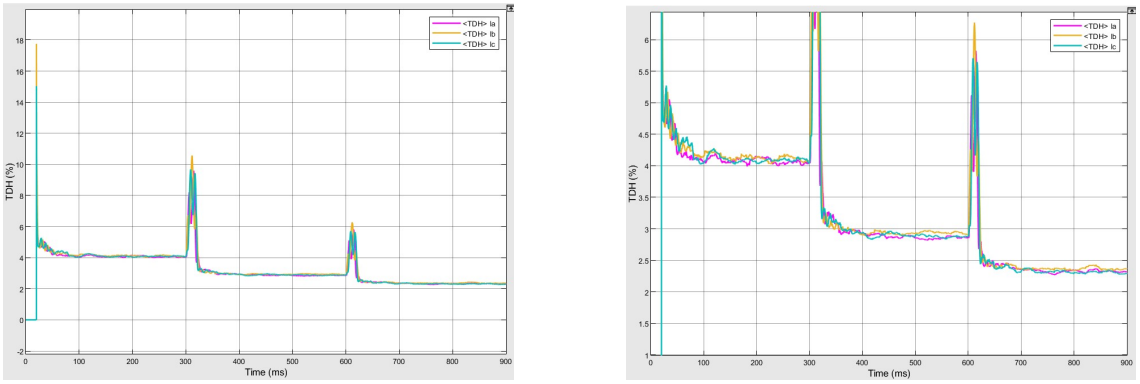
Figura 4.30: Correntes na rede durante a variação da carga. a) zoom em 300ms, b) zoom em 600ms.

harmónica permanece abaixo de 5% em todas as variações de carga. Especificamente, os valores observados são aproximadamente 4,2%, 3% e 2,4%, indicando um bom desempenho e dentro dos limites estabelecidos.




(a) (b)

Figura 4.31: a) Tensão e corrente na fase A da rede durante a variação da carga, b) zoom.




(a) (b)

Figura 4.32: a) TDH das correntes na rede durante a variação da carga, b) zoom.

#### 4.1.3.1 Conclusões

A simulação do retificador com variação de carga demonstrou um desempenho aceitável. Durante os 900 ms, o controlo do retificador ajustou-se eficazmente para manter a tensão de saída constante em 500 V, com as mudanças na carga. A TDH das correntes permaneceu abaixo de 5%, atendendo aos requisitos do projeto. Os valores das correntes na rede e na saída do retificador apresentaram um desvio em relação aos valores esperados na tabela 3.8. Com a substituição da carga, a corrente anterior foi adicionada à nova. Os valores esperados na saída do retificador eram 5A, 2A e 1,6A, mas, após a adição de carga, foram medidos 5A, 7A e 8,5A. Da mesma forma, as correntes na rede, previstas em 10,2A, 4,099A e 3,416A, registaram-se como 11,4A, 15,5A e 18,8A. As correntes na rede mantiveram-se em fase com a tensão, resultando em um fator de potência unitário. O PLL ideal permaneceu com os mesmos valores, e as tensões na rede mantiveram amplitude e fase corretas. No geral, o sistema demonstrou uma boa capacidade para lidar com as variações na carga, mantendo um desempenho de alta precisão e estabilidade.

A seguir, serão analisados os resultados da simulação do retificador com uma carga ativa.

### 4.1.4 Resultados da simulação para uma carga ativa

Para simular uma carga ativa, será utilizada uma resistência de 100 Ω combinada com uma fonte de corrente que injeta 10 A em DC, conforme ilustrado na figura 4.33. A figura 4.34, ilustra a tensão na saída do retificador durante a simulação com carga ativa, com uma duração total de 600 ms. Aos 300 ms, a injeção de 10 A na saída do retificador provoca uma elevação temporária da tensão, que atinge um pico de 684 V e estabiliza novamente no valor de referência de 500 V. A oscilação na saída permanece inferior a 1 V, indicando uma resposta estável e precisa do retificador.

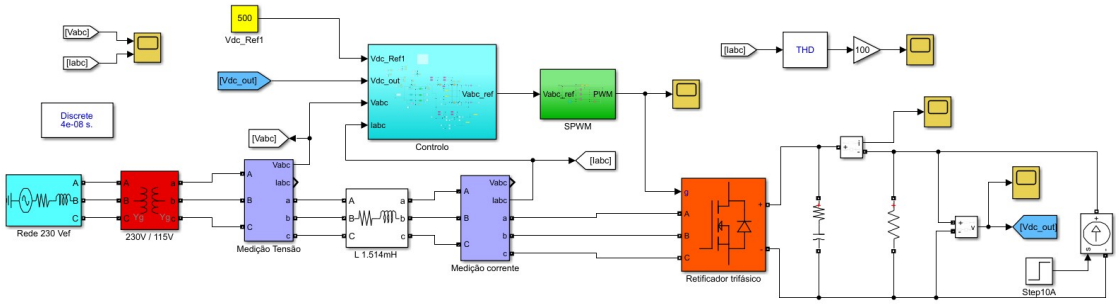
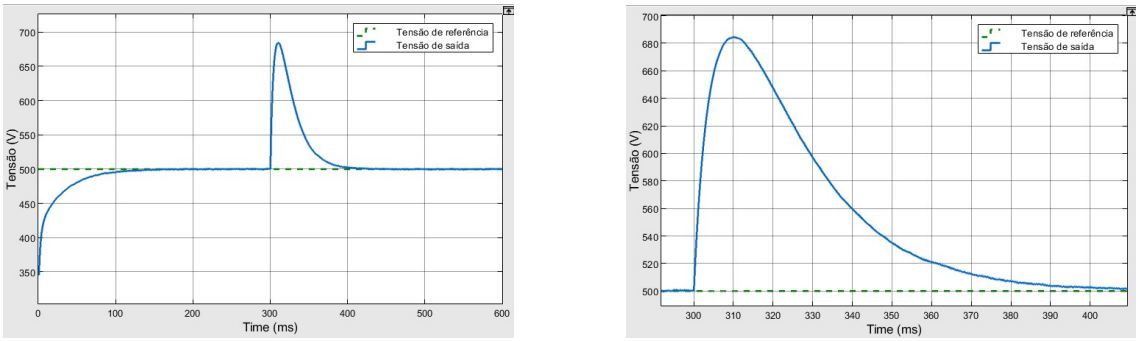



Figura 4.33: Arquitetura do retificador trifásico construída no Matlab/Simulink com carga ativa.




(a) (b)

Figura 4.34: a) Tensão na saída do retificador com carga ativa, b) zoom.

A figura 4.35, mostra a corrente na saída do retificador. Inicialmente, a corrente é de 5 A. Após 300 ms, a corrente inverte-se para -5 A devido à injeção de 10 A como foi previsto, o que indica uma mudança no sentido da potência. O controlo continua preciso, uma vez que a oscilação na corrente de saída é inferior a 0,01 A.

A figura 4.36, apresenta as tensões na rede durante a simulação. Observa-se que a tensão na rede se mantém constante, mesmo após a injeção de corrente no lado da carga aos 300 ms. Como era previsto, a tensão na rede mantém um valor eficaz de 115 V e uma amplitude de 162,63 V.

A figura 4.37, mostra as correntes na rede durante a simulação. Aos 300 ms, observa-se que a corrente inverte seu sentido, mantendo a mesma amplitude de aproximadamente

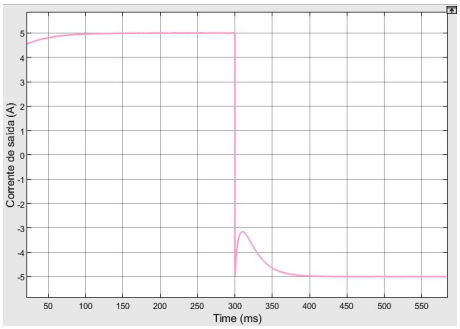
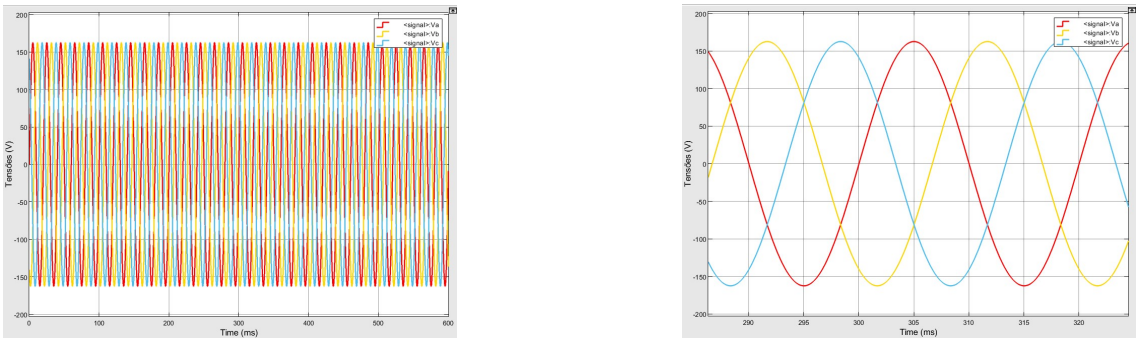


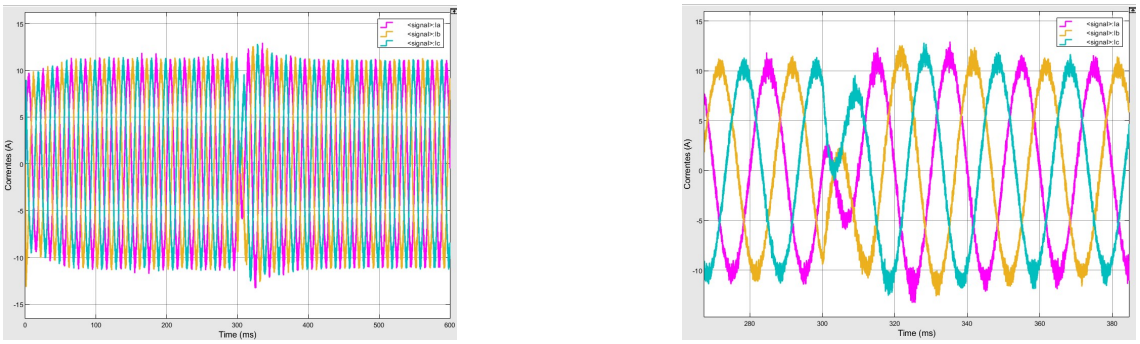

Figura 4.35: Corrente na saída do retificador com uma carga ativa.




(a) (b)

Figura 4.36: a) Tensões na rede com carga ativa, b) zoom.

10,5 ± 0,7 A, que apresentava antes da injeção de 10A na saída do retificador. Todas as correntes permanecem desfasadas em 120º.

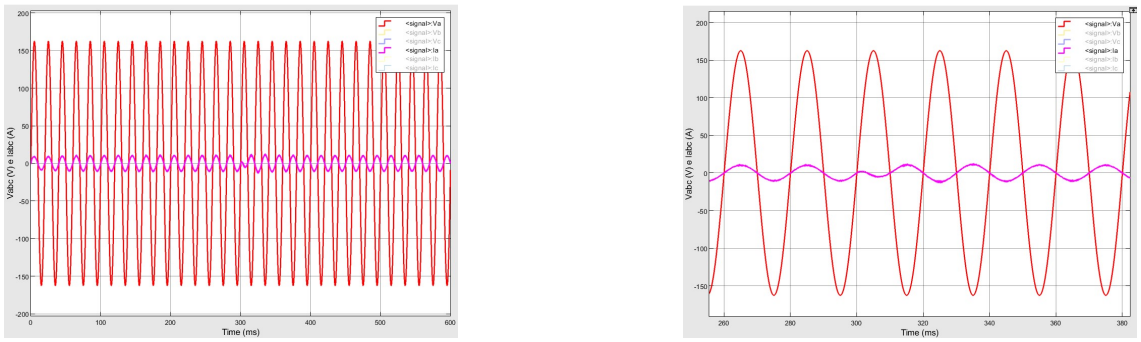



(a) (b)

Figura 4.37: a) Correntes na rede com carga ativa no retificador, b) zoom.

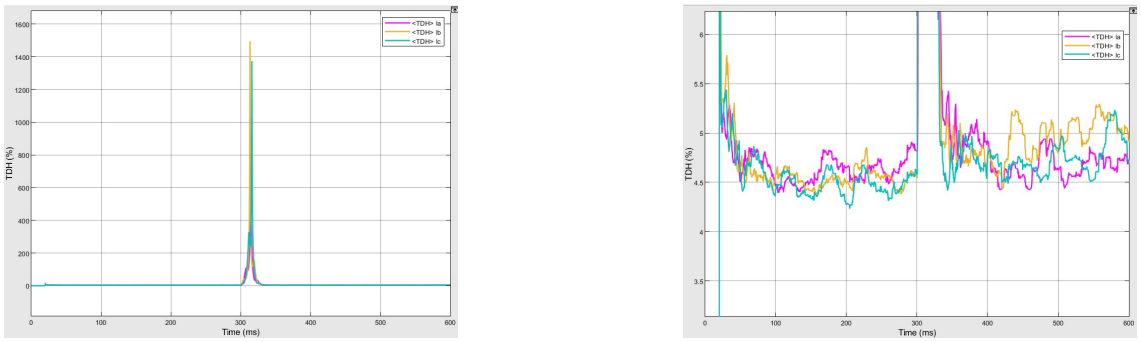
A figura 4.38, apresenta a corrente e a tensão na fase A da rede. Observa-se que, enquanto a tensão permanece a mesma, a corrente inverte o seu sentido, indicando que o fluxo de potência se inverteu e que a energia injetada pela carga foi transferida para a rede.

A figura 4.39, mostra a TDH das correntes na rede. Antes da injeção de corrente, a TDH é de aproximadamente 4,5%. Após a injeção, embora tenha ocorrido um leve aumento, a THD permanece controlada, mantendo-se abaixo de 5,5%.




(a) (b)

Figura 4.38: a) Corrente e tensão na fase A da rede com uma carga ativa, b) zoom.




(a) (b)

Figura 4.39: a) TDH das correntes na rede com uma carga ativa no retificador, b) zoom.

#### 4.1.4.1 Conclusões

A simulação do retificador com carga ativa demonstrou um desempenho satisfatório. Como evidenciado pelas figuras, o controlo foi eficaz na gestão da transferência de energia quando a carga injetou energia de volta para o amplificador, que a redirecionou para a rede, invertendo assim o fluxo de potência e evidenciando o funcionamento em mais de um quadrante. A tensão na saída do retificador permaneceu estável em 500 V, e a corrente na saída ajustou-se de 5 A para -5 A, conforme esperado, refletindo a correta resposta do sistema à injeção de corrente. A tensão na rede permaneceu a mesma, sem alterações significativas, enquanto as correntes na rede inverteram o seu sentido conforme esperado, e mantendo o fator de potência unitário. No geral, a TDH das correntes atendeu aos critérios estabelecidos para o projeto, embora tenha ultrapassado ligeiramente o limite de 5%, alcançando 5,5%. A capacidade do retificador de operar com alta precisão e estabilidade, assegura um bom desempenho, sendo essencial para a operação dos inversores e a geração de saídas sinusoidais desejadas pelo DRTS. A bidirecionalidade do sistema garante o funcionamento em todos os quatro quadrantes, alinhando-se aos critérios necessários para as simulações PHIL.

A seguir, será apresentada a arquitetura do inversor monofásico, seguida pela simulação correspondente.

## 4.2 Arquitetura do inversor monofásico no Matlab/Simulink

A figura 4.40, mostra a arquitetura do inversor monofásico implementada no MATLAB/Simulink. Podem-se observar vários blocos na arquitetura do inversor, entre eles o bloco responsável pela inversão da tensão e corrente, que é alimentado por uma fonte DC de 500 V e é composto por quatro transístores MOSFETs e díodos. A figura 4.41, apresenta o inversor construído no MATLAB/Simulink.

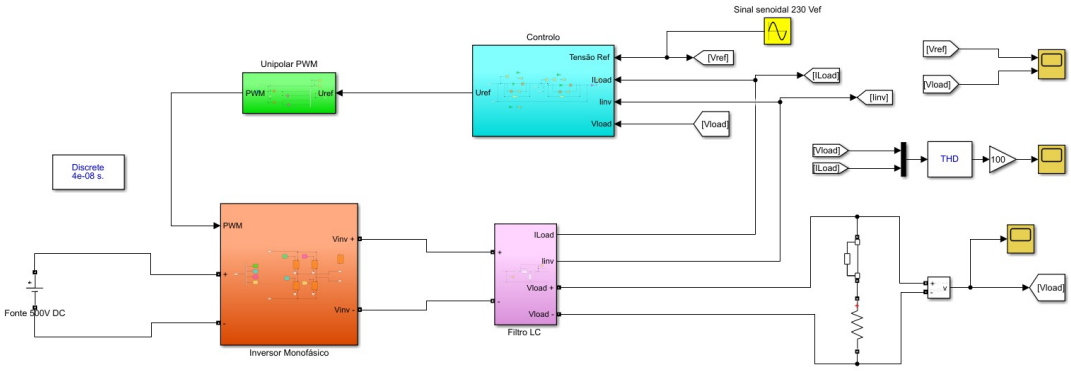



Figura 4.40: Arquitetura do inversor monofásico construída no Simulink.

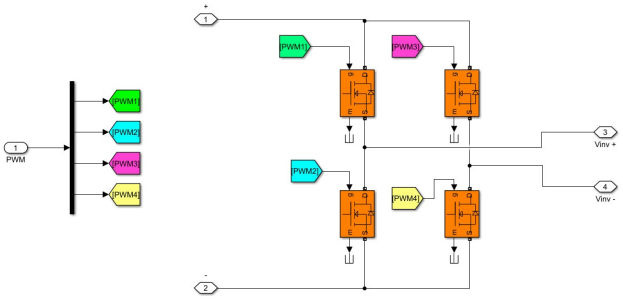



Figura 4.41: Bloco do inversor implementado no Simulink.

A figura 4.42 apresenta o bloco de controlo do inversor monofásico no Simulink. O controlo da tensão é efetuado através do controlo da corrente, conforme explicado no capítulo anterior.

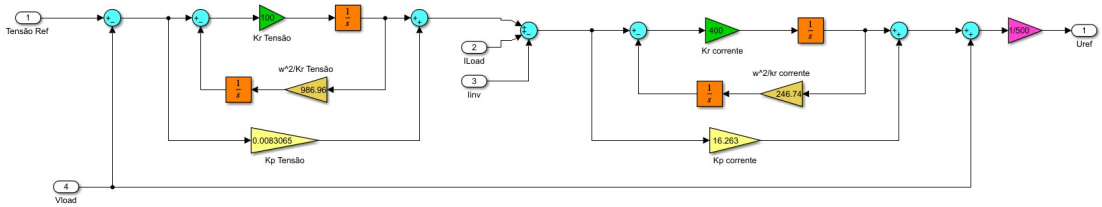



Figura 4.42: Bloco para o controlo do inversor monofásico no simulink.

A figura 4.43, apresenta o bloco responsável pela modulação PWM unipolar, utilizado para gerar os pulsos dos MOSFETs e replicar o sinal desejado na saída do inversor. O sinal de referência, que é o sinal desejado na saída, é fornecido pelo DRTS.

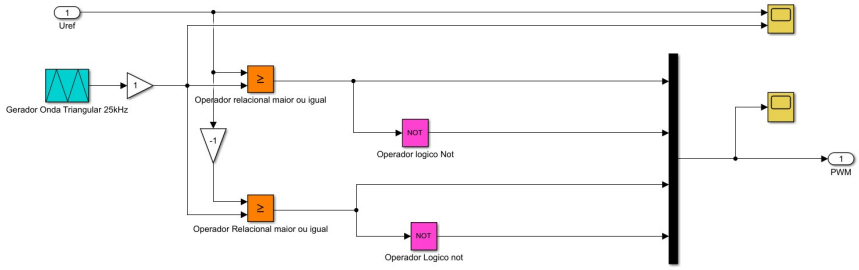



Figura 4.43: Bloco de modulação PWM unipolar no Simulink.

A figura 4.44 apresenta o bloco para o filtro LC utilizado na saída do inversor. Este filtro melhora a qualidade do sinal ao reduzir o número de harmónicas na saída.

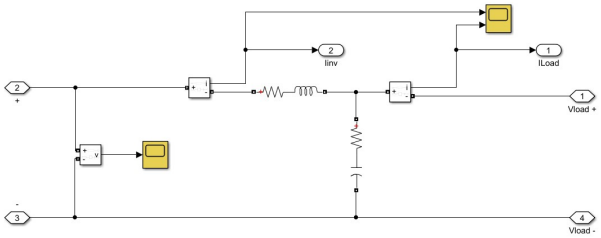



Figura 4.44: Bloco para o filtro LC no simulink.

A seguir, são apresentados os resultados das simulações para avaliar o desempenho do inversor monofásico com um passo de tempo de $4 \times 10^{-9}$ s. Primeiramente, o inversor será testado com uma carga resistiva. Em seguida, será avaliada a variação da carga no inversor. Por fim, será simulada uma carga ativa com a injeção de corrente na saída, como mencionado no capítulo anterior.

### 4.2.1 Resultados da simulação do inversor com uma carga de $31,74\,\Omega$

A figura 4.46 ilustra a tensão na saída do inversor e a tensão de referência, com um valor eficaz de 230 V, fase de 0° e frequência de 50 Hz, para uma carga de $31,74\Omega$, ao longo de 100 ms de simulação.

A figura 4.46 mostra um zoom da tensão na saída do inversor e da tensão de referência. É possível observar que a tensão de saída oscila em torno da tensão de referência com uma variação inferior a 1 V. A amplitude da tensão na saída é de 325,26 V, resultando em um valor eficaz muito próximo dos 230 V, como esperado.

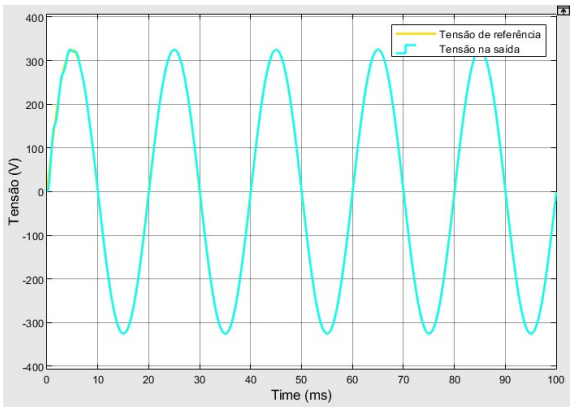
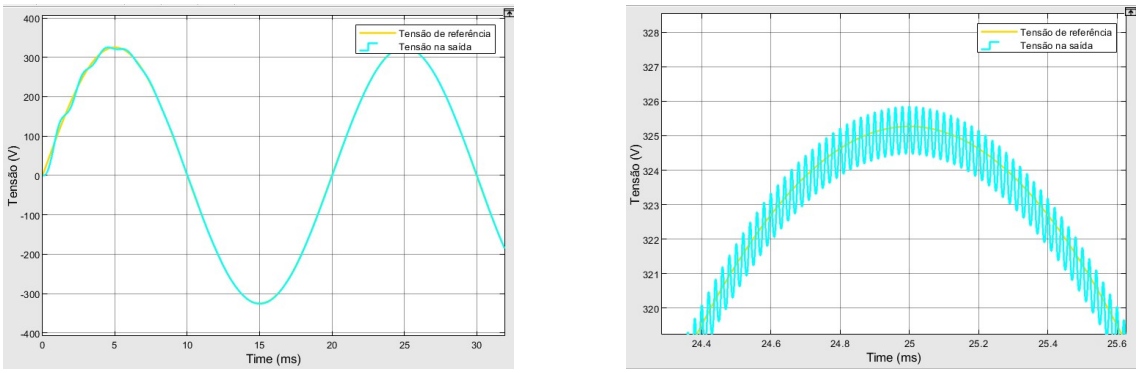



Figura 4.45: Tensão na saída do inversor e tensão de referência com a carga de $R = 31,74\,\Omega$.




(a) (b)

Figura 4.46: Zoom da tensão na saída do inversor e da tensão de referência.

As figuras 4.47 e 4.48 ilustram a corrente na saída do inversor, antes e depois da aplicação do filtro LC. É possível observar a influência do filtro na redução das harmónicas presentes na corrente de saída. A amplitude do sinal da corrente, após a filtragem, é de 10,24 A, resultando em um valor eficaz de 7,24 A, o que está em conformidade com os valores esperados.

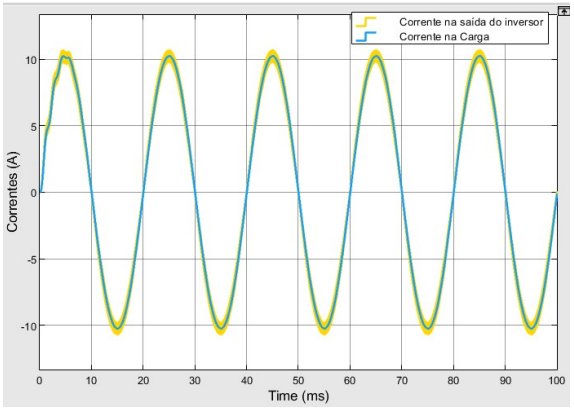
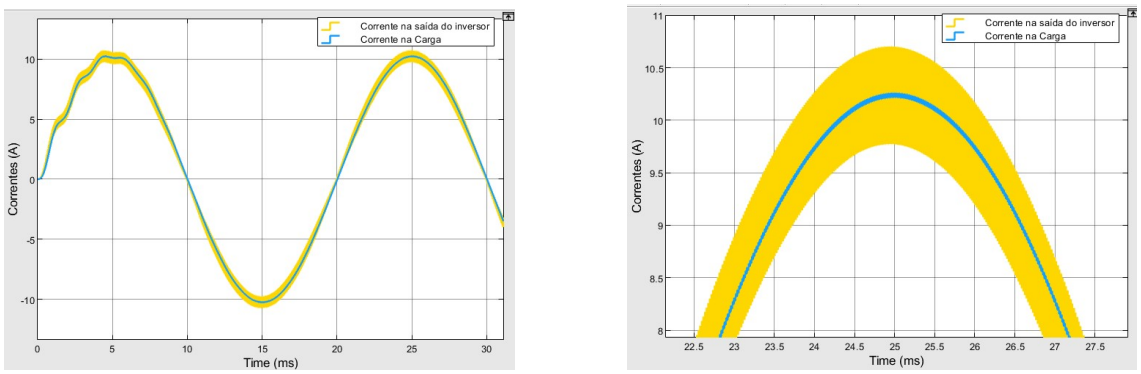



Figura 4.47: Corrente na saída do inversor com carga de $31,74\,\Omega$ antes e depois do filtro.

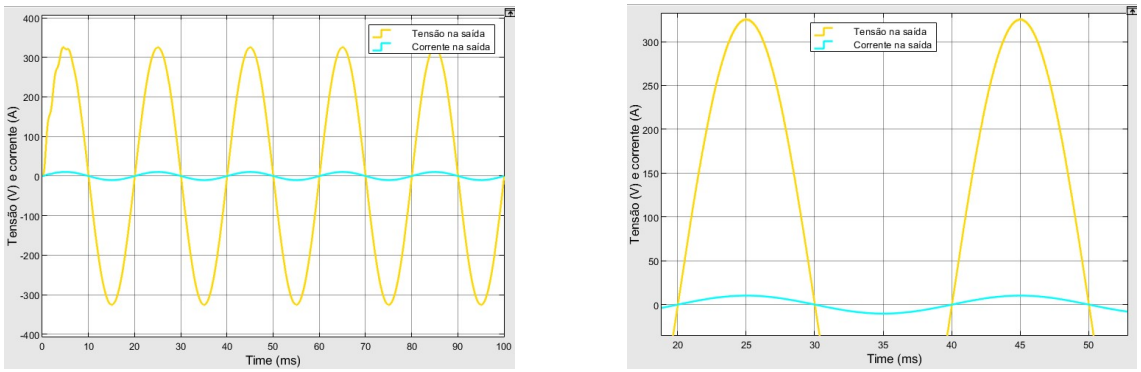
A figura 4.47 mostra a corrente e a tensão na saída do inversor. É possível observar




(a) (b)

Figura 4.48: Corrente na saída do inversor com carga de $31,74\,\Omega$ antes e depois do filtro com diferentes níveis de zoom.

que ambas têm o mesmo desfasamento, indicando um fator de potência unitário.




(a) (b)

Figura 4.49: a) Corrente e tensão na saída do inversor com carga $R = 31,74\,\Omega$, b) zoom.

A figura 4.50 mostra a TDH da tensão e da corrente na saída do inversor. É possível verificar que a TDH é inferior a 0,5% para ambas as grandezas, com valores muito próximos entre si.

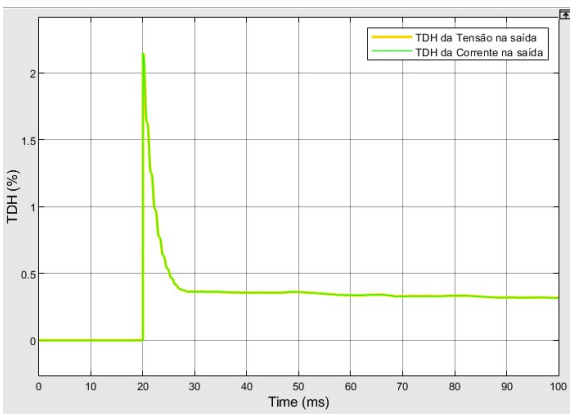



Figura 4.50: TDH da tensão e corrente com uma carga de $31,74\,\Omega$ no inversor.

#### 4.2.1.1 Conclusões

A simulação do inversor monofásico com uma carga de $31,74\,\Omega$ foi realizada com êxito, revelando um desempenho robusto e eficiente. O controlo implementado permitiu replicar com boa precisão a tensão de referência desejada. Durante a simulação, a tensão na saída do inversor manteve-se estável em 230 V de valor eficaz, com a frequência e fase corretas, enquanto a corrente ajustou-se conforme esperado para garantir a tensão de saída desejada. As figuras mostram que o sinal de tensão gerado na saída corresponde exatamente ao sinal de referência, com uma TDH da corrente e da tensão na saída do inversor bem abaixo do limite de 5% (0.5%), refletindo um desempenho excelente em termos de qualidade do sinal. A simulação confirma a capacidade do inversor em garantir a estabilidade e a boa qualidade do sinal na saída, conforme os requisitos do projeto.

A seguir, serão apresentados os resultados da simulação do inversor com a variação da carga.

### 4.2.2 Resultados da simulação para a variação da carga no inversor

A figura 4.51, apresenta a arquitetura do inversor monofásico para a simulação com variação da carga. Neste teste, são utilizadas três cargas diferentes, com a carga inicial de $31,74\,\Omega$. Após 100 ms, a carga é trocada para $R = 31,74\,\Omega$ e $C = 1mF$, aos 200 ms, para $R = 31,74\,\Omega$ e $L = 1mH$. O tempo total de simulação é de 300 ms, e a tensão de referência utilizada é a mesma da simulação anterior. A figura 4.52 mostra a tensão na saída do inversor em comparação com a tensão de referência. Mesmo com a variação da carga, a tensão na saída do inversor manteve-se alinhada com a tensão de referência, conforme desejado.

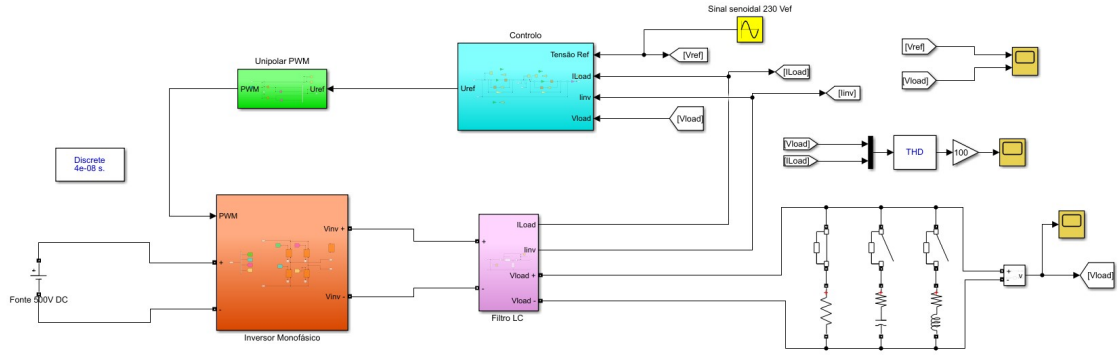
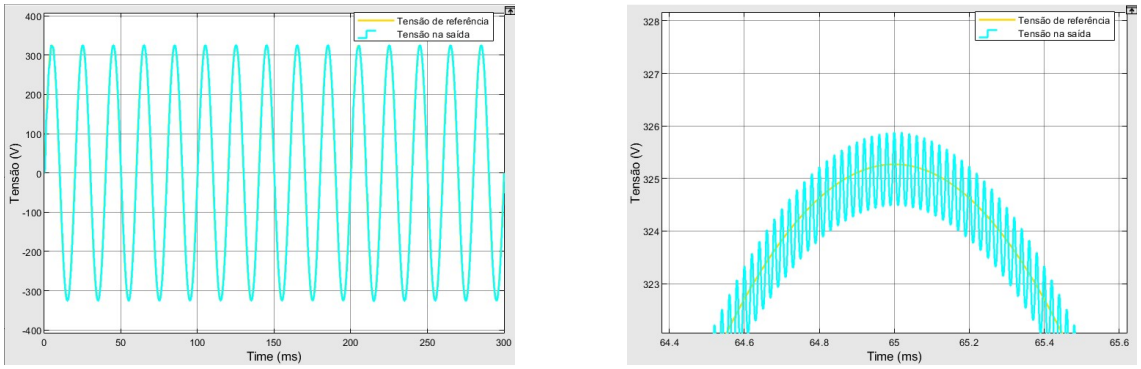



Figura 4.51: Arquitetura do inversor monofásico no Simulink com variação de carga.




(a) (b)

Figura 4.52: a) Tensão na saída do inversor e tensão de referência com variação de carga, b) zoom.

As figuras 4.53 e 4.54 mostram a corrente na saída do inversor, antes e depois do filtro. Inicialmente, antes dos 100 ms, a corrente tinha uma amplitude de 10.25 A, correspondente a 7.24 A eficaz. Após a introdução da primeira carga, a corrente aumentou para 19.5 A e, em seguida, caiu para 9.8 A. Com o tempo, a amplitude estabilizou em torno de 10.2 A. Quando a carga foi novamente alterada aos 200 ms, a corrente subiu para 20.2 A e, posteriormente, reduziu-se para 10.24 A, mantendo-se próxima deste valor até o final da simulação.

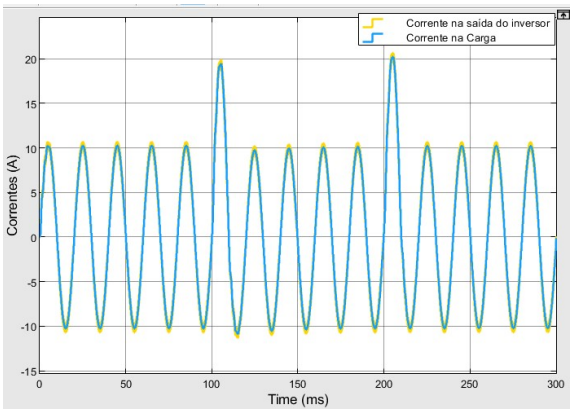
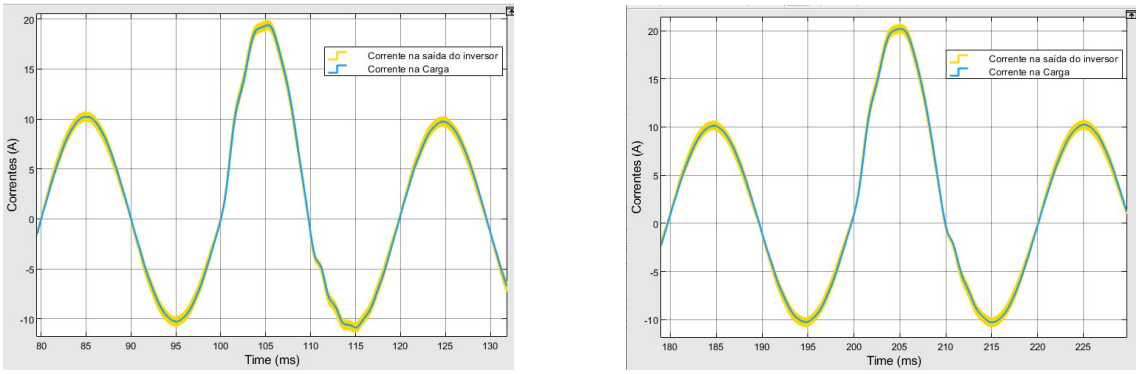



Figura 4.53: Corrente na saída do inversor antes e depois do filtro LC com a variação de carga.




(a) (b)

Figura 4.54: Corrente na saída do inversor antes e depois do filtro LC com diferentes níveis de zoom.

A figura 4.55 e 4.56 ilustram a corrente e a tensão na saída do inversor durante as variações de carga. As figuras mostram que tanto a tensão quanto a corrente permanecem em fase, confirmando o fator de potência quase unitário.

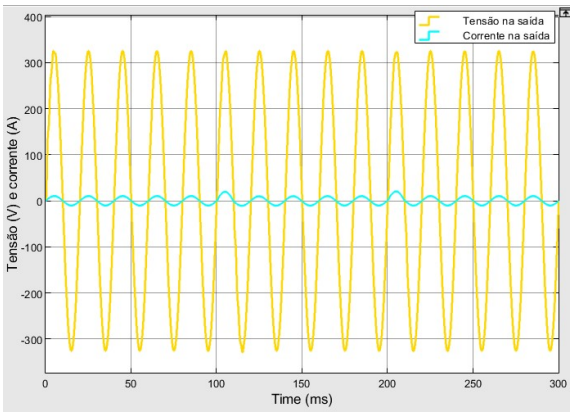
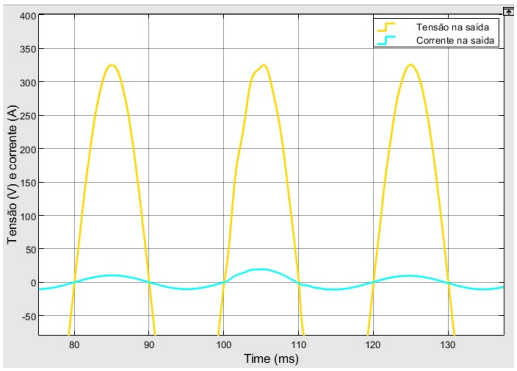
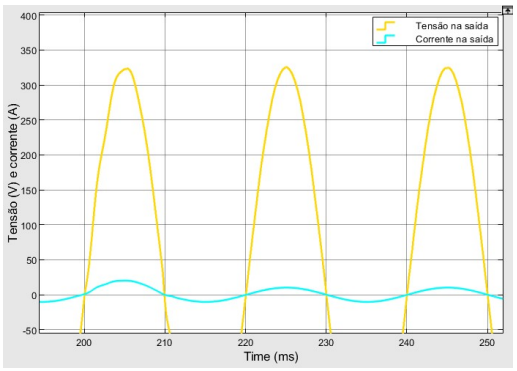



Figura 4.55: Corrente e tensão na saída do inversor com variação de carga.

A figura 4.57 apresenta a TDH da corrente e da tensão na saída do inversor durante as



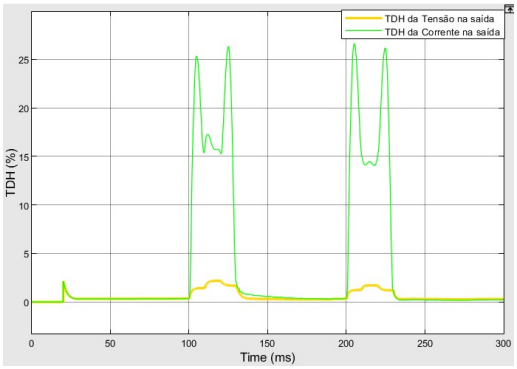

(a)



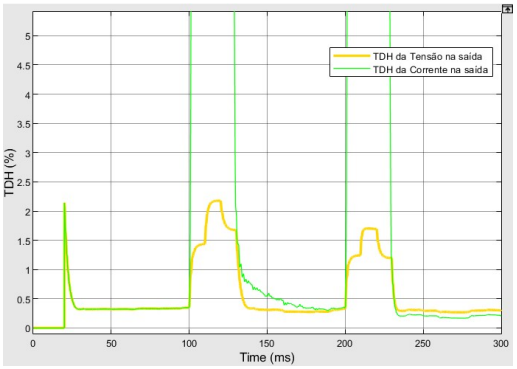

(b)

Figura 4.56: Corrente e tensão na saída do inversor com diferentes níveis de zoom.

variações da carga, com valores abaixo de 0,5%, indicando um bom desempenho.




(a)




(b)

Figura 4.57: a) TDH da corrente e tensão na saída do inversor com variação de carga, b) zoom.

#### 4.2.2.1 Conclusões

A simulação do inversor monofásico com variação de carga foi realizada, demonstrando a eficácia do controlo em manter a tensão de referência constante. Como evidenciado pelas figuras, o inversor conseguiu manter a tensão de saída estável e em conformidade com a tensão de referência, mesmo durante as variações de carga. O sistema operou com um fator de potência quase unitário, e as especificações do projeto foram atendidas. A TDH foi significativamente inferior a 5% (0,5%), e os resultados foram de encontro aos valores esperados com pequenos desvios. Estes resultados confirmam a robustez e a precisão do controlo do inversor.

A seguir, será analisado o funcionamento do inversor com a injeção de corrente AC na saída.

### 4.2.3 Resultados da simulação do Inversor com carga ativa

A figura 4.58, apresenta a arquitetura do inversor monofásico com carga ativa. Na simulação, foi utilizada uma fonte de corrente de 20 A com frequência de 50 Hz e fase nula, em paralelo com uma resistência snubber de $10^4\,\Omega$. A carga é de $31,74\,\Omega$. O tempo total de simulação foi de 200 ms. Aos 100 ms, foi injetada a corrente alternada de 20 A na carga. A figura 4.60 mostra a tensão na saída do inversor e a tensão de referência após a injeção de corrente. É possível observar que a tensão seguiu a tensão de referência, com um ligeiro desvio causado pela injeção de corrente. Como mostrado na figura 4.59, antes da injeção de corrente aos 100 ms, existia uma pequena corrente no circuito com amplitude de 0,2 A.

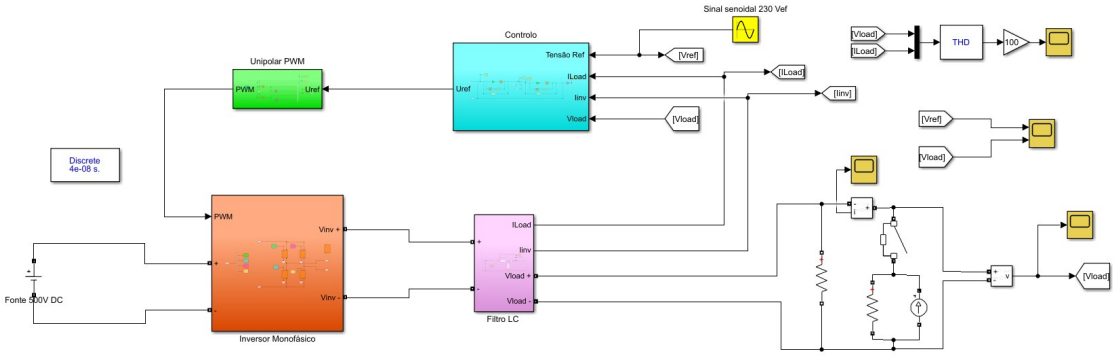



Figura 4.58: Arquitetura do inversor monofásico construída no Simulink com carga ativa.

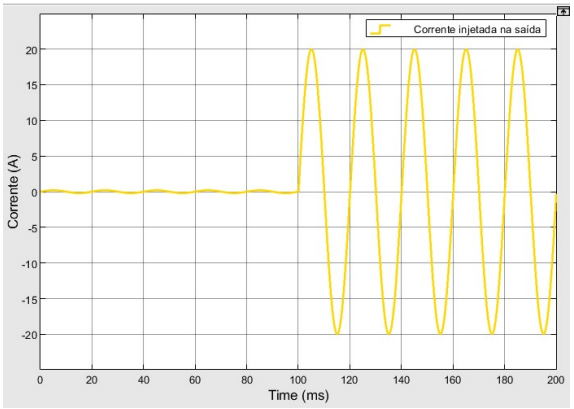
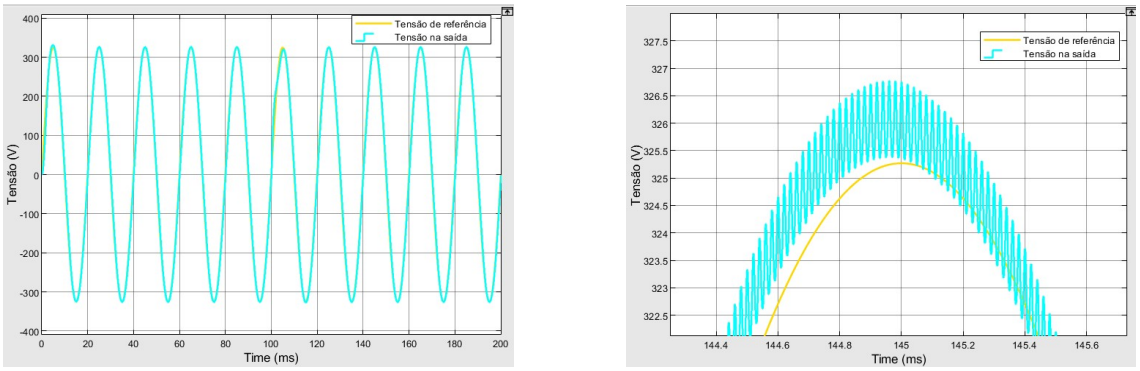



Figura 4.59: Corrente injetada na saida do inversor monofásico.

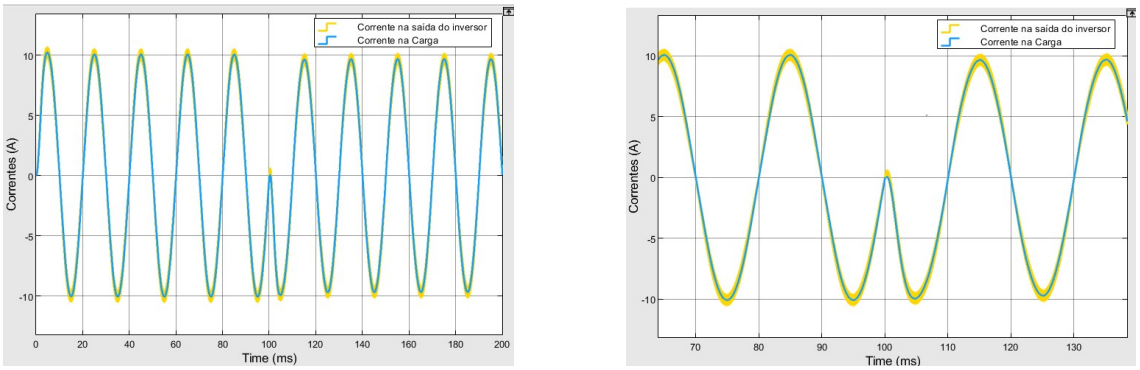
A figura 4.61 ilustra a corrente na saída do inversor, antes e depois do filtro. Como se pode observar, após a injeção de 20 A, a corrente inverteu o sentido e manteve uma amplitude próxima da anterior, pois o valor da corrente com a carga de 31,74 Ω é próximo a 10 A. Sendo, possível observar a inversão do fluxo de potência.

A figura 4.62 mostra a corrente e a tensão na saída do inversor com a carga ativa. É possível observar a inversão da corrente, com a tensão e a corrente apresentando amplitudes inversas, conforme esperado.



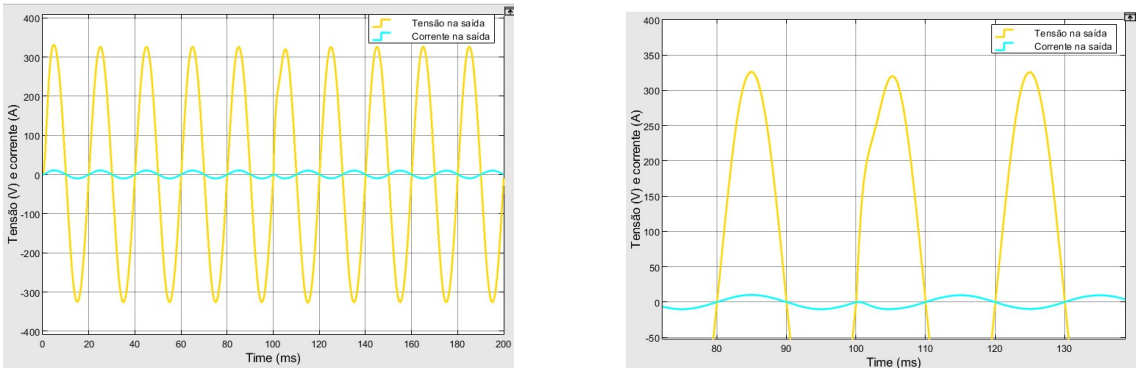

(a) (b)

Figura 4.60: a) Tensão na saída do inversor e tensão de referência com carga ativa, b) zoom.




(a) (b)

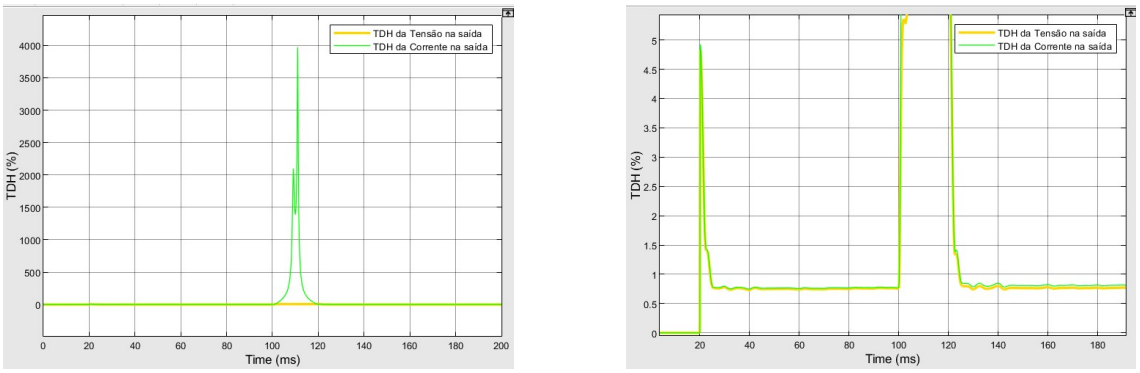
Figura 4.61: a) Corrente na saída do inversor com carga ativa, antes e depois do filtro, b) zoom.




(a) (b)

Figura 4.62: a) Corrente e tensão na saída do inversor com injeção de 20 A, b) zoom.

A figura 4.63 apresenta a TDH da corrente e da tensão na saída do inversor com a injeção de corrente. Pode-se observar que a TDH é inferior a 0,8%.




(a) (b)

Figura 4.63: a) TDH da corrente e tensão na saída do inversor, b) Zoom.

#### 4.2.3.1 Conclusões

A simulação do inversor monofásico com a carga ativa foi executada, demonstrando a eficácia do sistema em replicar a tensão de referência, apesar de um pequeno desvio. A TDH permaneceu muito abaixo de 5% (0,8%), evidenciando a alta qualidade do sinal gerado. Observou-se a inversão do sentido do fluxo de potência, confirmando o funcionamento bidirecional do inversor, conforme esperado. Mesmo com algumas limitações na precisão, o inversor demonstrou o comportamento esperado, podendo funcionar corretamente em todos os quadrantes. A tensão de saída apresentou a amplitude, fase e frequência muito próximas das desejadas, validando a capacidade do inversor em operar de maneira eficaz com a carga ativa e a injeção de corrente.

A seguir, serão apresentados os resultados da simulação do amplificador completo, que inclui a integração do retificador trifásico com três inversores monofásicos.

## 4.3 Modelo completo do Amplificador no Matlab/Simulink

A figura 4.64, ilustra a arquitetura completa do amplificador de potência no Simulink. À esquerda, está o retificador trifásico, enquanto à direita estão os três inversores monofásicos. A tensão de referência para o retificador é de 500 V, enquanto para os inversores é de 230 V em valor eficaz, com uma frequência de 50 Hz e desfasadas em 120°, com a saída 1 com fase 0°, a saída 2 com fase 120°, e a saída 3 com fase 240°.

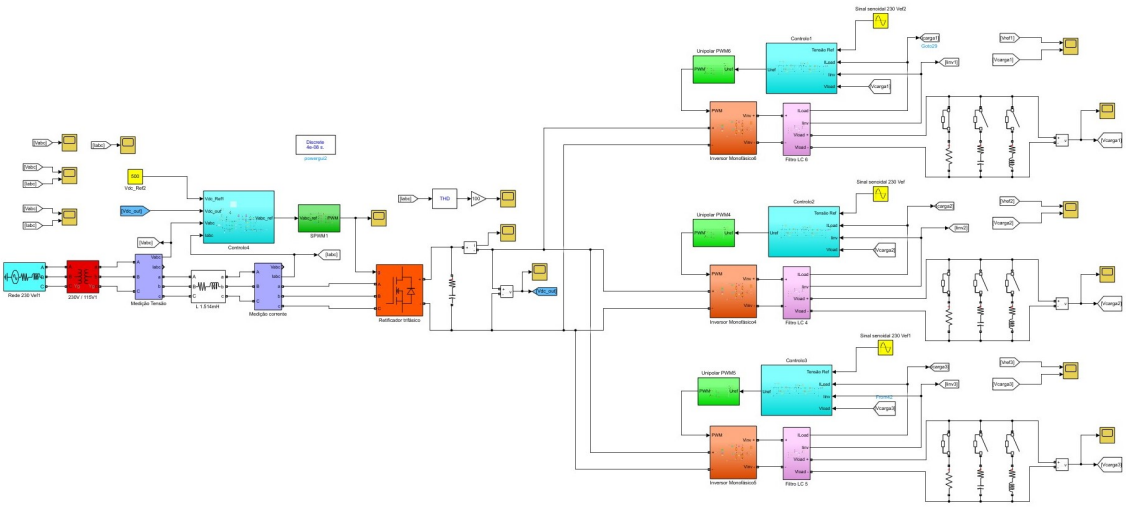


Figura 4.64: Arquitetura completa do amplificador de potência no simulink.

A seguir, são apresentados os resultados das simulações do amplificador. Primeiramente, analisa-se a saída DC do amplificador, simulando o retificador isoladamente, com a variação da tensão de referência. Em seguida, são realizadas simulações com cargas trifásicas no amplificador, começando com uma carga RL, depois com a variação de carga igual em todas as saídas, e posteriormente com uma carga ativa. Por fim, são mostrados os resultados para uma carga monofásica conectada ao amplificador.

### 4.3.1 Resultados da simulação para a saída DC do amplificador

Para avaliar a saída DC do amplificador, o retificador será testado de forma isolada, com a variação da tensão de referência. Utilizando uma carga de 162 Ω, a tensão de referência foi ajustada sucessivamente de 400 V para 600 V, 900 V, 700 V, por fim, 500 V. A figura 4.65, apresenta essa variação, realizada em intervalos de aproximadamente 300 ms, com o tempo de amostragem para a simulação de $4 \times 10^{-7}$ s, e uma duração total de simulação de 1,5 s.

A figura 4.66, mostra a variação da corrente na saída do retificador ao longo da simulação. Entre 0 e 300 ms, a corrente foi de 2,469 ± 0,005 A; entre 300 e 600 ms, aumentou para 3,704 ± 0,004 A; de 600 a 900 ms, com a tensão de referência em 900 V, a corrente alcançou 5,555 ± 0,01 A; com a tensão de referência ajustada para 700 V, entre 900

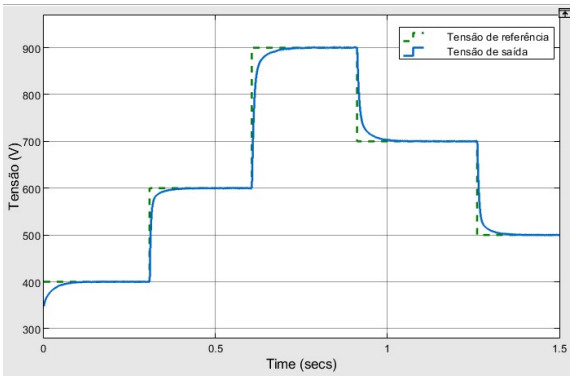



Figura 4.65: Saída DC com variação da tensão de referência com carga de 162Ω.

e 1,2 s, a corrente foi de 4,322 ± 0,006 A; e finalmente, com a tensão de referência em 500 V, a corrente estabilizou em 3,0864 ± 0,005 A. Todos os valores estão conforme o esperado.

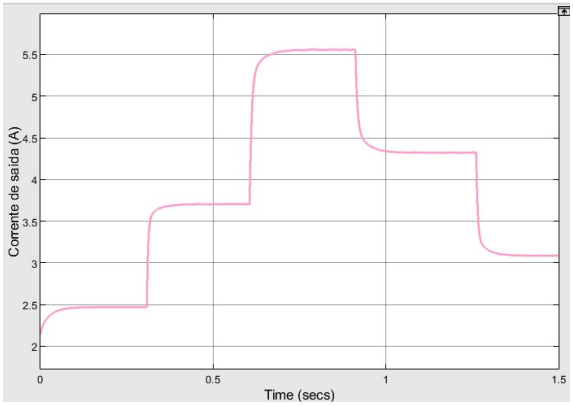
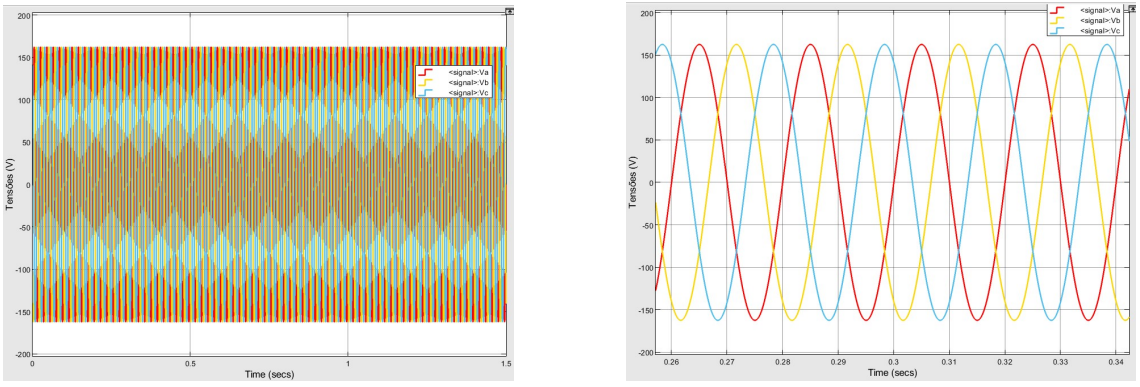



Figura 4.66: corrente na saída do retificador com variação da tensão de referência com carga de 162Ω.

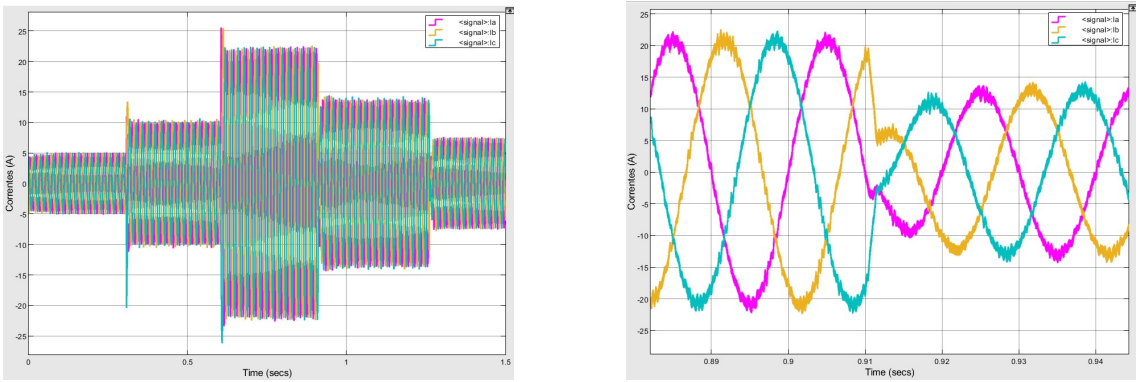
A figura 4.67, apresenta as tensões na rede, onde é possível observar que estas se mantiveram inalteradas durante toda a simulação, com uma amplitude constante de 162,63 V.




(a) (b)

Figura 4.67: a) Tensões na rede com variação da tensão de referência na saída DC, b) zoom.

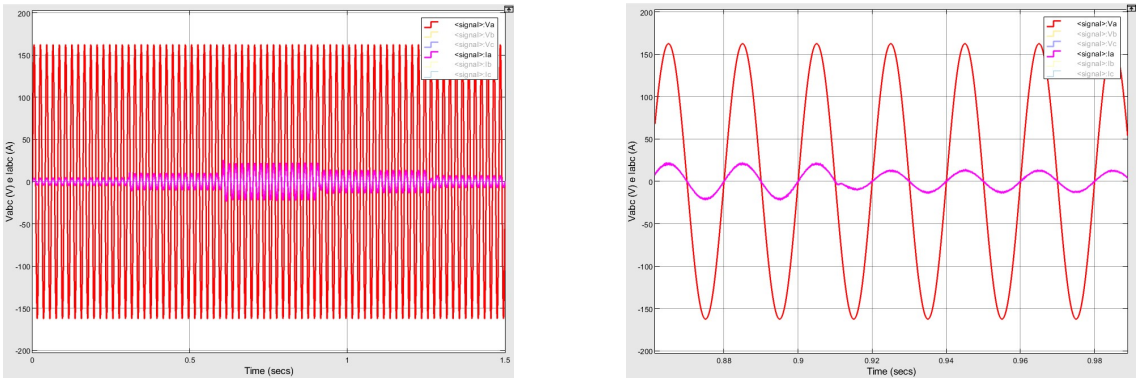
A figura 4.68, apresenta as correntes na rede. Como se pode observar, os valores aproximados das correntes são 5 A, 10 A, 22 A, 14 A e 7,5 A, correspondendo a cada uma das tensões de referência aplicadas, respetivamente. Os valores obtidos estiveram próximos dos esperados, com um desvio ligeiro inferior a 2 A.




(a) (b)

Figura 4.68: a) Correntes na rede com variação da tensão de referência na saída DC do amplificador, b) zoom.

A figura 4.69, mostra a tensão e a corrente na fase A. É possível observar que a tensão e a corrente estão em fase, comportamento que se verifica igualmente nas outras fases, resultando em um fator de potência unitário do ponto de vista da rede.

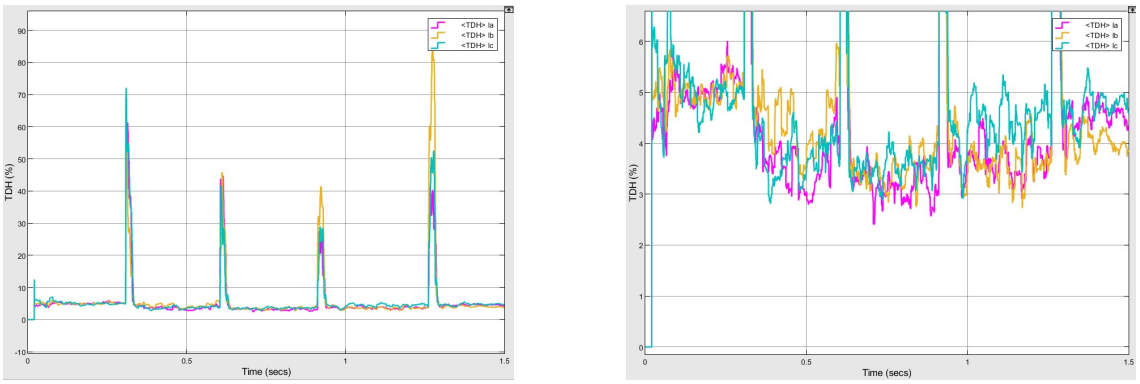



(a) (b)

Figura 4.69: a) Corrente e tensão na fase A da rede com variação da tensão de referência, b) zoom.

A figura 4.70, apresenta a TDH das correntes na rede. Observa-se que, com a variação da tensão de referência, a taxa de distorção harmónica permaneceu inferior a 6%. O controlo implementado não consegue garantir uma tensão de saída muito inferior a 400 V, o que provoca um aumento significativo nas distorções das corrente na rede.

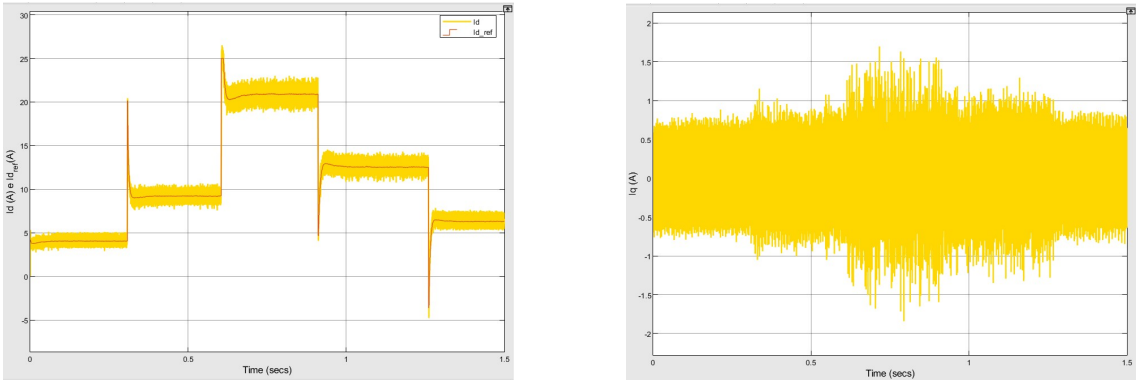
A figura 4.71, mostra as correntes $Id$ e $Id_{ref}$ na rede. Pode-se observar que $Id$ acompanha o valor de referência, enquanto $Iq$ oscila em torno de 0, com variação inferior a 1,5 A. Os valores de $Id$ na rede em cada intervalo de variação da tensão de referência são




(a) (b)

Figura 4.70: a) TDH das correntes com variação da tensão de referência na saída DC do amplificador, b) zoom.

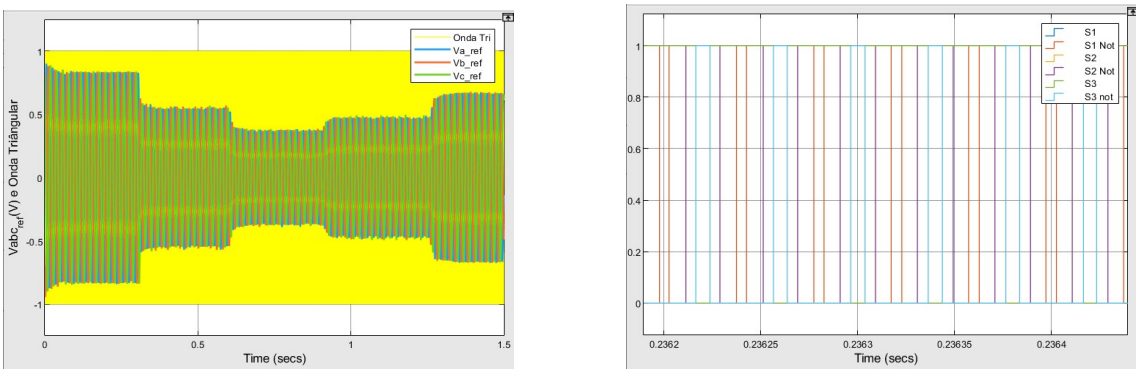
aproximadamente: 4,05 ± 0,95 A de 0 a 300 ms, 9,22 ± 1,28 A de 300 a 600 ms, 20,9 ± 1,9 A de 600 a 900 ms, 12,55 ± 1,45 A de 900 a 1,2 s, e 6,29 ± 1,21 A de 1,2 a 1,5 s.




(a) (b)

Figura 4.71: a) $Id$ e $Id_{ref}$ para as correntes na rede, b) $Iq$ das correntes na rede.

A figura 4.72, mostra a onda triangular usada como portadora para o SPWM, junto com a tensão de referência e os pulsos gerados para os MOSFETs.




(a) (b)

Figura 4.72: a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos.

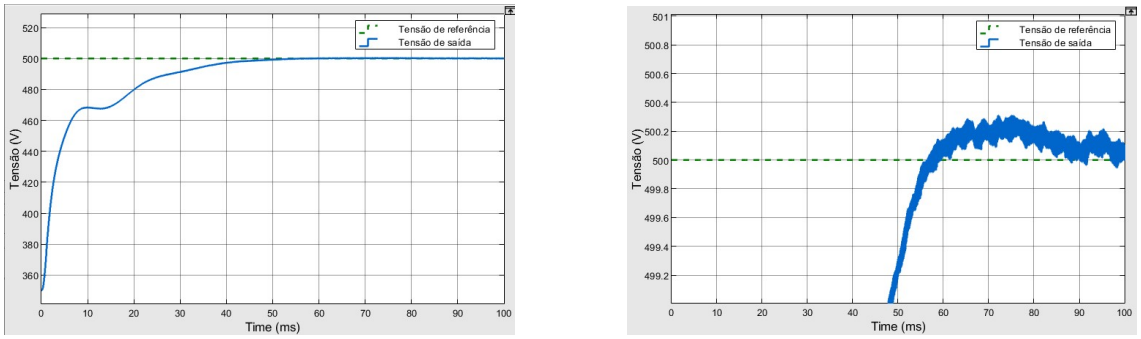
#### 4.3.1.1 Conclusões

A simulação da saída DC do amplificador com a variação da tensão de referencia do retificador trifásico produziu bons resultados, os resultados demonstram que a tensão na saída do retificador seguiu com precisão as tensões de referência fornecidas. A tensão e a corrente permanecem em fase, com a tensão na rede mantendo uma amplitude constante e um valor eficaz de 115 V como era esperado. A corrente na rede ajustou-se conforme necessário para garantir a tensão desejada na saída do retificador. Embora a TDH tenha inicialmente ultrapassado ligeiramente o limite de 5%, atingindo até 6%, ela estabilizou abaixo de 5% durante as variações de tensão, cumprindo os requisitos do projeto. As correntes na saída estiveram em conformidade com as expectativas, e a potência na saída permaneceu abaixo de 5 kW, o que permitiu ao controlador manter a tensão desejada sem dificuldades. O retificador trifásico apresentou um desempenho robusto e estável, satisfazendo os requisitos do projeto e das simulações PHIL.

A seguir, serão analisados os resultados da simulação com uma carga RL no amplificador.

### 4.3.2 Resultados da simulação para uma carga RL no amplificador

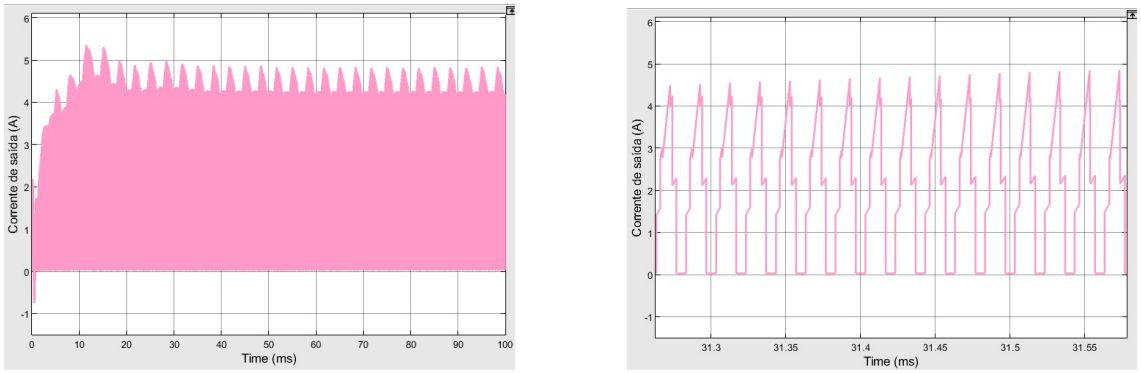
A simulação do amplificador com uma carga de $R = 150\Omega$ e $L = 200mH$ foi realizada com um tempo de amostragem de $4 \times 10^{-8}$ s e uma duração total de 100 ms. A tensão de referência no retificador é de 500 V, enquanto a tensão de referência em cada uma das saídas do amplificador é de 230 V eficaz, com uma frequência de 50 Hz e defasagem de 120º entre elas. A figura 4.73, apresenta a tensão de saída do retificador. Observa-se que, após 50 ms, a tensão atinge o valor de referência de 500 V, com uma oscilação inferior a 0,5 V, demonstrando assim uma elevada precisão.




(a) (b)

Figura 4.73: a) Tensão na saída do retificador com carga RL ao longo de 100ms, b) Zoom vertical.

A figura 4.74 ilustra a corrente na saída do retificador com carga RL. É possível observar que a corrente varia de 0,029 A a aproximadamente 5 A.

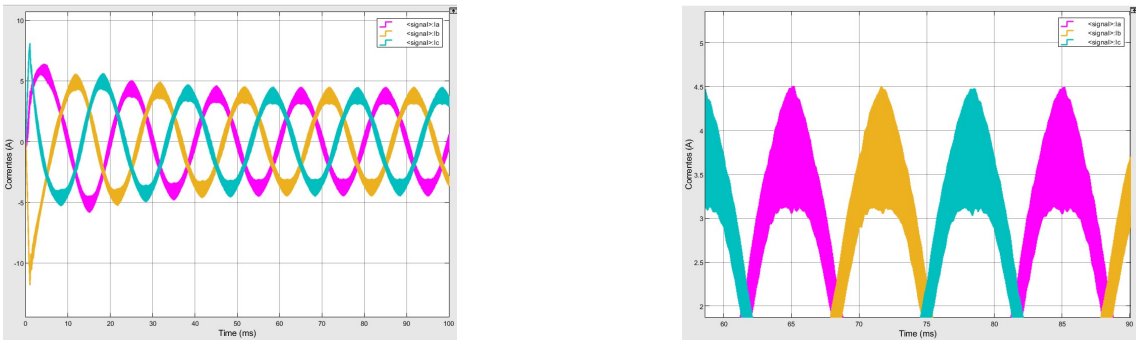



(a) (b)

Figura 4.74: a) Corrente na saída do retificador com carga RL, b) zoom.

A figura 4.75 mostra as correntes na rede do amplificador com carga RL, variando entre 3,7 ± 0,8 A, com um valor máximo de 4,5 A.

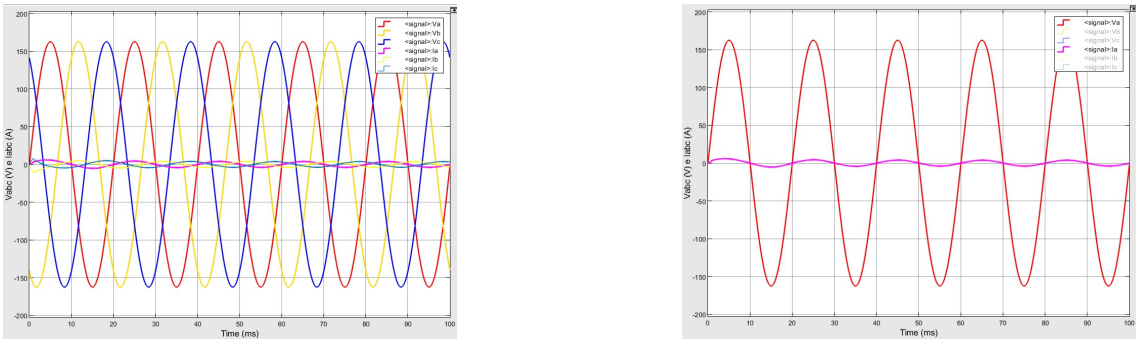
A figura 4.76 mostra as correntes e tensões na rede do amplificador com carga RL. Observa-se que a amplitude das tensões permanece constante, com um valor de 162,63 V e um valor eficaz de 115 V, conforme o esperado. A imagem b) destaca a fase A, onde é possível observar que a corrente e a tensão estão em fase, resultando em um fator de




(a) (b)

Figura 4.75: a) Correntes na rede do amplificador com carga RL, b) Zoom.

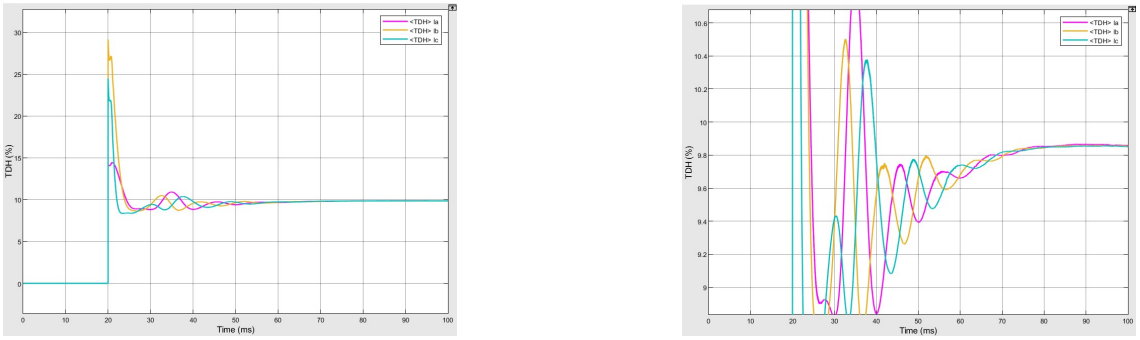
potência unitário. O comportamento é semelhante nas demais fases.




(a) (b)

Figura 4.76: a) Correntes e tensões na rede com o amplificador com carga RL, b) correntes e tensões na rede para uma das fases.

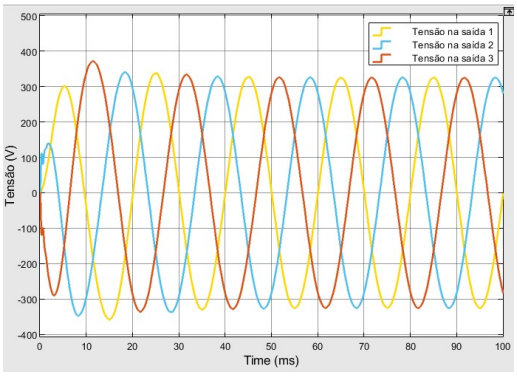
A figura 4.77 apresenta a TDH das correntes na rede do amplificador com carga RL, que é inferior a 10%, alcançando 9,86%.



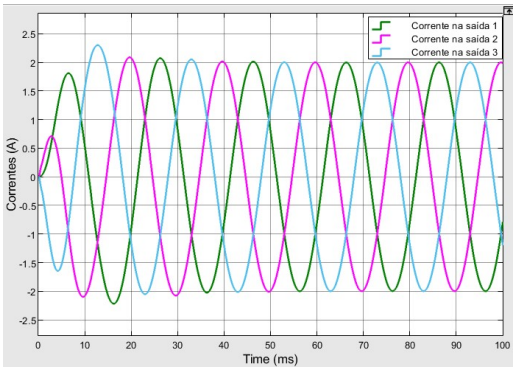

(a) (b)

Figura 4.77: a) TDH das correntes na rede com carga RL no amplificador, b) Zoom.

A figura 4.78, mostra as tensões e as correntes nas saídas do amplificador com carga RL. É possível observar que as correntes e tensões estão desfasadas em 120º, conforme esperado.



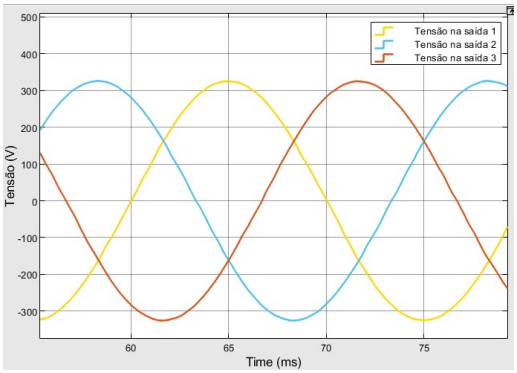

(a)



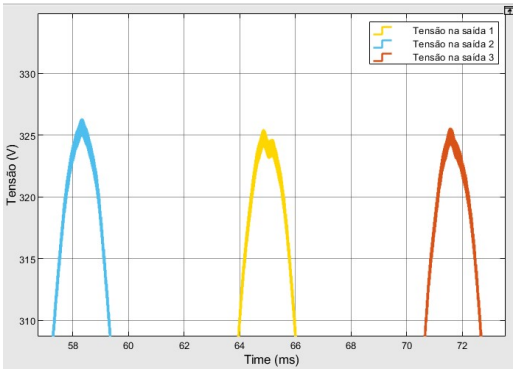

(b)

Figura 4.78: a) Tensões nas saídas do amplificador de potência com carga RL, b) Correntes nas saídas do amplificador com carga RL.

A figuras 4.79, mostra um zoom das tensões nas saídas do amplificador com carga RL. A amplitude das tensões é aproximadamente constante, em torno de 325 V, resultando em um valor eficaz de 230 V. As fases e a frequência estão corretas, correspondendo às tensões de referência.




(a)



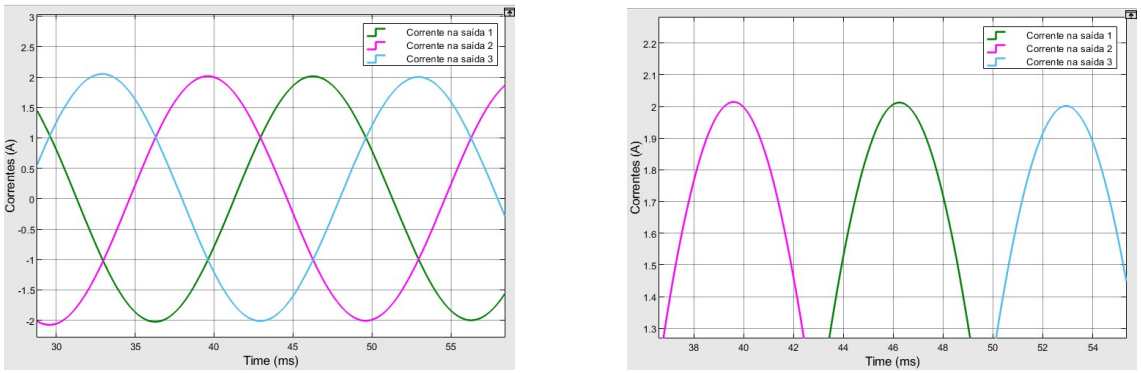

(b)

Figura 4.79: Tensões nas saídas do amplificador com carga RL com diferentes níveis de zoom.

A figura 4.80, mostra um zoom das correntes nas saídas do amplificador com carga RL. É possível observar que as correntes apresentam uma amplitude próxima de 2 A, correspondendo a um valor eficaz de aproximadamente 1,41 A, conforme esperado.

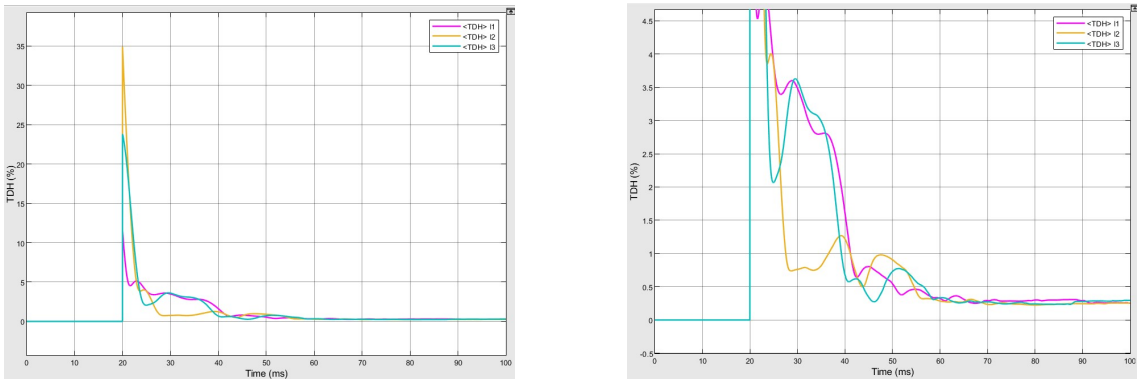
A figura 4.81, mostra a TDH das correntes nas saídas do amplificador. Após a estabilização do controlo, a TDH nas saídas é inferior a 0.5%, indicando um desempenho eficiente e de boa qualidade do sinal.

A figura 4.82, mostra a TDH das tensões nas saídas do amplificador. Observa-se que a TDH é inferior a 0,75%, refletindo numa qualidade também muito elevada das tensões fornecidas pelo amplificador.



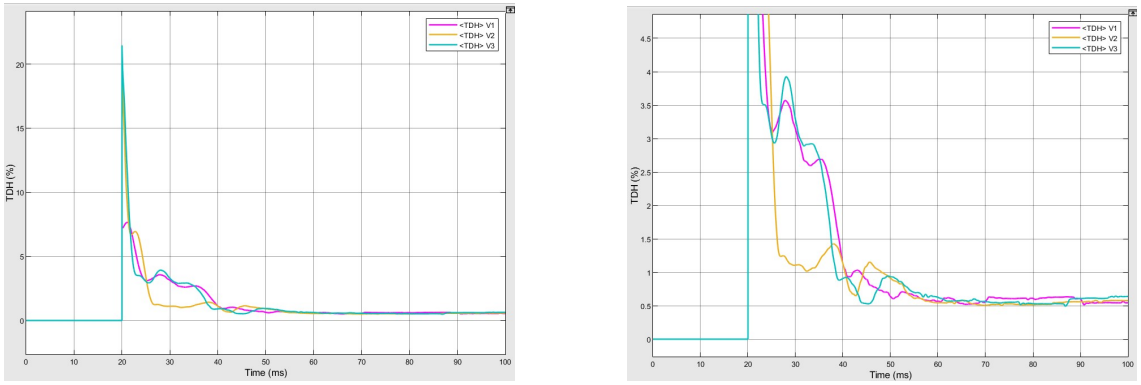

(a) (b)

Figura 4.80: Correntes nas saídas do amplificador com diferentes níveis de zoom.




(a) (b)

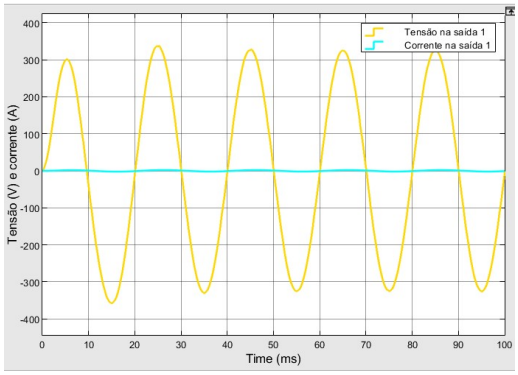
Figura 4.81: a) TDH das correntes nas saídas do amplificador com carga RL, (b) Zoom.



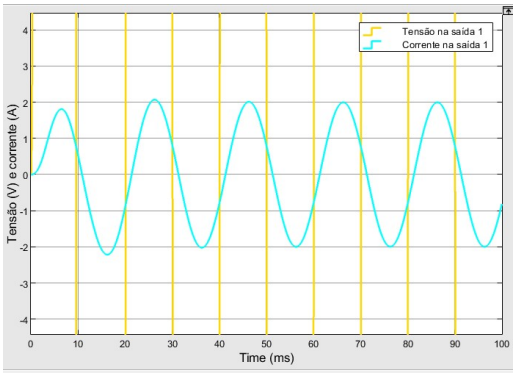

(a) (b)

Figura 4.82: a) TDH das Tensões nas saídas do amplificador com carga RL, (b) Zoom.

As figuras 4.83, 4.84, e 4.85 mostram a tensão e a corrente juntas em cada uma das saídas do amplificador com carga RL. É possível observar que a tensão e a corrente estão ligeiramente desfasadas, como esperado, com um desfasamento aproximado de 23°.

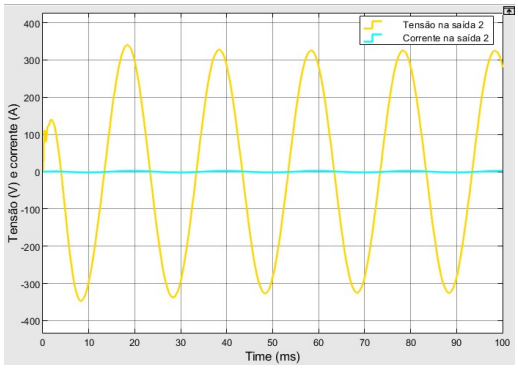



(a)

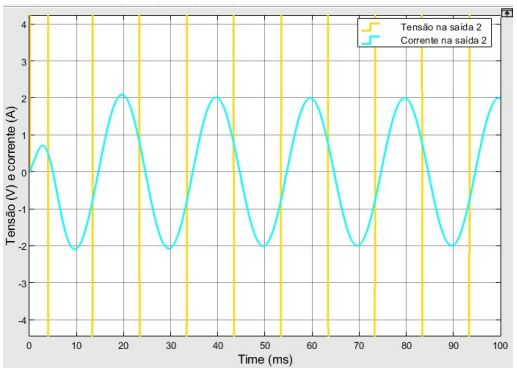



(b)

Figura 4.83: a) Tensão e corrente na saída 1 do amplificador com carga RL, b) Zoom.

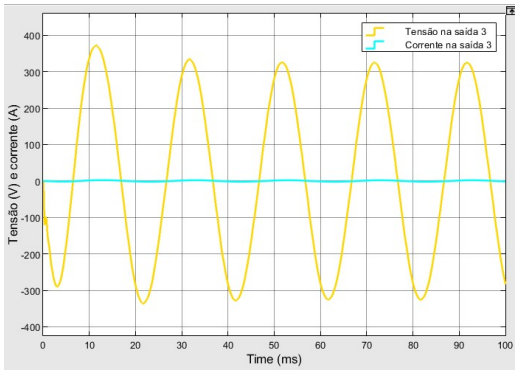



(a)

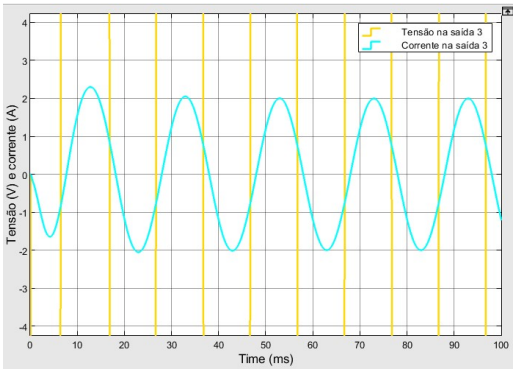



(b)

Figura 4.84: a) Tensão e corrente na saída 2 do amplificador com carga RL, b) Zoom.




(a)




(b)

Figura 4.85: a) Tensão e corrente na saída 3 do amplificador com carga RL, b) Zoom.

#### 4.3.2.1 Conclusões

A simulação do amplificador de potência completo com carga RL foi realizada, evidenciando um desempenho aceitável. O controlo do retificador assegurou que a tensão de 500 V DC, especificada como referência, fosse atingida de forma mais rápida e com maior precisão, superando o desempenho observado no teste isolado do retificador. As figuras

mostram que os inversores do amplificador conseguiram replicar as tensões alternadas nas saídas, apesar de se verificar uma elevada TDH nas correntes da rede elétrica (10%). A qualidade do sinal na saída foi adequada, com tensões e correntes apresentando um desfasamento de aproximadamente 23°, conforme o esperado. O fator de potência observado na rede foi unitário, indicando a ausência de energia reativa no sistema. O amplificador atendeu a todas as especificações projetadas, exceto para a TDH das correntes na rede, e demonstrou um comportamento muito satisfatório em relação aos sinais na saída.

A seguir, serão realizadas simulações para avaliar o desempenho do amplificador com variação da carga na sua saída.

### 4.3.3 Resultados da simulação para variação da carga no amplificador

Para a simulação da variação da carga no amplificador de potência, inicialmente a carga é de 150Ω. Após 100 ms de simulação, a carga é substituída por uma combinação de $R = 200\Omega$ e $C = 100mF$. Passados mais 100 ms, a carga será alterada novamente para $R = 300\Omega$ com $L = 100mH$. O tempo total da simulação é 300ms. A Figura 4.86 e 4.87 mostram a tensão na saída do retificador. É possível observar que, ao conectar a segunda carga e desconectar a primeira no instante 100 ms, a tensão cai para 472 V, mas depois retorna aos 500 V. No instante de 200 ms, ao ligar a terceira carga e desligar a segunda, ocorre uma pequena sobreelevação, atingindo um valor máximo de 549 V, antes de estabilizar novamente na tensão de referência.

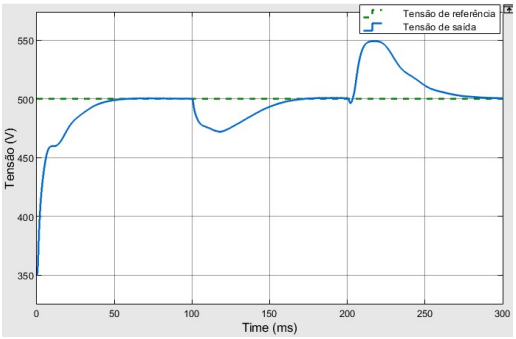
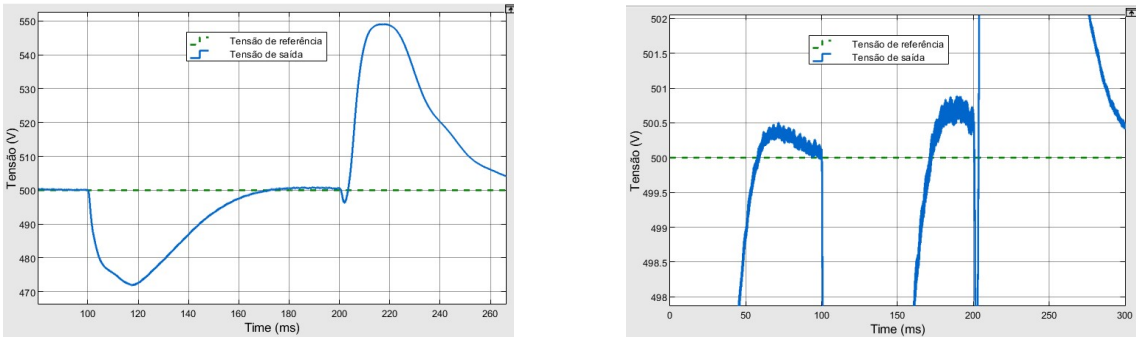



Figura 4.86: Tensão na saída do retificador com variação da carga no amplificador.




(a) (b)

Figura 4.87: Tensão na saída do retificador com diferentes níveis de zoom.

As figuras 4.88 e 4.89 mostram a corrente na saída do retificador. É possível observar que a corrente aumenta de aproximadamente 5,5 A para 8,7 A aos 100 ms e, em seguida, diminui para 3,2 A aos 200 ms.

A figura 4.90, mostra as correntes na rede com o amplificador em variação de carga. Observa-se que a corrente, inicialmente com amplitude de aproximadamente 5,15 A, aumenta para 8,5 A aos 100 ms e posteriormente diminui para 2,9 A aos 200 ms.

As figuras 4.91 e 4.92 mostram as correntes e tensões na rede com variação de carga. É possível observar que, tanto na fase A quanto as demais, a corrente e a tensão permanecem em fase, indicando um fator de potência unitário.

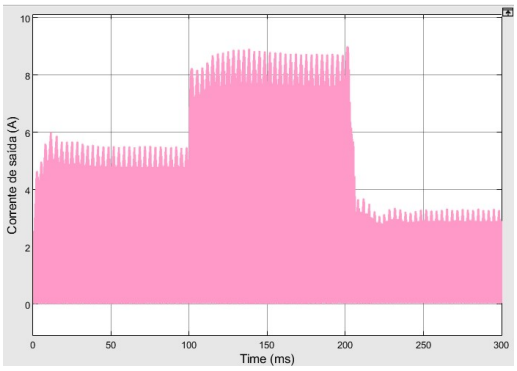
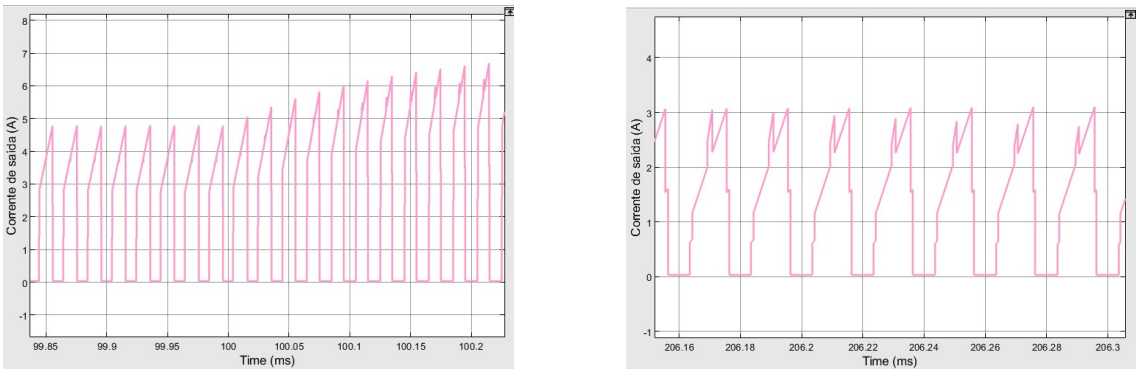



Figura 4.88: Corrente na saída do retificador com variação da carga no amplificador.




(a) (b)

Figura 4.89: Corrente na saída do retificador com diferentes níveis de zoom.

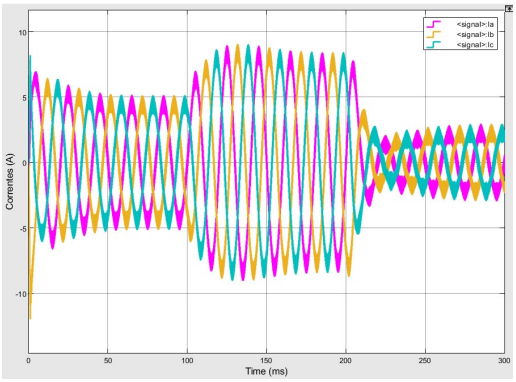
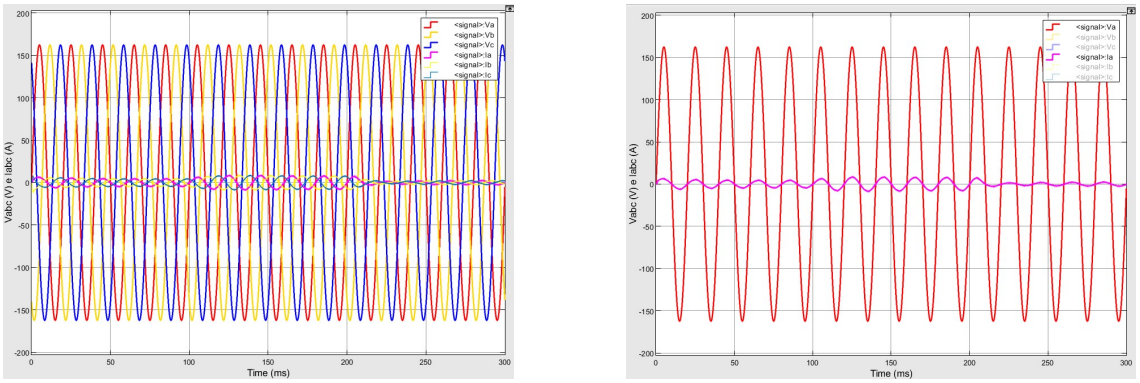



Figura 4.90: Correntes na rede do amplificador com variação da carga.

A figura 4.93, apresenta as tensões na rede durante a variação de carga. É possível verificar que as tensões não sofreram alterações significativas, mantendo uma amplitude de 162,63 V e um valor eficaz de 115 V, conforme o esperado.

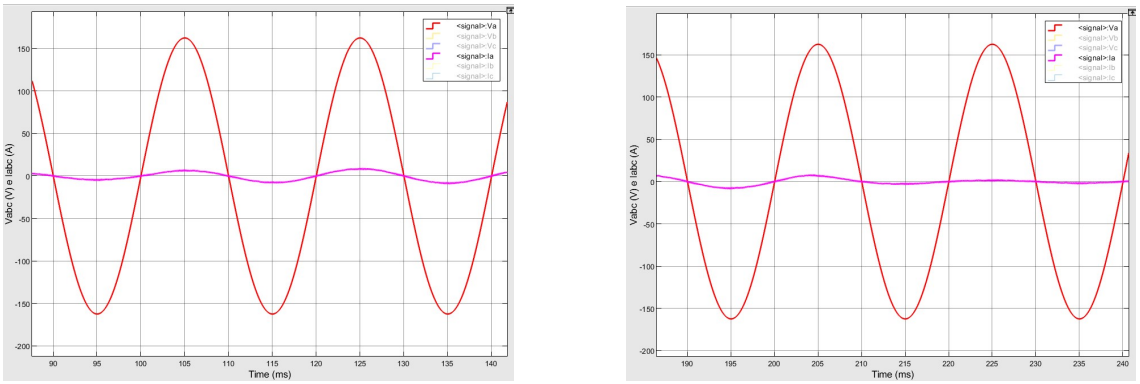
A figura 4.94 mostra a TDH das correntes na rede durante a variação de carga. É possível verificar que a TDH se mantém inferior a 20%, Especificamente, os valores observados são aproximadamente 8,44%, 4,85% e 16.8%, indicando um desempenho muito fora dos limites estabelecidos.

A figura 4.95, apresenta as correntes $Id$ e $Id_{ref}$ na rede. É possível observar que $Id$




(a) (b)

Figura 4.91: a) Correntes e tensões na rede com variação da carga, b) Corrente e tensão na fase A da rede com variação da carga.




(a) (b)

Figura 4.92: a) Corrente e tensão na fase A da rede com variação na carga zoom aos 100ms, (b) zoom aos 200ms.

segue de perto $Id_{ref}$, com valores próximos de 4.45 ± 0.7 A até 100 ms, 7.8 ± 0.6 A até 200 ms, e 2.2 ± 0.6 A até o final da simulação. A corrente $Iq$ apresenta uma variação em torno de 0, com uma oscilação de 0.64 A. Isso confirma que não há presença significativa de energia reativa no sistema.

A figura 4.96 mostra os sinais de referência $V_{d,ref}$ e $V_{q,ref}$ para a referência de tensão $V_{abc,ref}$ no processo de modulação SPWM com variação de carga. Observa-se que a tensão $V_{d,ref}$ varia de 0,65 V para 0,64 V em 100 ms e, posteriormente, para 0,648 ± 0,02 V em 200 ms. Já a tensão $V_{q,ref}$ varia de -0,01 V para -0,015 V em 100 ms e, em seguida, ajusta-se para -0,004 ± 0,005 V em 200 ms.

A figuras 4.97, mostra a tensão e a corrente na saída 1 do amplificador com variação de carga. A tensão permaneceu próxima da referência, com um valor eficaz de 230 V, mantendo uma fase nula e frequência de 50 Hz. A corrente, por sua vez, variou com iniciou em 2.1 A, aumentou para 3.8 A aos 100 ms e, posteriormente, reduziu para 1.07 A aos 200 ms. Os valores corresponderam aos esperados, com exceção dos 3,8 A, que deveriam ser 1,63 A em amplitude.

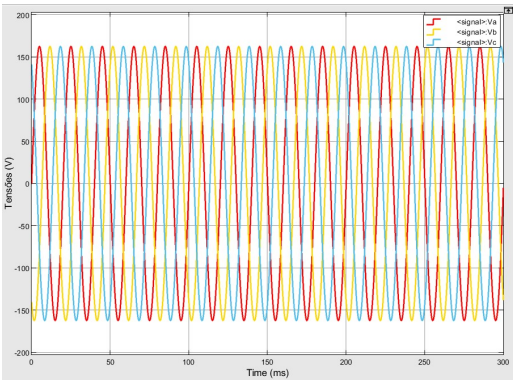
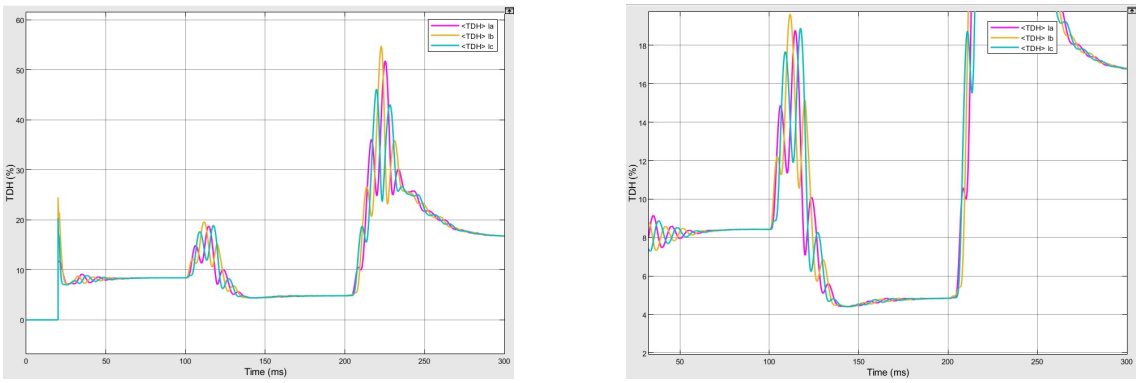
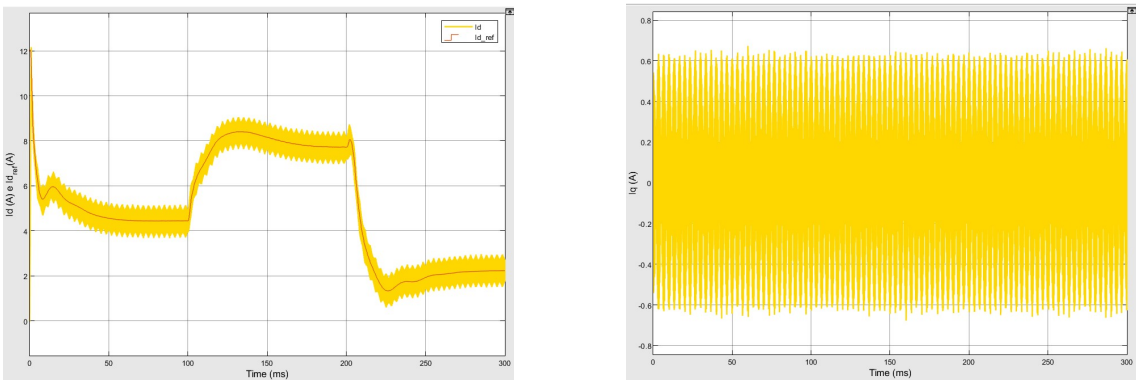



Figura 4.93: Tensões na rede com variação da carga.




(a) (b)

Figura 4.94: a) THD das correntes na rede com variação de carga, b) zoom.

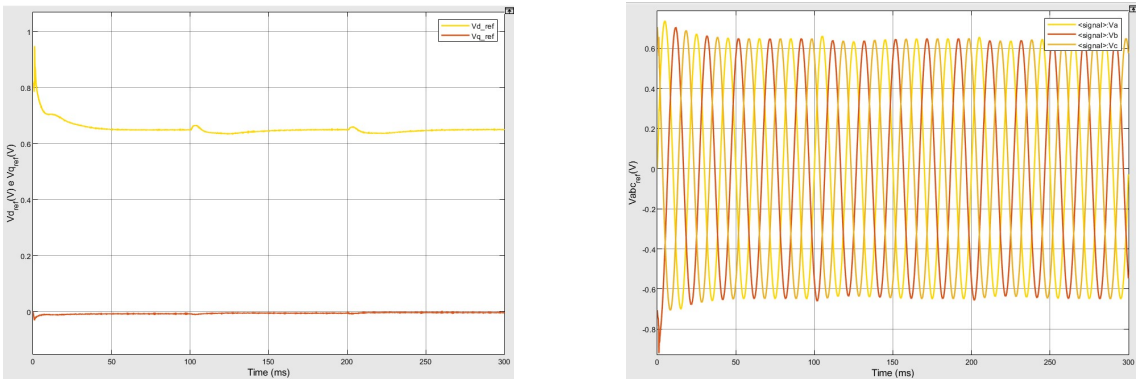



(a) (b)

Figura 4.95: a) Corrente $Id$ e $Id_{ref}$ para o controlo do retificador, b) Corrente $Iq$ na rede.

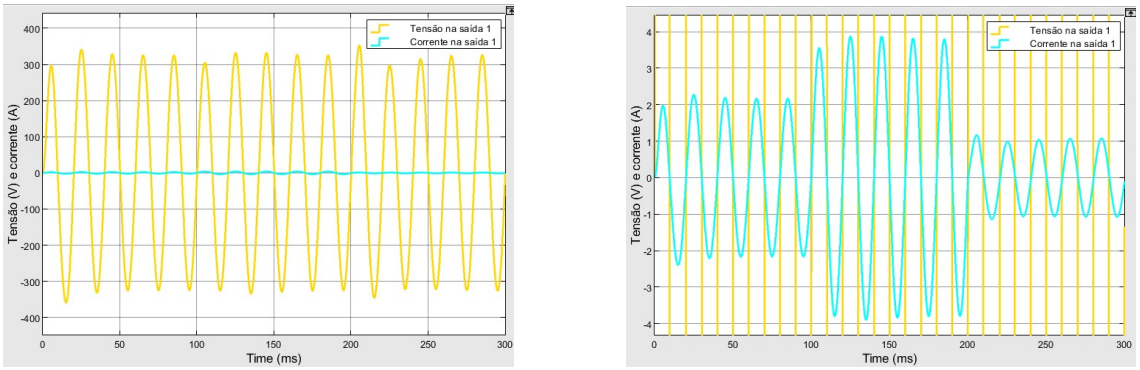
A figuras 4.98, mostra a tensão e a corrente na saída 2 do amplificador com variação de carga. A tensão manteve-se próxima da referência, com um valor eficaz de 230 V, uma fase de 120º e uma frequência de 50 Hz. A corrente variou de maneira similar à observada na saída 1, com a mesma amplitude e fase diferente, como era esperado.

A figuras 4.99, mostra a tensão e a corrente na saída 3 do amplificador com variação de carga. A tensão manteve-se próxima da referência, com um valor eficaz de 230 V, fase



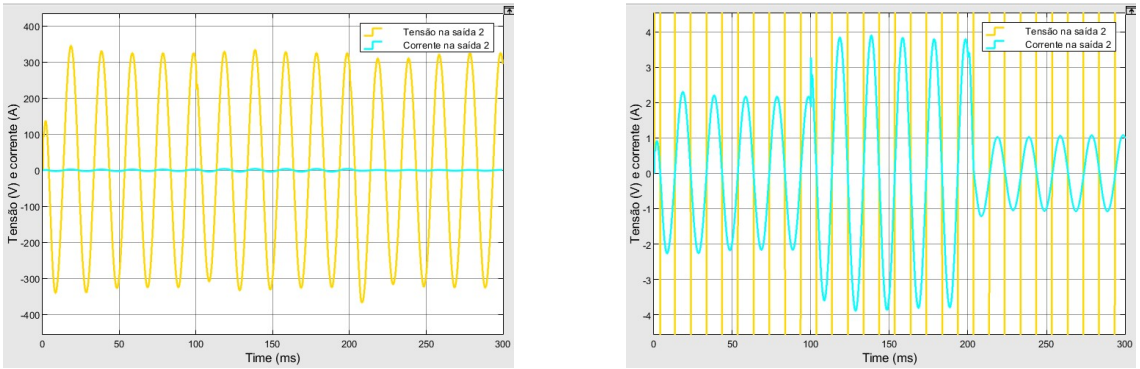

(a) (b)

Figura 4.96: a) $V_{d,ref}$ e $V_{q,ref}$ para $V_{abc,ref}$, e b) $V_{abc,ref}$ para o SPWM.




(a) (b)

Figura 4.97: a) Tensão e corrente na saída 1 do amplificador variando a carga, b) Zoom.

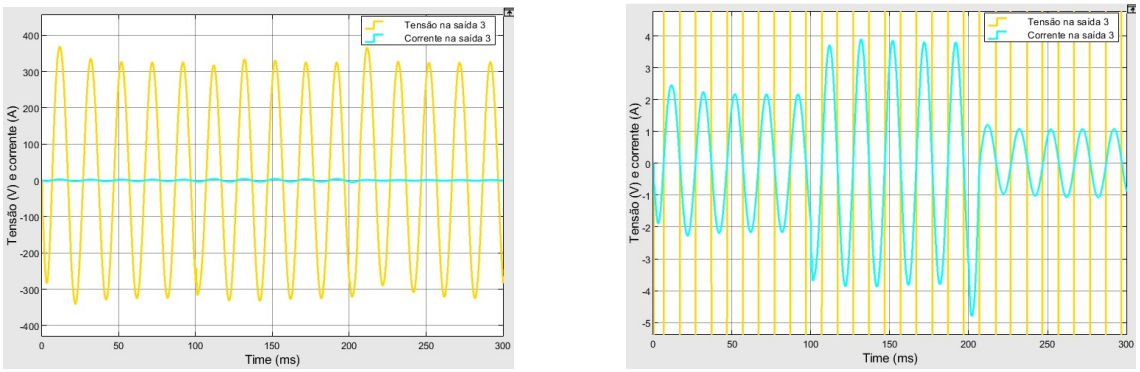



(a) (b)

Figura 4.98: a) Tensão e corrente na saída 2 do amplificador variando a carga, b) Zoom.

de 240º e frequência de 50 Hz. A corrente exibiu um comportamento similar ao das outras saídas, com a mesma amplitude, e fase diferente, como era esperado.

As figuras 4.100 e 4.101, mostram as tensões na saída do amplificador trifásico durante a variação de carga. Observa-se que, embora as tensões tenham apresentado perturbações nos momentos de troca de carga, elas permaneceram constantes durante os períodos intermediários. As tensões mantiveram-se com valor eficaz, frequência e fase consistentes




(a) (b)

Figura 4.99: a) Tensão e corrente na saída 3 do amplificador variando a carga, b) Zoom.

com os valores de referência fornecidos.

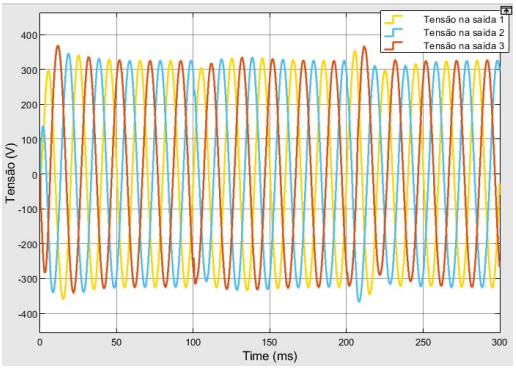
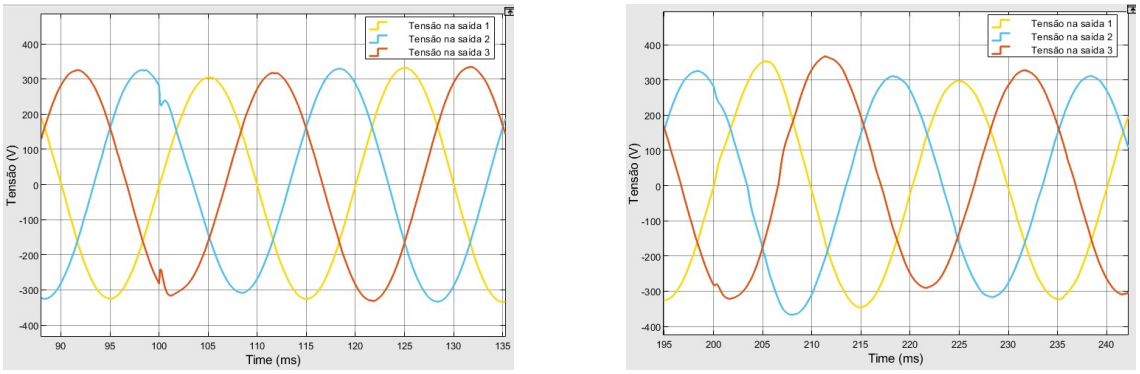



Figura 4.100: Tensões na saída dos inversores do amplificador com variação carga.




(a) (b)

Figura 4.101: a) Tensões nas saídas dos inversores com variação de carga zoom em 100ms, b) zoom em 200ms.

As figura 4.102 e 4.103, mostram as correntes na saída do amplificador durante a variação de carga. Observa-se que as amplitudes das correntes variaram de maneira semelhante, conforme mencionado anteriormente: 2,17 A, 3,8 A e 1,63 A, com um desfasamento de 120 graus entre elas.

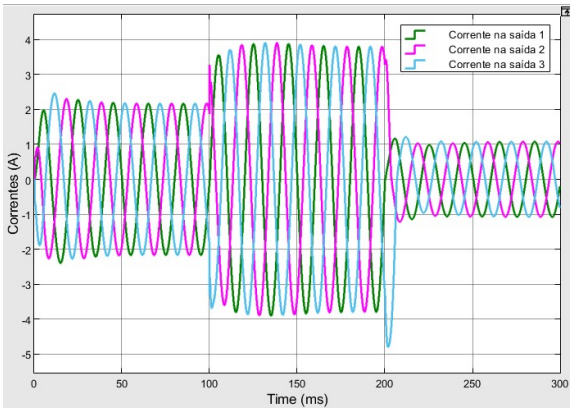
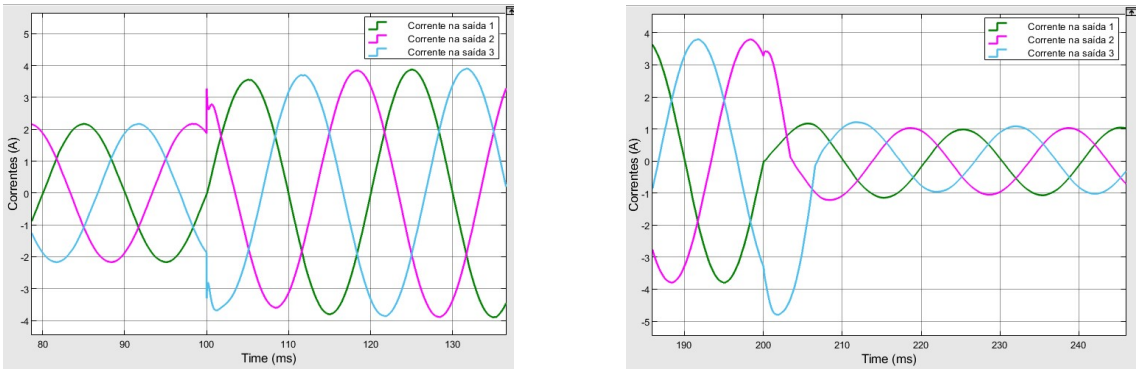


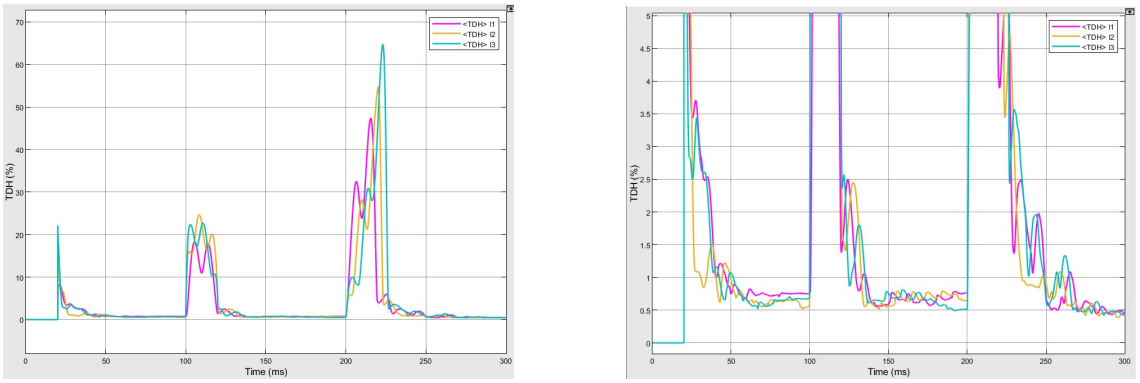

Figura 4.102: Correntes na saída do amplificador com a variação da carga.




(a) (b)

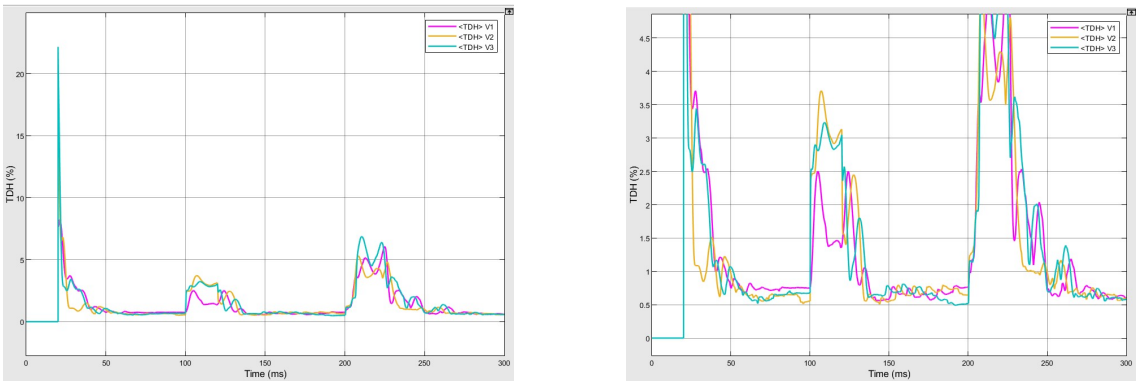
Figura 4.103: Correntes na saída do amplificador com diferentes níveis de Zoom.

A figura 4.104 apresenta a TDH das correntes, enquanto a figura 4.105 mostra a TDH das tensões na saída do amplificador. Em ambas as figuras, é possível observar que a TDH é inferior a 1%, indicando uma boa qualidade do sinal tanto para as correntes quanto para as tensões fornecidas pelo amplificador.




(a) (b)

Figura 4.104: a) TDH das correntes na saída do amplificador com variação da carga, b) zoom.




(a) (b)

Figura 4.105: a) TDH das tensões na saída do amplificador com a variação da carga, b) zoom.

#### 4.3.3.1 Conclusões

A simulação do amplificador de potência com variação de carga teve um desempenho razoável. O amplificador conseguiu manter a tensão de referência de 500 V DC com elevada precisão, apesar de alguns desvios durante as transições de carga. As tensões nas saídas do amplificador permaneceram estáveis e alinhadas com as referências esperadas, com amplitude e fase corretas. Os valores das correntes na saída corresponderam aos esperados 2,1A, 3,8A e 1,07A, exceto para os 3,8A, que deveriam ser 1,63A. Esse valor foi somado aos 2,1A anteriores, resultando em 3,79A, o valor de 1,07A está correto. A TDH nas tensões e correntes na saída foi muito baixa, inferior a 1%, refletindo uma boa qualidade do sinal. A variação da carga resultou em mudanças nas correntes, sem comprometer a integridade das tensões fornecidas. As correntes na rede apresentaram uma TDH muito superior a 5%, aproximando-se dos 20%. O fator de potência na rede se aproximou da unidade, indicando a ausência de energia reativa significativa. No geral, o amplificador foi preciso e manteve uma operação estável, validando o controlo implementado, apesar de a TDH das correntes na rede ter ultrapassado o limite desejado.

A seguir, serão realizados os testes com uma carga ativa no amplificador de potência.

### 4.3.4 Resultados da simulação para carga ativa no amplificador

Para simular uma carga ativa no amplificador, se injetou uma corrente de 4 A em cada saída monofásica do amplificador, utilizando uma carga resistiva de 150 Ω em cada fase. Assim como no teste individual do inversor, foi empregada uma resistência de snubber de $10^4$ Ω em paralelo com a fonte de corrente. As correntes injetadas estão desfasadas de 120º umas das outras e operam a uma frequência de 50 Hz: a primeira corrente injetada com amplitude de 4 A e fase nula, a segunda corrente tem uma fase de 120º, e a terceira corrente tem uma fase de 240º. O tempo total da simulação é de 300 ms, com a corrente sendo injetada no sistema a partir dos 100 ms, o tempo de amostragem escolhido foi $4 \times 10^{-8}$ s. Na figura 4.106, está representada a corrente alternada injetada na saída 1 do amplificador de potência.

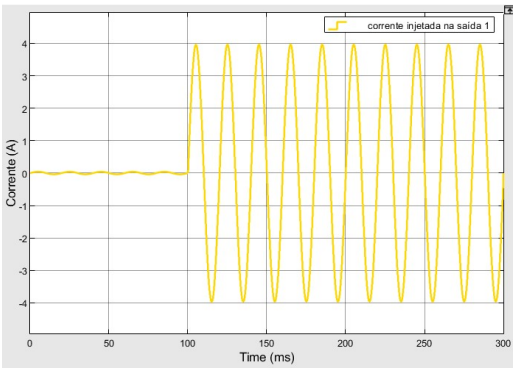



Figura 4.106: Corrente injetada na saída 1 do amplificador.

Nas figuras 4.107 e 4.108, observa-se a tensão na saída do retificador com diferentes níveis de zoom. É possível verificar que a tensão apresenta oscilações inferiores a 0,5 V e uma elevação de 573,5 V quando a corrente é injetada aos 100 ms de simulação. O controlo demonstrou aproximadamente um tempo de resposta de 100 ms para corrigir a tensão de volta aos 500 V.

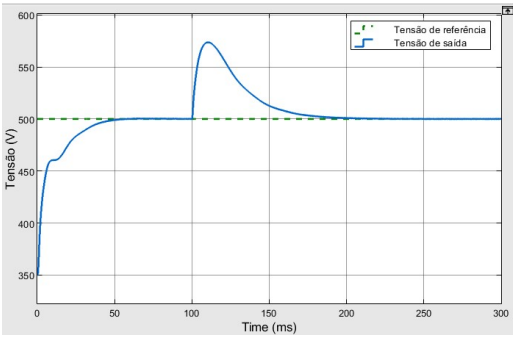
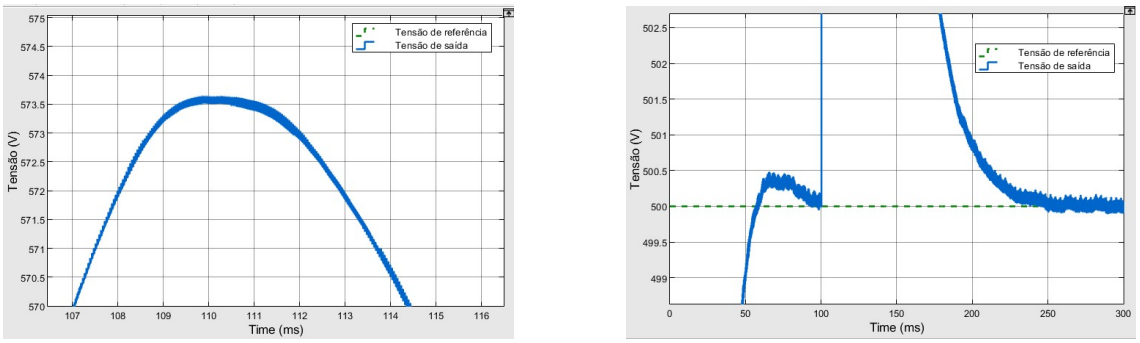



Figura 4.107: Tensão na saída do retificador do amplificador com carga ativa.

Nas figuras 4.109 e 4.110, encontram-se as correntes na saída do retificador durante a injeção de 4 A, com diferentes níveis de zoom. Observa-se que a corrente passa de aproximadamente 5,4 A para -4,65 A após a injeção da corrente.




(a) (b)

Figura 4.108: Tensão na saída do retificador trifásico com diferentes níveis de zoom.

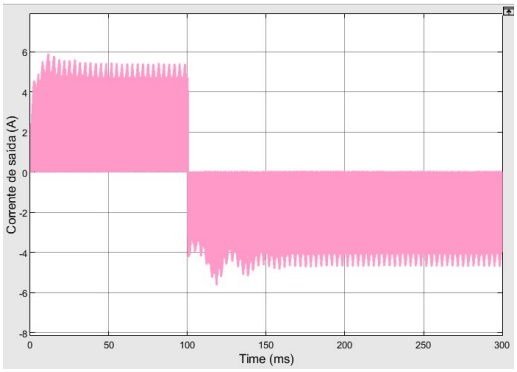
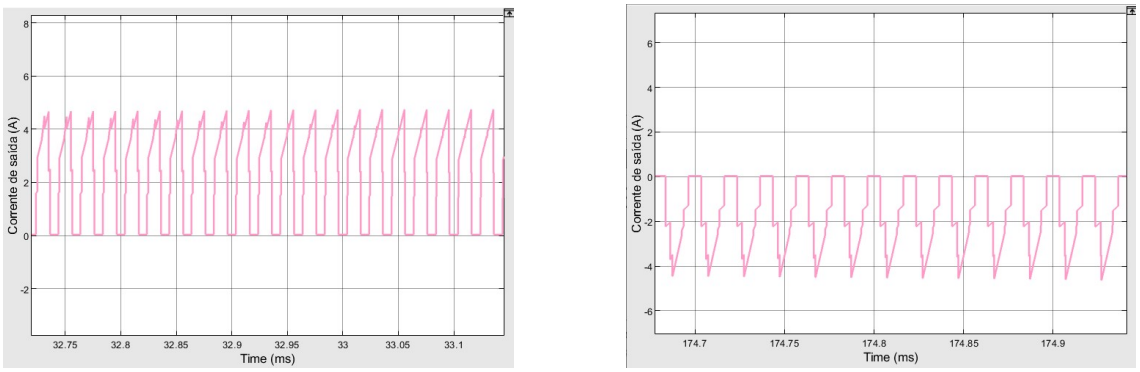



Figura 4.109: Corrente na saída do retificador trifásico.



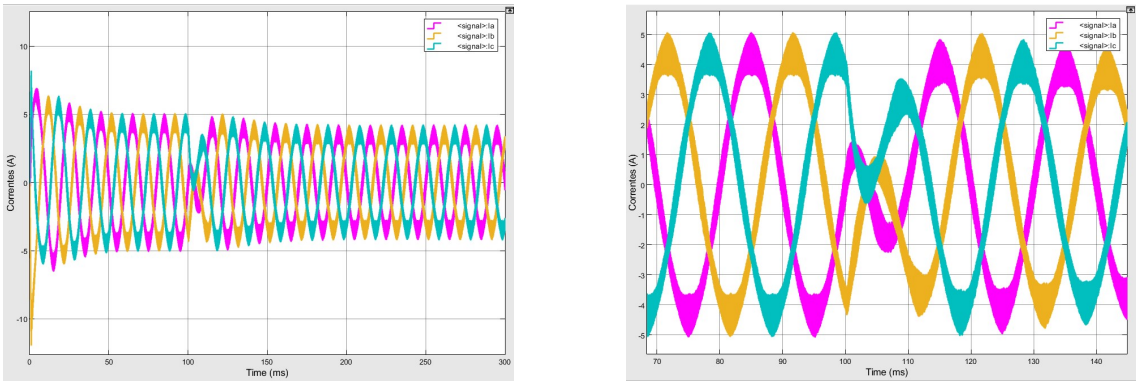

(a) (b)

Figura 4.110: Corrente na saída do retificador com diferentes níveis de zoom.

A figura 4.111, ilustra as correntes na rede. É possível observar que, com a injeção, o sentido das correntes inverte em relação ao da tensão, resultando na inversão do fluxo de potência. Inicialmente, a corrente é de aproximadamente 5 A, diminuindo para -4.4 A após a injeção aos 100 ms.

Na figura 4.112, encontra-se as correntes e tensões na rede com carga ativa no amplificador de potência. Observa-se que as tensões permaneceram inalteradas, mantendo um valor eficaz de 115 V, conforme o esperado.

A figura 4.113 ilustra a corrente e a tensão em uma das fases, evidenciando a inversão




(a) (b)

Figura 4.111: a) Correntes na rede, b) zoom.

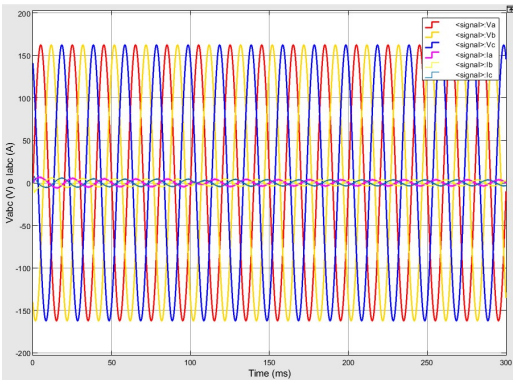
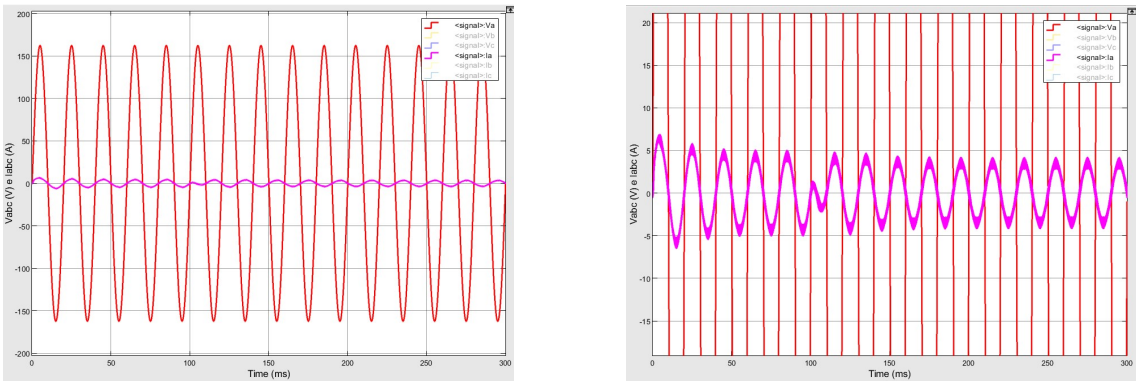



Figura 4.112: Correntes e tensões na rede.

do sentido da corrente, como era esperado.

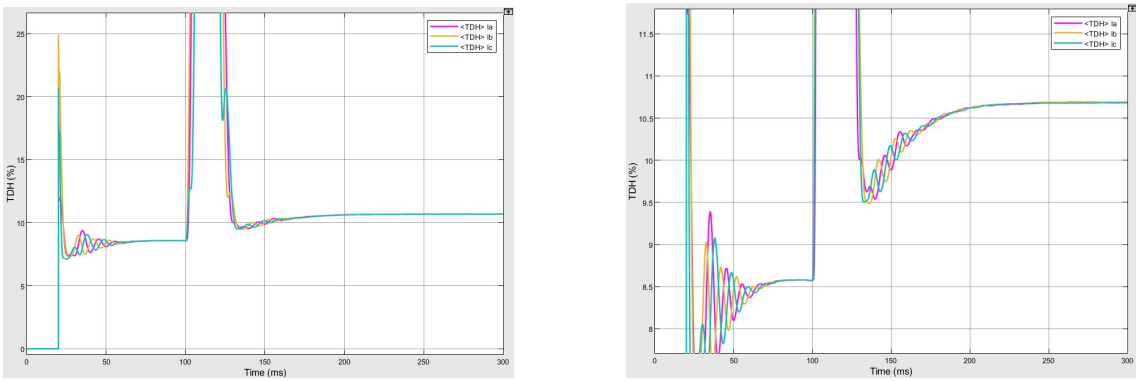



(a) (b)

Figura 4.113: (a) Correntes e tensões na fase A da rede, b) zoom.

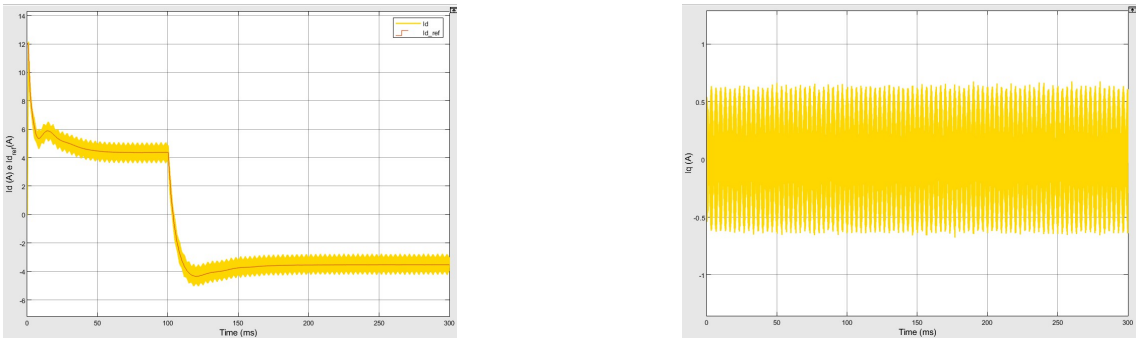
A figura 4.114, apresenta a TDH das correntes na rede, com valores inferiores a 11%, especificamente 8,59% e 10,7%, excedendo o limite estabelecido de 5%.

A figura 4.115, mostra a corrente $Id$ e $Id_{ref}$. A corrente $Id$ apresenta valores aproximados de 4.36 ± 0.7 A antes da injeção, e -3.6 ± 0.8 A após a injeção, enquanto a corrente $Iq$ permanece próxima de 0, com uma variação de ± 0.64 A.




(a) (b)

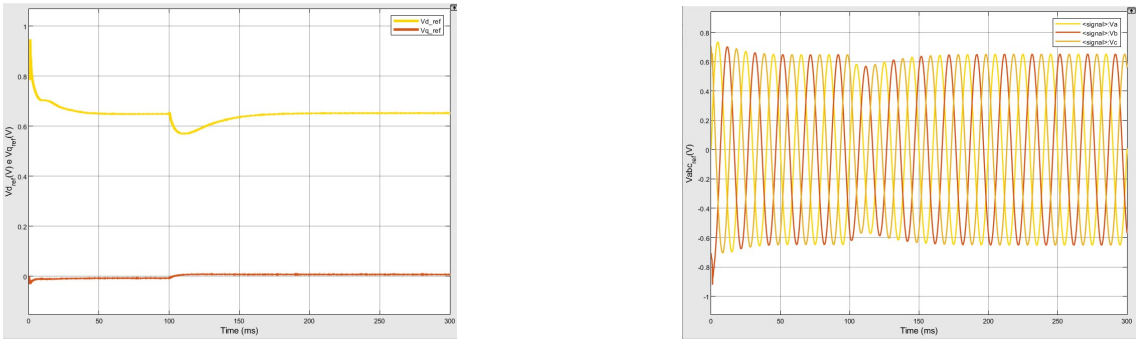
Figura 4.114: a) TDH das correntes na rede com injeção de 4 A em 100ms, b) zoom.




(a) (b)

Figura 4.115: a) $Id$ na rede e $Id_{ref}$, b) Corrente $Iq$ na rede.

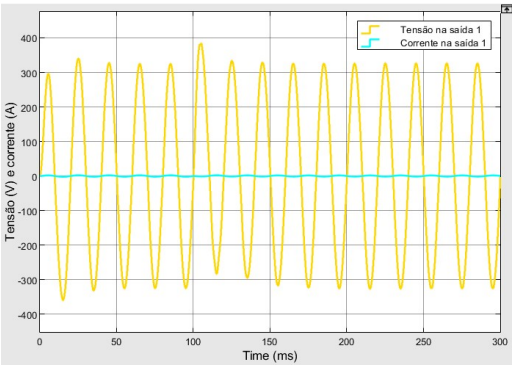
A figura 4.116, mostra as referências de tensão no retificador. A tensão $V_{d,ref}$ é próxima de 0.648 V, sofrendo uma perturbação após a injeção, mas retorna ao valor inicial. A tensão $V_{q,ref}$ vai de -0.01 V para 0.007 V, enquanto a tensão $V_{abc,ref}$ se mantém aproximadamente em 0.65 V de amplitude.



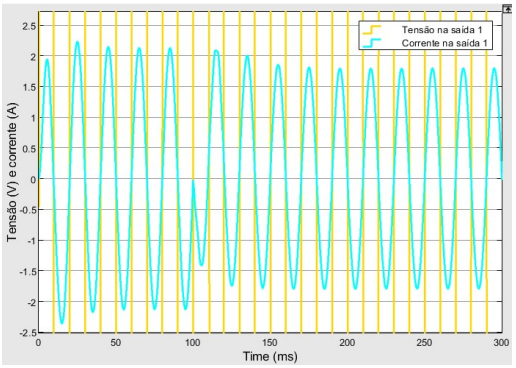

(a) (b)

Figura 4.116: a) $V_{abc,ref}$ e onda triangular para o SPWM, b) Pulsos para os MOSFETs.

Nas figuras 4.117, 4.118 e 4.119, encontram-se as tensões e a correntes nas saídas do amplificador de potencia com a injeção de corrente. É possível observar a inversão do sentido das corrente em cada uma das saídas.

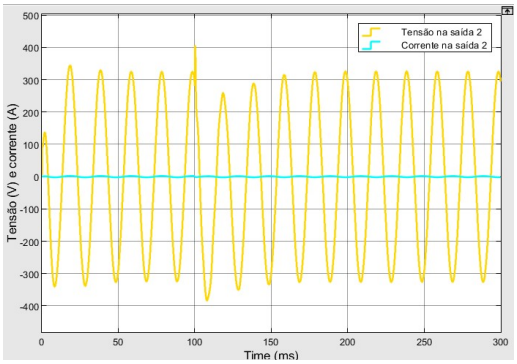



(a)

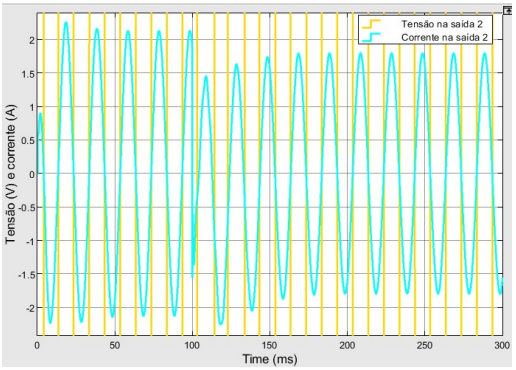



(b)

Figura 4.117: a) Tensão e corrente na saída 1 do amplificador, b) zoom.

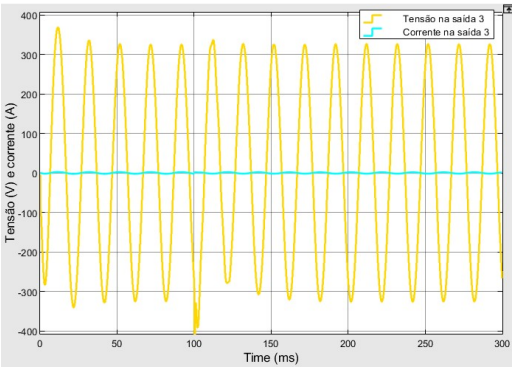



(a)

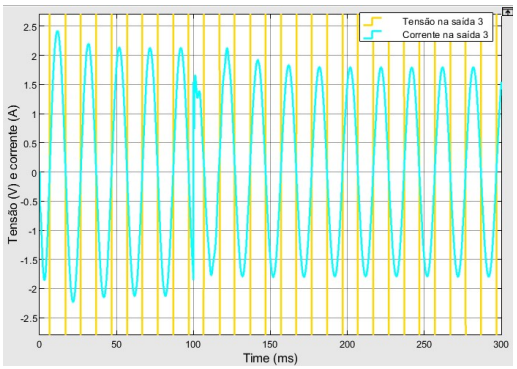



(b)

Figura 4.118: a) Tensão e corrente na saída 2 do amplificador, b) zoom.




(a)

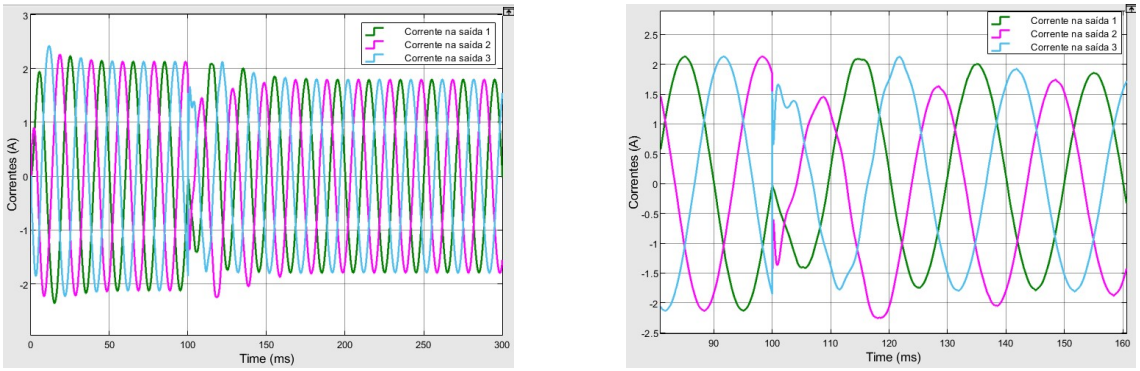



(b)

Figura 4.119: a) Tensão e corrente na saída 3 do amplificador, b) zoom.

A figura 4.120, mostra as correntes nas saídas do amplificador, exibidas em conjunto. É possível observar que todas as correntes possuem a mesma amplitude e frequência, estando desfasadas de 120º, antes da inversão, a amplitude da corrente é aproximadamente 2,13A, e após a inversão, 1,8 A.

As figura 4.121 e 4.122, mostram as tensões nas saídas do amplificador com carga ativa. É possível observar que as tensões mantêm uma frequência de 50 Hz, estão desfasadas




(a) (b)

Figura 4.120: a) Correntes nas saídas do amplificador, b) zoom.

de 120º e possuem um valor eficaz de 230 V e amplitude 325,3 V, conforme as tensões de referência. Aos 100 ms, durante a injeção de corrente, há uma perturbação nas tensões, e posteriormente retornam aos valores esperados.

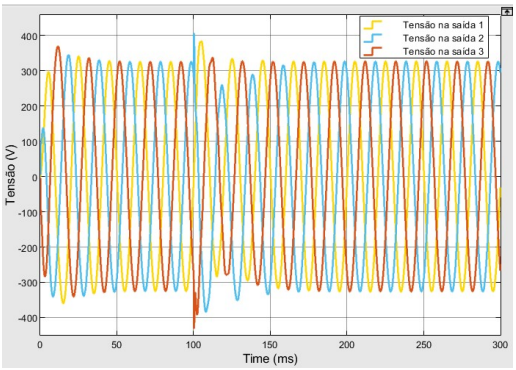
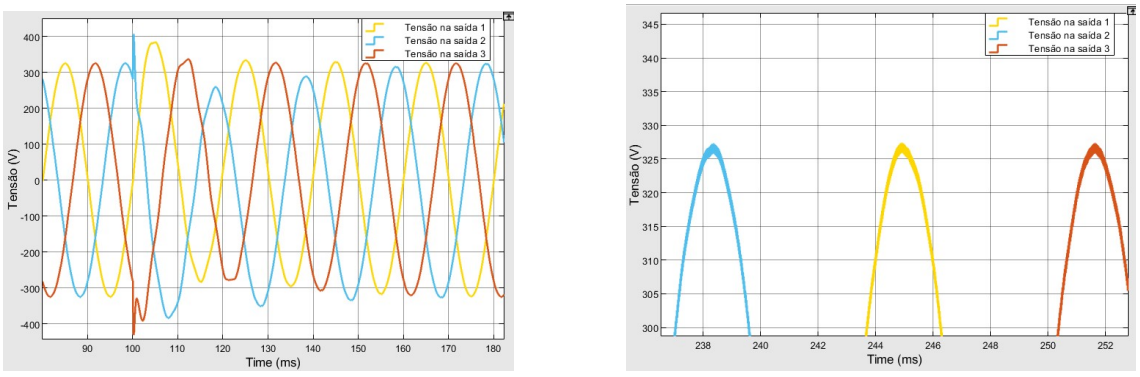


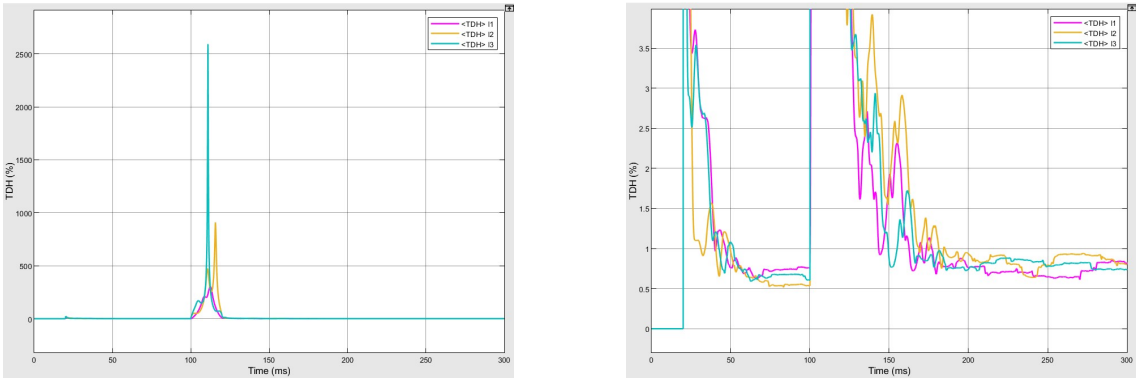

Figura 4.121: Tensões na saída do amplificador com carga ativa.




(a) (b)

Figura 4.122: a) tensões nas saídas do amplificador com carga ativa, b) zoom.

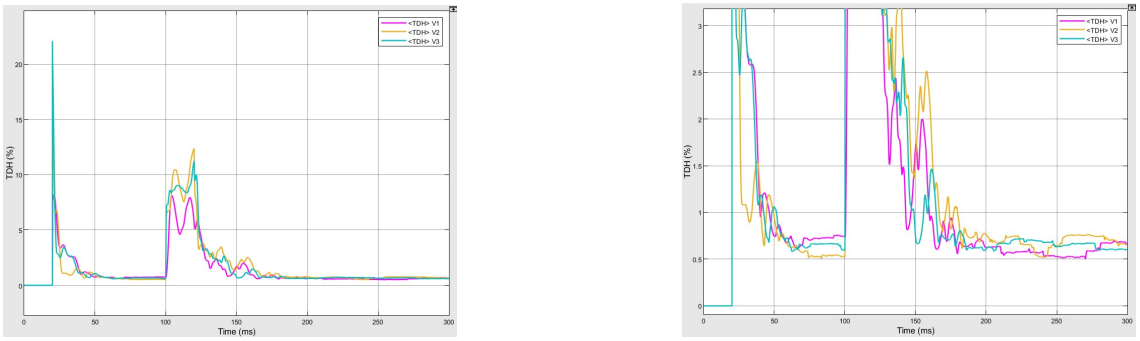
A figura 4.123, apresenta a TDH das correntes na saída do amplificador, com valores inferiores a 1%, o que demonstra a qualidade do sinal gerado.




(a) (b)

Figura 4.123: a) TDH das correntes na saída do amplificador, b) zoom.

A figura 4.124, apresenta a TDH das tensões na saída do amplificador, com valores inferiores a 1%. Isso indica uma boa qualidade do sinal fornecido pelo amplificador.




(a) (b)

Figura 4.124: a) TDH das tensões na saída do amplificador, b) zoom.

#### 4.3.4.1 Conclusões

A simulação do amplificador de potência com carga ativa demonstrou um desempenho robusto e Como se pode observar nas figuras, a simulação demonstrou que, mesmo com a injeção de corrente, o controlo foi eficaz ao ajustar a tensão de referência na saída do retificador, corrigindo a sobreelevação causada pela injeção de corrente aos 100 ms. A corrente no retificador inverteu-se de positiva para negativa devido à mudança no fluxo de potência. As correntes na rede apresentaram um comportamento similar, passando a opor-se à tensão, que se manteve inalterada, como previsto. A TDH das correntes na rede excedeu o limite desejado de 5%, atingindo valores de 11%. O controlo dos inversores do amplificador replicou as tensões de referência com precisão, mantendo uma TDH baixa, inferior a 1%. Estes testes confirmaram que o comportamento do amplificador de potência esteve muito próximo do esperado, cumprindo os requisitos de projeto, com a bidirecionalidade a garantir a operação em todos os quatro quadrantes.

De seguida, será realizado o teste do amplificador com uma carga monofásica.

### 4.3.5 Resultados da simulação para uma carga monofasica

Para simular uma carga monofásica no amplificador, será utilizado apenas um inversor e o retificador trifásico, conforme ilustrado na figura 4.125, que apresenta a arquitetura da simulação. As constantes do controlo e todos os elementos da simulação permaneceram os mesmos das simulações anteriores. Será utilizada uma carga de 100 Ω, uma tensão de referência de 500 V no retificador, e uma tensão AC de referência com valor eficaz de 230 V, frequência de 50 Hz e fase nula. A figura 4.126, apresenta a tensão na saída do retificador trifásico, onde é possível observar uma oscilação elevada em torno da tensão de referência, com uma amplitude de 10 V.

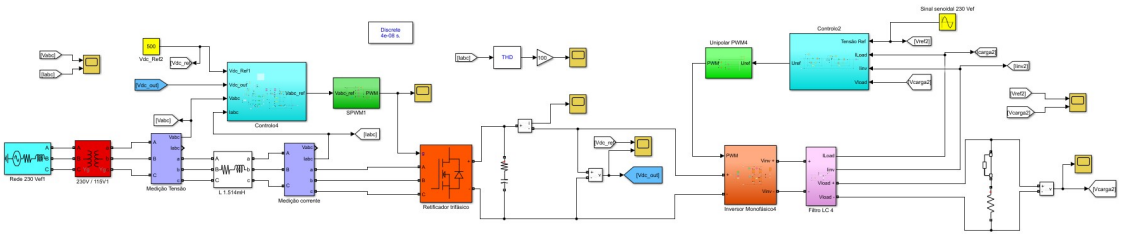
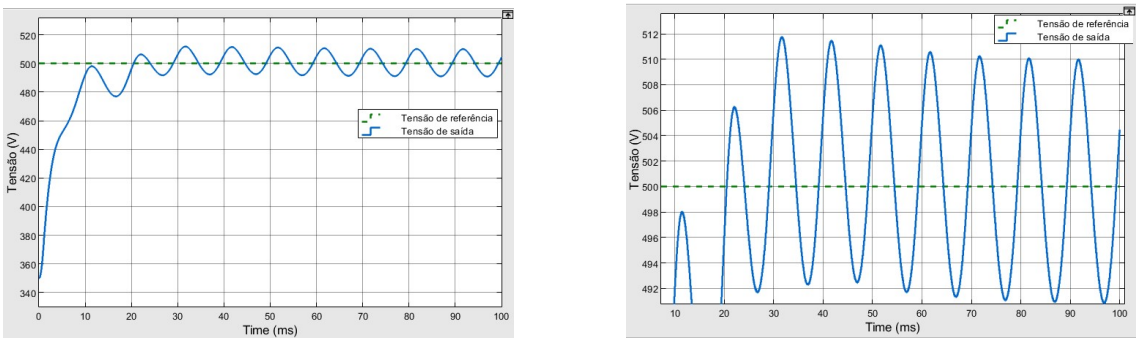


Figura 4.125: Arquitetura do amplificador de potência com carga monofásica.




(a) (b)

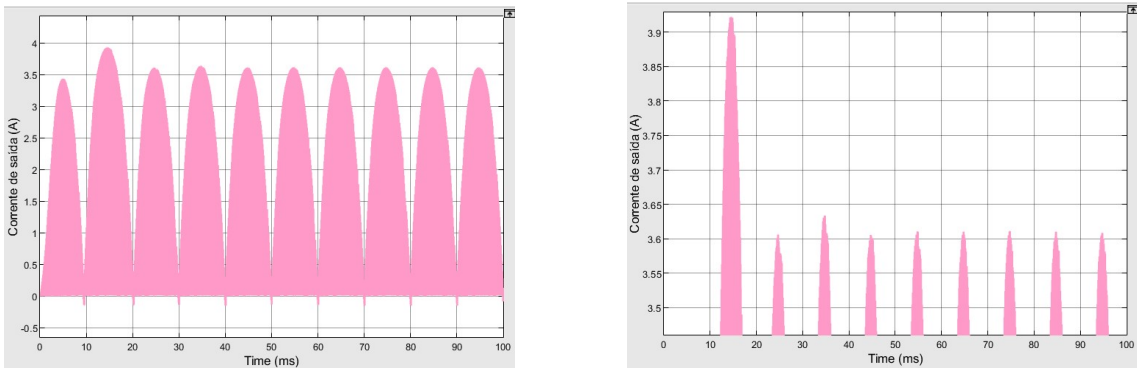
Figura 4.126: a) Tensão na saída retificador, b) zoom.

A figura 4.127, apresenta a corrente na saída do retificador, onde é possível observar que a corrente varia entre 0,01 A e 3,6 A.

A figura 4.128, apresenta as correntes $Id$ e $Iq$ da rede, assim como a corrente $Id_{ref}$. Observa-se que a corrente $Id_{ref}$ oscila em torno de 2,3 A com uma variação de 0,6 A, enquanto a corrente $Id$ tem um valor de 2,3 A ± 1,2 A e a corrente $Iq$ oscila em torno de 0 A com uma variação de 0,63 A. Indicando que não existe energia reativa significativa no sistema.

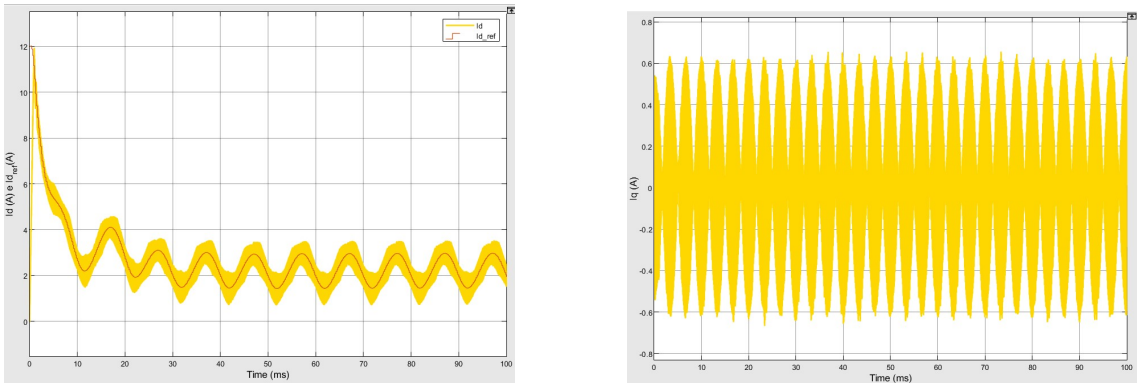
A figura 4.129, apresenta a corrente na rede, onde é possível observar que os valores oscilam com uma amplitude entre 2,1 A e 3,2 A.

A figura 4.130, apresenta as correntes e tensões na rede. É possível observar que as tensões mantêm-se constantes, com um valor eficaz de 115 V.




(a) (b)

Figura 4.127: a) Corrente na saída retificador, b) zoom.




(a) (b)

Figura 4.128: a) id e id ref na rede, b) iq na rede.

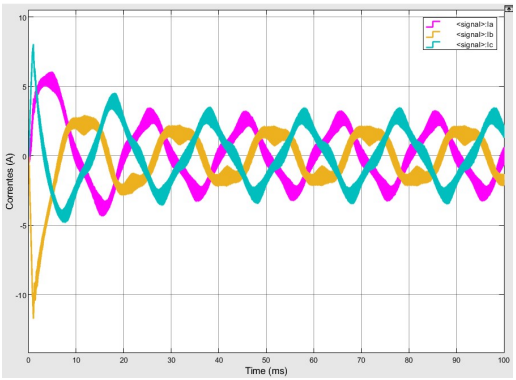
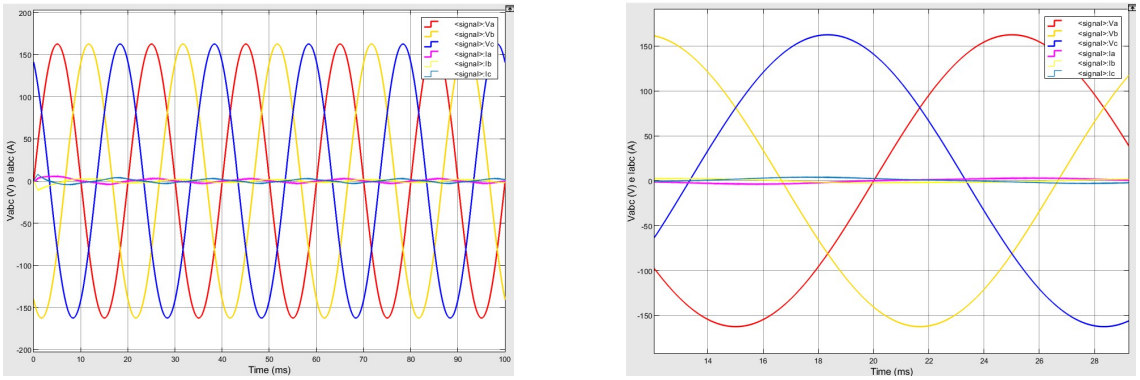



Figura 4.129: Correntes na rede.

A figura 4.131, mostra a tensão e a corrente na fase A da rede, com a corrente apresentando uma amplitude de aproximadamente 3,2 A. É possível observar que ambas estão em fase, assim como nas outras fases.

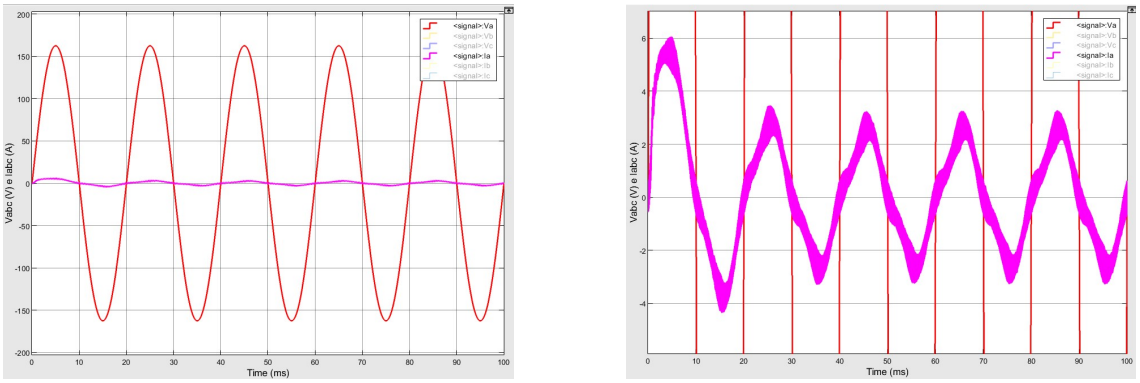
A figura 4.132, apresenta a THD das correntes na rede, que são superiores a 5%, com valores de 29,45% e 22,12% aproximadamente.

A figura 4.133, mostra a tensão e a corrente na saída do amplificador. A corrente tem



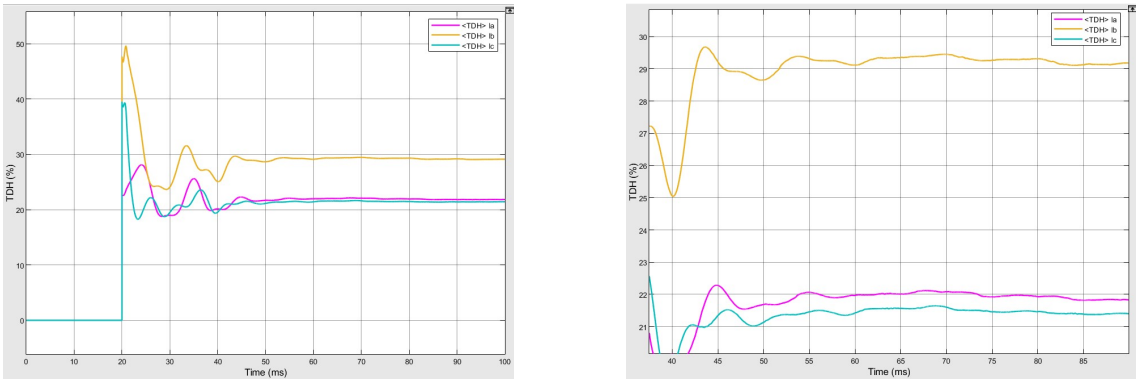

(a) (b)

Figura 4.130: a) Tensões e correntes na rede, b) zoom.




(a) (b)

Figura 4.131: a) Tensão e corrente na fase A da rede, b) zoom.

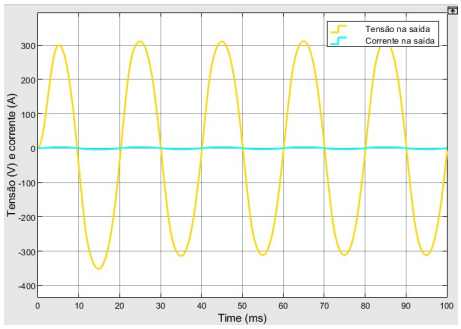



(a) (b)

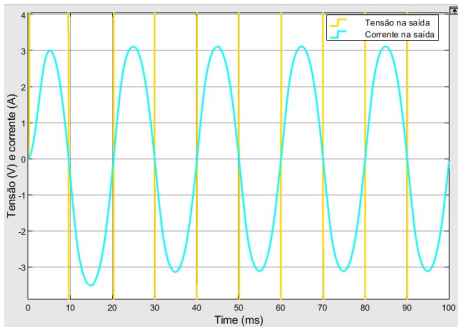
Figura 4.132: a) TDH das correntes na rede, b) zoom.

um valor de 3.1 A, enquanto a tensão tem uma amplitude próxima de 325 V.

A figura 4.134, mostra a THD das tensões e correntes na saída do amplificador de potência, com valores próximos a 4,59%.

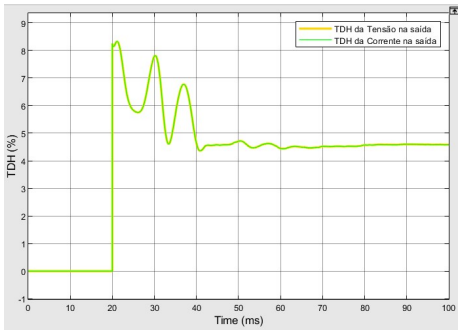



(a)

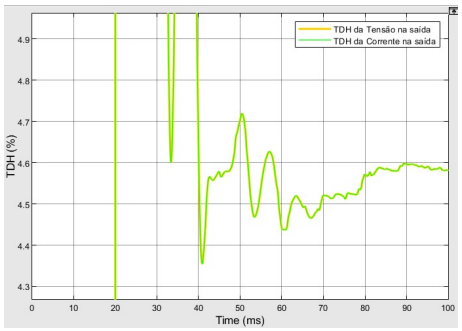



(b)

Figura 4.133: a) Tensão e corrente na saída do amplificador, b) zoom.




(a)




(b)

Figura 4.134: a) TDH da tensão e corrente saída, b) zoom.

#### 4.3.5.1 Conclusões

A simulação do amplificador de potência com uma carga monofásica revelou um desempenho menos consistente e não totalmente alinhado com as expectativas. Observou-se que, com a carga resistiva de 100 Ω e uma tensão de referência de 500 V DC no retificador, a tensão na saída apresentou uma oscilação relativamente elevada de 15 V, embora tenha permanecido próxima da referência. A corrente na saída do retificador alcançou um valor próximo de 3.6 A, enquanto a corrente na rede oscilou entre 2.1 A e 3.2 A alternadamente. As tensões e correntes na rede estavam em fase, confirmando a inexistência de energia reativa. A TDH das correntes na rede foi relativamente alta, com valores inferiores a 30%, enquanto a TDH das tensões e correntes na saída do amplificador foi próxima dos 5%, indicando uma qualidade de sinal razoável, mas com margem para melhorias. O controlo dos inversores e o comportamento geral do amplificador estiveram próximos do projeto previsto, embora ainda sejam necessárias melhorias para otimizar o desempenho e alcançar a qualidade desejada. Não foram realizados mais testes com a carga monofásica, uma vez que a elevada oscilação no retificador compromete a reprodução dos sinais na saída do amplificador. Por esse motivo, são necessárias melhorias no controlo para atender aos requisitos dos testes do amplificador para cargas monofásicas.

No próximo capítulo, serão apresentadas as conclusões gerais da dissertação e as sugestões para a continuidade do projeto.

# 5

# Conclusões e Trabalho futuro

## 5.1 Conclusões

O Amplificador de Potência, como elemento central nas simulações PHIL, desempenha um papel importante na realização dessas simulações. Foi criado um modelo do amplificador de potência de modo comutado no Matlab/Simulink para integrar as simulações PHIL, de modo a testar diferentes tipos de equipamentos de potência.

O retificador e o inversor do amplificador foram inicialmente testados de forma individual, demonstrando um desempenho robusto e conforme os critérios de dimensionamento estabelecidos. Após a integração dos componentes para a formação do amplificador de potência, todos os critérios foram atendidos, exceto a TDH das correntes na rede, que excedeu o limite de 5%, alcançando valores entre 20% e 30%, o que é significativamente elevado. As simulações indicaram que o amplificador apresentou melhor desempenho com carga trifásica do que com carga monofásica, conseguindo manter a tensão de referência com precisão e estabilidade, mesmo diante de variações de carga e injeções de corrente na saída. No entanto, para cargas monofásicas, os resultados ficaram aquém do esperado. No geral, o amplificador demonstrou uma capacidade eficaz de controlo das tensões e correntes, mantendo a maioria das grandezas dentro dos parâmetros esperados, com um TDH geral inferior a 1% nas tensões e correntes de saída. Contudo, as simulações também evidenciaram a necessidade de ajustes adicionais. A TDH das correntes na rede foi relativamente elevada, e as oscilações na tensão de saída do retificador, especialmente com carga monofásica, indicam a necessidade de melhorias. Apesar dessas limitações, o desempenho do amplificador e o controlo dos inversores estiveram alinhados com os objetivos do projeto. Esses resultados confirmam a eficácia do controlo atual, mas ressaltam a importância de ajustes para alcançar a performance ideal do amplificador. No geral o amplificador foi testado em diferentes condições e revelou um desempenho satisfatório, embora existam aspetos a serem melhorados.

O projeto apresentou vários desafios, mas foi concluído com sucesso e cumpriu quase todos os objetivos propostos, confirmando a validade do funcionamento do amplificador no Simulink. Foi reconhecida a necessidade de melhorias, pois, embora o amplificador

tenha demonstrado um desempenho satisfatório na maioria das simulações, a transição para a construção física do protótipo e a adaptação dos elementos ideais para componentes reais serão importantes para alcançar a performance esperada. O trabalho realizado fornece uma base para o desenvolvimento futuro e reforça a importância de continuar com ajustes para otimizar o desempenho do amplificador em ambiente de simulação em tempo real.

## 5.2 Proposta de Continuidade

Para a continuidade do trabalho, propõe-se a implementação e construção de um amplificador de potência real. Considerando que na simulação alguns elementos foram assumidos como ideais, por exemplo o PLL e o transformador, cuja implementação prática pode divergir significativamente. O projeto deve seguir as etapas detalhadas a seguir:

1. Elaborar uma lista de componentes necessários para a implementação do amplificador de potência.
2. Dimensionar um filtro LCL para melhorar a filtragem das correntes injetadas na rede pelo amplificador, reduzindo assim a TDH na rede.
3. Dimensionar um conversor DC-DC e integrá-lo ao amplificador, a fim de ampliar uma faixa maior de tensão na saída DC do amplificador, de 0 a aproximadamente 900V.
4. Construir o protótipo físico do amplificador de potência.
5. Testar o amplificador com cargas não lineares e em um ambiente de simulação em tempo real PHIL para validar seu desempenho.
6. Analisar os resultados obtidos, incluindo a eficiência do amplificador, sua capacidade de operar nos quatro quadrantes, a precisão das saídas, e o seu funcionamento com cargas monofásicas.

Na construção do protótipo real do amplificador, poderá ser incluído um display simples, ou LEDs, juntamente com alguns interruptores para monitorização e seleção das saídas do amplificador. Este sistema de controlo incluirá a seleção entre sinais AC ou DC, bem como entre sinais monofásicos ou trifásicos. Será também necessário converter, por meio de uma regra de três simples, o valor de saída do DRTS de 0 a 24V para a faixa desejada na saída do amplificador, por exemplo, de 0 a 230V, em que 24V no DRTS correspondem a 230V no amplificador. Essa conversão dependerá do tipo de simulação que se pretende realizar. Este aspeto não foi considerado na simulação realizada no Simulink, onde poderia ser utilizado um ganho de (230/24) V aplicado ao sinal de referencia proveniente do DRTS, para que o sinal de referência no amplificador seja o sinal desejado na saída.

# Bibliografia


[1] D. Sankhe, R. Sawant e Y. S. Rao. «Overview of Power Hardware-in-the-Loop Simulation Towards Implementation of Digital Controller for Resonant Inverters». Em: *2018 2nd International Conference on Micro-Electronics and Telecommunication Engineering (ICMETE)*. 2018, pp. 6–11. DOI: 10.1109/ICMETE.2018.00015 (ver pp. 1, 9, 13, 15, 18, 20, 21).

[2] M. H. Rashid. *ELETRÔNICA de POTÊNCIA - Dispositivos, circuitos e aplicações*. Português. 4ª edição. Pearson Universidades, 2014, p. 880 (ver p. 1).

[3] P. Forsyth, T. Maguire e R. Kuffel. «Real time digital simulation for control and protection system testing». Em: *2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551)*. Vol. 1. IEEE. 2004, 329–335 Vol.1. DOI: 10.1109/PESC.2004.1355765 (ver p. 1).

[4] OPAL-RT. *Hardware-in-the-Loop Simulation with OPAL-RT*. Acedido em: 8 de outubro de 2023. 2022. URL: https://www.opal-rt.com/hardware-in-the-loop/ (ver pp. 1, 8).

[5] OPAL-RT. *Power Hardware-in-the-Loop with OPAL-RT*. Acedido em: 8 de outubro de 2023. 2022. URL: https://www.opal-rt.com/power-hardware-in-the-loop/ (ver pp. 2, 10).

[6] OPAL-RT. *Company Profile*. Acedido em: 8 de outubro de 2023. 2022. URL: https://www.opal-rt.com/company-profile/ (ver pp. 2, 36).

[7] OPAL-RT. «Key Considerations When Selecting Amplifiers for Your Power Hardware in the Loop (PHIL) Testbed». Em: *OPAL-RT Technologies* (2019), p. 18 (ver p. 2).

[8] W. H. Dunn, C. Eldert e P. V. Levonian. «A Digital Computer for Use in an Operational Flight Trainer». Em: *IRE Transactions on Electronic Computers* EC-4.2 (1955), pp. 55–63. DOI: 10.1109/IRETELC.1955.5407892 (ver p. 4).

[9] P. M. Menghal e A. J. Laxmi. «Real time simulation: Recent progress & challenges». Em: *2012 International Conference on Power, Signals, Controls and Computation*. 2012, pp. 1–6. DOI: 10.1109/EPSCICON.2012.6175278 (ver p. 4).

[10] S. S. Noureen, V. Roy e S. B. Bayne. «An overall study of a real-time simulator and application of RT-LAB using MATLAB simpowersystems». Em: *2017 IEEE Green Energy and Smart Systems Conference (IGESSC)*. 2017, pp. 1–5. DOI: 10.1109/IGESC.2017.8283453 (ver pp. 4, 5).

[11] G. F. Lauss et al. «Characteristics and Design of Power Hardware-in-the-Loop Simulations for Electrical Power Systems». Em: *IEEE Transactions on Industrial Electronics* 63.1 (2016), pp. 406–417. DOI: 10.1109/TIE.2015.2464308 (ver pp. 4, 11, 13, 14, 17, 20, 21, 23).

[12] J. Bélanger et al. «eMEGAsim: An open high-performance distributed real-time power grid simulator. Architecture and specification». Em: *Proceedings of the International Conference on Power Systems (ICPS 2007)*. 2007, pp. 12–24 (ver p. 4).

[13] J. Bélanger, P. Venne, J.-N. Paquin et al. «The what, where and why of real-time simulation». Em: *Planet Rt* 1.1 (2010), pp. 25–29 (ver pp. 5–7).

[14] M. D. Omar Faruque et al. «Real-Time Simulation Technologies for Power Systems Design, Testing, and Analysis». Em: *IEEE Power and Energy Technology Systems Journal* 2.2 (2015), pp. 63–73. DOI: 10.1109/JPETS.2015.2427370 (ver p. 5).

[15] J. Hoyos-Gutiérrez et al. «A Systematic Literature Review on Rapid Control Prototyping Applications». Em: *IEEE Revista Iberoamericana de Tecnologias del Aprendizaje* 18.1 (2023), pp. 76–85. DOI: 10.1109/RITA.2023.3250559 (ver p. 6).

[16] OPAL-RT. *Rapid Control Prototyping Simulation with OPAL-RT*. Acedido em: 11 de novembro de 2023. 2022. URL: https://www.opal-rt.com/rapid-control-prototyping/ (ver p. 6).

[17] K. Benkhoud, S. Bouallègue e M. Ayadi. «Rapid control prototyping of a quad-tilt-wing unmanned aerial vehicle». Em: *2017 International Conference on Control, Automation and Diagnosis (ICCAD)*. 2017, pp. 423–428. DOI: 10.1109/CADIAG.2017.8075696 (ver p. 6).

[18] M. Najjar et al. «Digital Control Implementation for a Rapid Control Prototyping of a 200kW Hybrid Interleaved ANPC Active Rectifier». Em: *2023 25th European Conference on Power Electronics and Applications (EPE'23 ECCE Europe)*. 2023, pp. 1–6. DOI: 10.23919/EPE23ECCEEurope58414.2023.10264608 (ver p. 6).

[19] OPAL-RT. *Software-in-the-Loop Simulation with OPAL-RT*. Acedido em: 11 de novembro de 2023. 2022. URL: https://www.opal-rt.com/software-in-the-loop/ (ver p. 7).

[20] M. A. Taut, G. Chindris e A. C. Taut. «Software-in-the-Loop System for Motor Control Algorithms». Em: *2019 IEEE 25th International Symposium for Design and Technology in Electronic Packaging (SIITME)*. 2019, pp. 419–426. DOI: 10.1109/SIITME47687.2019.8990711 (ver p. 7).

[21] S. Sharma, J. Lüßmann e J. So. «Controller Independent Software-in-the-Loop Approach to Evaluate Rule-Based Traffic Signal Retiming Strategy by Utilizing Floating Car Data». Em: *IEEE Transactions on Intelligent Transportation Systems* 20.9 (2019), pp. 3585–3594. DOI: 10.1109/TITS.2018.2877585 (ver p. 7).

[22] K. Hassani e W.-S. Lee. «A software-in-the-loop simulation of an intelligent microsatellite within a virtual environment». Em: *2013 IEEE International Conference on Computational Intelligence and Virtual Environments for Measurement Systems and Applications (CIVEMSA)*. 2013, pp. 31–36. DOI: 10.1109/CIVEMSA.2013.6617391 (ver p. 7).

[23] Opal-RT. *Power HIL, A revolution in the industry*. 2022. URL: https://blob.opal-rt.com/medias/L00161_0439.pdf (ver pp. 8, 10, 16, 18, 20).

[24] M. Bacic. «On hardware-in-the-loop simulation». Em: *Proceedings of the 44th IEEE Conference on Decision and Control*. 2005, pp. 3194–3198. DOI: 10.1109/CDC.2005.1582653 (ver p. 8).

[25] F. Mihalič, M. Truntič e A. Hren. «Hardware-in-the-Loop Simulations: A Historical Overview of Engineering Challenges». Em: *Electronics* 11.15 (2022). ISSN: 2079-9292. DOI: 10.3390/electronics11152462. URL: https://www.mdpi.com/2079-9292/11/15/2462 (ver p. 8).

[26] J. S. Lee e G. Choi. «Modeling and hardware-in-the-loop system realization of electric machine drives — A review». Em: *CES Transactions on Electrical Machines and Systems* 5.3 (2021), pp. 194–201. DOI: 10.30941/CESTEMS.2021.00023 (ver p. 8).

[27] P. Sarhadi e S. Yousefpour. «State of the art: hardware in the loop modeling and simulation with its applications in design, development and implementation of system and control software». Em: *International Journal of Dynamics and Control* 3 (2015), pp. 470–479 (ver p. 8).

[28] S. Luciani et al. «Hardware-in-the-Loop Assessment of a Data-Driven State of Charge Estimation Method for Lithium-Ion Batteries in Hybrid Vehicles». Em: *Electronics* 10.22 (2021). ISSN: 2079-9292. DOI: 10.3390/electronics10222828. URL: https://www.mdpi.com/2079-9292/10/22/2828 (ver p. 9).

[29] D. Fényes et al. «Implementation of a variable-geometry suspension-based steering control system». Em: *Vehicle System Dynamics* 60.6 (2022), pp. 2018–2035 (ver p. 9).

[30] S. Glumac et al. «Co-simulation perspective on evaluating the simulation with the engine test bench in the loop». Em: *Automatika* 63.2 (2022), pp. 275–287 (ver p. 9).

[31] A. Bouscayrol. «Different types of Hardware-In-the-Loop simulation for electric drives». Em: *2008 IEEE International Symposium on Industrial Electronics*. 2008, pp. 2146–2151. DOI: 10.1109/ISIE.2008.4677304 (ver p. 9).

[32] F. Adler et al. «A new versatile hardware platform for digital real-time simulation: Verification and evaluation». Em: *2012 IEEE 13th Workshop on Control and Modeling for Power Electronics (COMPEL)*. 2012, pp. 1–8. DOI: 10.1109/COMPEL.2012.6251742 (ver p. 9).

[33] E. Durbaba et al. «Fast Prototyping of A Photovoltaic System by Using DSP in MATLAB Simulation Loop». Em: *IECON 2019 - 45th Annual Conference of the IEEE Industrial Electronics Society*. Vol. 1. 2019, pp. 1768–1773. DOI: 10.1109/IECON.2019.8926786 (ver p. 9).

[34] M. Abdullah Ansari et al. «Solar PV fed Three Phase Cascaded H Bridge Multilevel Inverter». Em: *IECON 2020 The 46th Annual Conference of the IEEE Industrial Electronics Society*. 2020, pp. 3325–3330. DOI: 10.1109/IECON43393.2020.9254318 (ver p. 9).

[35] S. Resch et al. «Stability analysis of power hardware-in-the-loop simulations for grid applications». Em: *Electronics* 11.1 (2021), p. 7 (ver p. 9).

[36] S. Tell et al. «Real-time hybrid testing for efficiency assessment of magnetorheological dampers to mitigate train-induced vibrations in bridges». Em: *International Journal of Rail Transportation* 10.4 (2022), pp. 436–455 (ver p. 9).

[37] P. S. Shiakolas et al. «Magnetic levitation hardware-in-the-loop and MATLAB-based experiments for reinforcement of neural network control concepts». Em: *IEEE Transactions on Education* 47.1 (2004), pp. 33–41 (ver p. 9).

[38] F. Lehfuss et al. «Comparison of multiple power amplification types for power Hardware-in-the-Loop applications». Em: *2012 Complexity in Engineering (COMPENG). Proceedings*. 2012, pp. 1–6. DOI: 10.1109/CompEng.2012.6242959 (ver pp. 10, 11, 14, 18, 20, 21, 23, 24, 32).

[39] W. Ren, M. Steurer e T. L. Baldwin. «Improve the Stability and the Accuracy of Power Hardware-in-the-Loop Simulation by Selecting Appropriate Interface Algorithms». Em: *IEEE Transactions on Industry Applications* 44.4 (2008), pp. 1286–1294. DOI: 10.1109/TIA.2008.926240 (ver pp. 10, 12, 13).

[40] Opal-RT. *Introdution to Power Hardware in the loop*. 2022. URL: https://blob.opal-rt.com/medias/L00161_0353.pdf (ver pp. 10, 14, 15, 18).

[41] S. Paran, C. Edrington e B. Vural. «Investigation of HIL interfaces in nonlinear load studies». Em: *2012 North American Power Symposium (NAPS)*. 2012, pp. 1–6. DOI: 10.1109/NAPS.2012.6336360 (ver pp. 11, 13).

[42] E. de Jong et al. «European white book on real-time power hardware in the loop testing: Derlab report no. r-005.0». Em: (2012) (ver pp. 11, 14, 15, 18, 20, 22).

[43] J. Wang et al. «Development of Application Function Blocks for Power-Hardware-in-the-Loop Testing of Grid-Connected Inverters». Em: *2018 9th IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*. 2018, pp. 1–8. DOI: 10.1109/PEDG.2018.8447590 (ver pp. 11, 16, 17).

[44] J. Wang et al. «Systematic Characterization of Power Hardware-in-the-Loop Evaluation Platform Stability». Em: *2019 IEEE Energy Conversion Congress and Exposition (ECCE)*. 2019, pp. 1068–1075. DOI: 10.1109/ECCE.2019.8912270 (ver pp. 11, 12, 23).

[45] A. Viehweider, F. Lehfuss e G. Lauss. «Interface and stability issues for SISO and MIMO power hardware in the loop simulation of distribution networks with photovoltaic generation». Em: *International journal of renewable energy research* 2.4 (2012), pp. 631–639 (ver p. 12).

[46] J. Sun et al. «A stable and fast-transient performance switched-mode power amplifier for a power hardware in the loop (PHIL) system». Em: *Energies* 10.10 (2017), p. 1569 (ver pp. 12, 22, 34, 35).

[47] C. S. Edrington et al. «Role of Power Hardware in the Loop in Modeling and Simulation for Experimentation in Power and Energy Systems». Em: *Proceedings of the IEEE* 103.12 (2015), pp. 2401–2409. DOI: 10.1109/JPROC.2015.2460676 (ver pp. 12, 14).

[48] W. Ren. «Accuracy evaluation of power hardware-in-the-loop (PHIL) simulation». Tese de doutoramento. The Florida State University, 2007 (ver pp. 12, 13).

[49] X. Wu et al. «Design and implementation of a power-hardware-in-the-loop interface: a nonlinear load case study». Em: *Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, 2005. APEC 2005.* Vol. 2. 2005, 1332–1338 Vol. 2. DOI: 10.1109/APEC.2005.1453182 (ver pp. 13, 15, 16).

[50] F. Lehfuß, G. Lauss e T. Strasser. «Implementation of a multi-rating interface for Power-Hardware-in-the-Loop simulations». Em: *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*. 2012, pp. 4777–4782. DOI: 10.1109/IECON.2012.6389004 (ver p. 15).

[51] P. C. Kotsampopoulos et al. «The Limitations of Digital Simulation and the Advantages of PHIL Testing in Studying Distributed Generation Provision of Ancillary Services». Em: *IEEE Transactions on Industrial Electronics* 62.9 (2015), pp. 5502–5515. DOI: 10.1109/TIE.2015.2414899 (ver p. 15).

[52] H. Fakham et al. «Development of a power hardware in the loop simulation of an islanded microgrid». Em: *IECON 2019 - 45th Annual Conference of the IEEE Industrial Electronics Society*. Vol. 1. 2019, pp. 6438–6443. DOI: 10.1109/IECON.2019.8927122 (ver pp. 15, 16).

[53] T. Meyers et al. «PHIL Interface Design for Use with a Voltage-Regulated Amplifier». Em: *2023 IEEE PES Innovative Smart Grid Technologies Latin America (ISGT-LA)*. 2023, pp. 370–374. DOI: 10.1109/ISGT-LA56058.2023.10328333 (ver pp. 16, 17).

[54] H. Kikusato et al. «Developing Power Hardware-in-the-Loop Based Testing Environment for Volt-Var and Frequency-Watt Functions of 500 kW Photovoltaic Smart Inverter». Em: *IEEE Access* 8 (2020), pp. 224135–224144. DOI: 10.1109/ACCESS.2020.3044327 (ver p. 17).

[55] I. Jayawardana, C. N. Man Ho e M. Pokharel. «Design and Implementation of Switch-mode Solar Photovoltaic Emulator using Power-Hardware-in-the-loop Simulations for Grid Integration Studies». Em: *2019 IEEE Energy Conversion Congress and Exposition (ECCE)*. 2019, pp. 889–894. DOI: 10.1109/ECCE.2019.8912636 (ver p. 17).

[56] Y. Thurel. «Switched mode four-quadrant power converters». Em: *arXiv preprint arXiv:1607.01565* (2016) (ver pp. 18–20).

[57] A. J. Roscoe et al. «Architecture of a Network-in-the-Loop Environment for Characterizing AC Power-System Behavior». Em: *IEEE Transactions on Industrial Electronics* 57.4 (2010), pp. 1245–1253. DOI: 10.1109/TIE.2009.2025242 (ver p. 21).

[58] K. S. Amitkumar, R. Thike e P. Pillay. «Linear Amplifier-Based Power-Hardware-in-the-Loop Emulation of a Variable Flux Machine». Em: *IEEE Transactions on Industry Applications* 55.5 (2019), pp. 4624–4632. DOI: 10.1109/TIA.2019.2921286 (ver p. 21).

[59] L. C. de Souza et al. «Análise e Implementação de um Amplificador Bidirecional Trifásicono Contexto de SimulaçõesPower Hardware-in-the-Loop (PHIL)». Em: *Simpósio Brasileiro de Sistemas Elétricos-SBSE* 1.1 (2020) (ver pp. 22, 33, 35).

[60] R. Brandl. «Operational range of several interface algorithms for different power hardware-in-the-loop setups». Em: *Energies* 10.12 (2017), p. 1946 (ver pp. 23, 32).

[61] N. Corp. *Deciding Between Linear and Switched-Mode Amplifier?* 2023. URL: https://www.nayakcorp.com/_files/ugd/620b53_ded706ad9f1343b997c661f634907145.pdf (ver pp. 23, 24, 32).

[62] J. M. R. Duarte. «Retificador trifásico controlado com fator de potência quase unitário». Dissertação de Mestrado. Lisboa: Instituto Superior de Engenharia de Lisboa, 2015. URL: http://hdl.handle.net/10400.21/5932 (ver pp. 24, 27, 28).

[63] J. Rigor. «Transformadas de Clarke e Park». Em: Instituto Superior de Engenharia do Porto, 2020-04. URL: https://www.researchgate.net/publication/340809565_Transformadas_de_Clarke_e_Park (ver p. 24).

[64] S. Buso e P. Mattavelli. *Digital control in power electronics*. Morgan & Claypool Publishers, 2015 (ver pp. 24–26).

[65] L. Hassaine et al. «Overview of power inverter topologies and control structures for grid connected photovoltaic systems». Em: *Renewable and Sustainable Energy Reviews* 30 (2014), pp. 796–807 (ver p. 25).

[66] G. Franceschini et al. «Synchronous Reference Frame Grid Current Control for Single-Phase Photovoltaic Converters». Em: *2008 IEEE Industry Applications Society Annual Meeting*. 2008, pp. 1–7. DOI: 10.1109/08IAS.2008.74 (ver p. 26).

[67] W. Qiang et al. «Simulation study of three-phase PWM rectifier with square of the voltage double closed loop control». Em: *IOP Conference Series: Materials Science and Engineering*. Vol. 199. 1. IOP Publishing. 2017, p. 012148 (ver p. 27).

[68] X. Wang et al. «Simulation of Three-Phase Voltage Source PWM Rectifier Based on Direct Current Control». Em: *2008 Congress on Image and Signal Processing*. Vol. 5. 2008, pp. 194–198. DOI: 10.1109/CISP.2008.705 (ver p. 28).

[69] M. Liserre, A. Dell'Aquila e F. Blaabjerg. «Stability improvements of an LCL-filter based three-phase active rectifier». Em: *2002 IEEE 33rd Annual IEEE Power Electronics Specialists Conference. Proceedings (Cat. No.02CH37289)*. Vol. 3. 2002, 1195–1201 vol.3. DOI: 10.1109/PSEC.2002.1022338 (ver pp. 29, 43).

[70] L. T. F. Soares. «Contribuição ao controle de um conversor reversível aplicado a um aerogerador síncrono a imãs permanentes». Tese de mestrado. 2012 (ver p. 29).

[71] R. Lai et al. «A Systematic Topology Evaluation Methodology for High-Density Three-Phase PWM AC-AC Converters». Em: *IEEE Transactions on Power Electronics* 23.6 (2008), pp. 2665–2680. DOI: 10.1109/TPEL.2008.2005381 (ver p. 29).

[72] C. P. Kamalini, M. Suganyadevi e K. Bharathi Freetha. «Design and Implementation of Proportional Resonant Controller for Power Inverters». Em: *International Journal of Engineering Research and Applications (IJERA)* 11 (2021), pp. 25–31. DOI: 10.9790/9622-1107052531 (ver pp. 30, 45).

[73] N. Barsoum e F. Talib. «Energy Saving Analysis and Simulation for Home Electricity». Em: *Journal of Power and Energy Engineering* 8.9 (2020), pp. 35–50 (ver pp. 30, 31, 45).

[74] K. Upamanyu et al. «Current controlled voltage source inverter based amplifier for power hardware in loop simulation using miniature full spectrum simulator». Em: *2016 IEEE 7th Power India International Conference (PIICON)*. 2016, pp. 1–6. DOI: 10.1109/POWERI.2016.8077254 (ver pp. 33, 35).

[75] Z. Zhang. *Design and implementation of a high-bandwidth switching power amplifier using FPGA-based boundary control*. 2020 (ver pp. 33, 35).

[76] I. Jayawardana. «Switch-mode power amplifiers with fast-dynamic characteristics for DC source emulation in microgrid testbeds». Tese de doutoramento. Faculty of Graduate Studies of the University of Manitoba, 2021 (ver pp. 33, 35).

[77] I. H. F. M. P. d. SILVA. *Módulo amplificador de potência*. 2021 (ver pp. 34, 35).

[78] Z. Zhang. «Power hardware-in-the-loop test system». Tese de doutoramento. Graz: Institute of Electrical Power Systems, University of Technology Graz, 2016 (ver pp. 34, 35).

[79] *DSPACE*. Acesso em: 2024. URL: https://www.dspace.com/en/inc/home.cfm (ver p. 36).

[80] OPAL-RT. *Our Partners*. Acesso em: 2024. URL: https://www.opal-rt.com/our-partners/ (ver p. 36).

[81] S. P. Plus. *4Q AC-DC POWER AMPLIFIER 3x10kVA - 270V - 37A - HP*. 2021. URL: https://www.puissanceplus.com/assets/produitspdf/AC%20DC%204Q%20amplifier%203x10kVA%202%20ranges%20HP%20V5.pdf (ver p. 36).

[82] OPAL-RT. *Simulator Platform OP4610XG*. Acedido em: 11 de novembro de 2023. 2022. URL: https://www.opal-rt.com/simulator-platform-op4610xg/ (ver pp. 36–38).

# I

# Resumo dos resultados do retificador com controlo não otimizado

Os valores dos componentes utilizados na simulação estão listados na tabela I.1.

Tabela I.1: Parâmetros para a Simulação do Retificador Trifásico

| Símbolo | Descrição | Valores |
|---|---|---|
| $V_{ref}$ | Tensão de referência para o retificador | 500 V |
| $T$ | Duração da simulação | 300 ms |
| $f_{sw}$ | Frequência de comutação dos semicondutores | 25 KHz |
| L | Indutância do filtro da rede | 1.514 mH |
| $R_L$ | Resistência em série com L | 0.1 Ω |
| C | Condensador na saída do Retificador | 160 $\mu$F |
| $R_c$ | Resistência em série com C | 20 mΩ |
| $K_{p_i}$ | Constante proporcional do controlador de corrente | 12.62 |
| $K_{i_i}$ | Constante integral do controlador de corrente | 833.33 |
| $K_{p_u}$ | Constante proporcional do controlador de tensão | 0.08 |
| $K_{i_u}$ | Constante integral do controlador de tensão | 100 |

## I.1 Análise de resultados para variações da carga no retificador

Os testes foram conduzidos para analisar o comportamento do retificador em resposta a mudanças na carga com R= 100 Ω desligada aos 100 ms e ligada a carga com R=250 Ω e L=10mH. Posteriormente, será desligada aos 200 ms e, no mesmo instante, será ligada a carga com R=300Ω e C=10 mF. A Figura I.1 e I.2 ilustram a tensão na saída do retificador enquanto a carga varia. A tensão de saída sofreu uma pequena oscilação até estabilizar no valor de referência de 500 V, oscilando depois com uma variação inferior a 1,5 V. A figura I.3 mostra que o THD nas correntes da rede foi inferior a 5%.

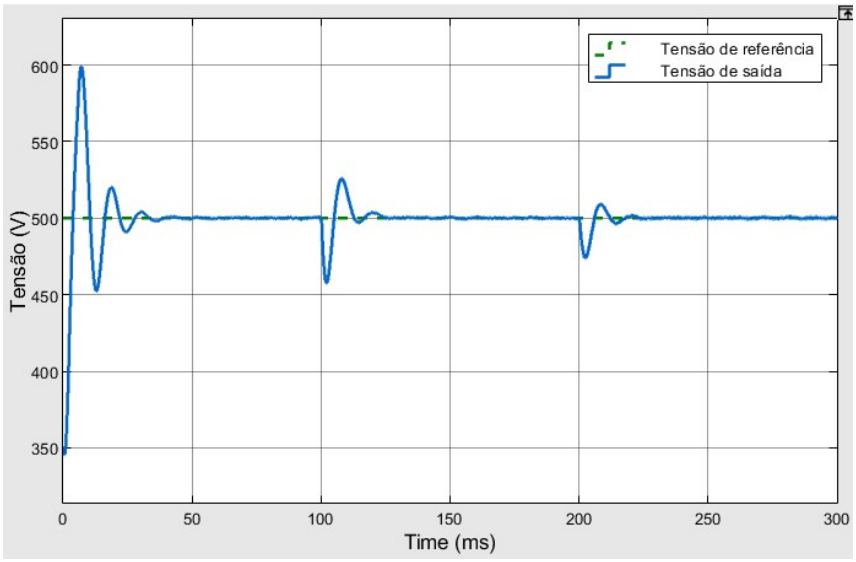
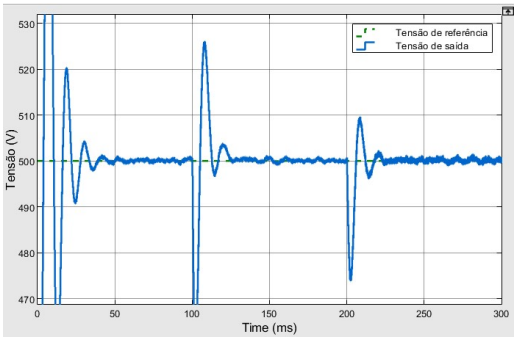
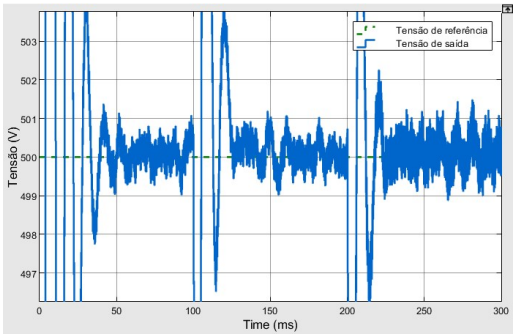



Figura I.1: Tensão na saída do retificador Variando a carga.

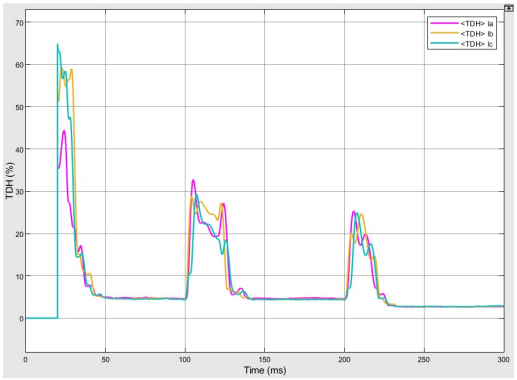



(a)

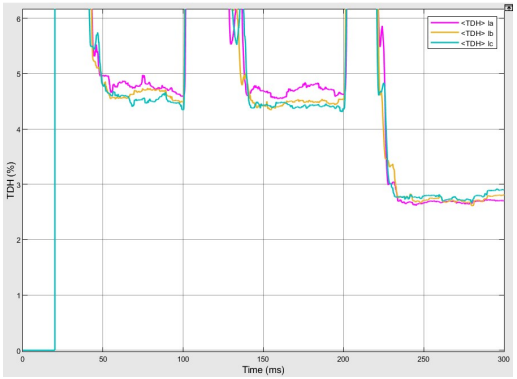



(b)

Figura I.2: Tensão na saída do retificador variando a carga em diferentes níveis de zoom.




(a)




(b)

Figura I.3: a) THD das correntes na rede variando a carga, b) zoom.

## I.2 Análise de resultados simulando uma carga ativa no retificador

A simulação de uma carga ativa também foi realizada da mesma forma que no capítulo 4, com uma carga de 100 Ω e injeção de uma corrente de 10 A no instante 100 ms. A Figura I.4 e I.5, mostram a tensão na saída do retificador, com uma oscilação também no instante em que ocorre a injeção de corrente, sendo essa oscilação inferior a 1 V quando atinge a tensão de referência de 500 V.

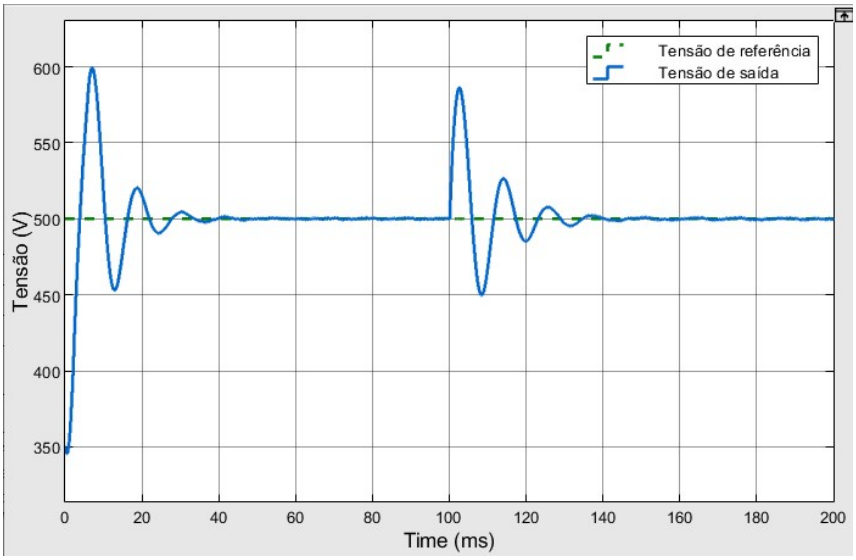
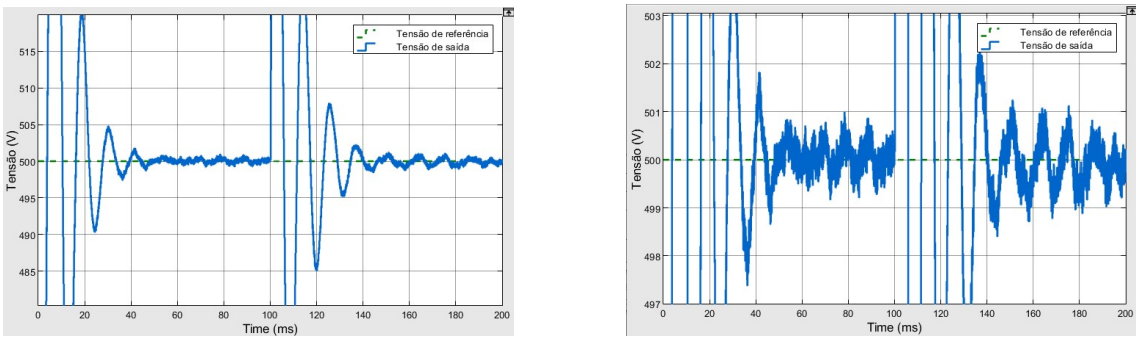



Figura I.4: Tensão na saída do retificador injetando no lado da carga




(a) (b)

Figura I.5: Tensão na saída do retificador com carga ativa em diferentes níveis de zoom.

As figuras I.6 e I.7, ilustram a corrente na saída do retificador. É possível verificar a inversão da corrente, passando de positiva para negativa, invertendo assim o fluxo de potência. A figura I.8 mostra a TDH das correntes na rede com a carga ativa, sendo inferior a 5,5%.

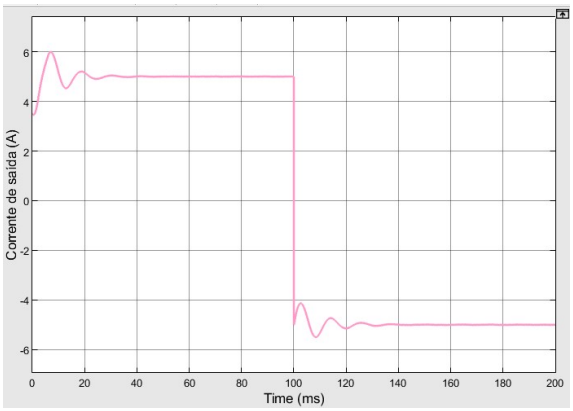
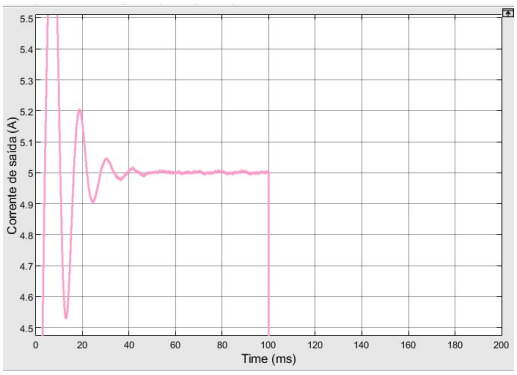
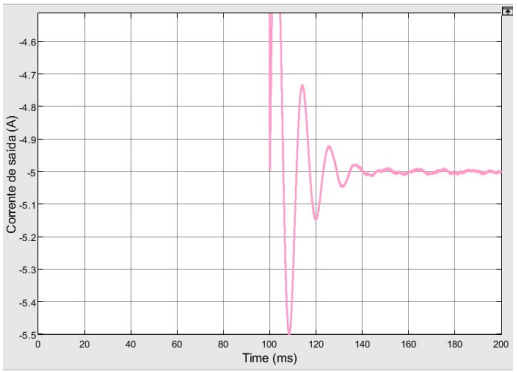



Figura I.6: Corrente na saída do retificador comn a injetando de no lado da carga.

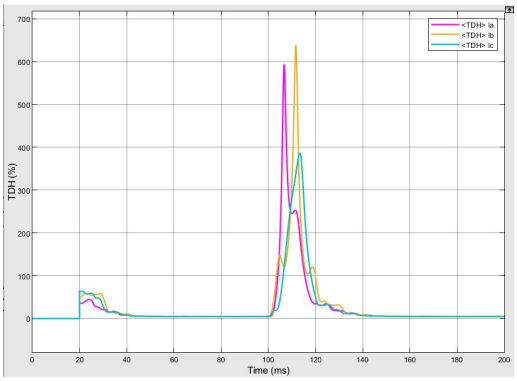



(a)

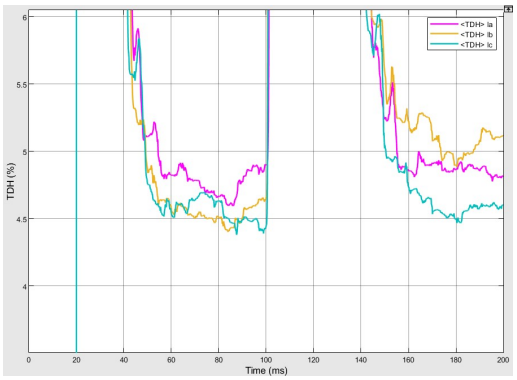



(b)

Figura I.7: Corrente na saída do retificador injetando no lado da carga em diferentes níveis de zoom.




(a)




(b)

Figura I.8: a) THD das correntes na rede com carga ativa, b) zoom

